

32 位 MCU
ES32VF2264
ES32VF2184

数 据 手 册

- 产品简介
- 数据手册
- 参考手册

上海东软载波微电子有限公司

2024-07-17

基于T-Head XuanTie E902 的ES32VF2264/2184 系列微控制器

内核

- T-Head 32 位 RISC-V 架构 XuanTie E902
 - 最高频率可达 72MHz
 - RISC-V RV32EMC 精简指令结构
 - 单周期乘法器、多周期硬件除法器
 - 系统效能评分 81.7 DMIPS @72MHz (Dhrystone 2.1)

存储

- 最大 256K Bytes FLASH 存储器
- 最大 32K Bytes SRAM 数据存储

电源、复位

- 芯片工作电压范围:
 - $2.2V \leq VDD \leq 5.5V$
 - $3.0V \leq VDD33_USB \leq 3.6V$ (USB 应用)
 - $2.2V \leq VDD33_USB \leq 5.5V$ (非 USB 应用, 可与 VDD 接一起)
- POR, BOR (支持 7 个阈值选择), LVD

时钟

- 外部高速晶体振荡器: 1~12MHz
- 内部高速频率 RC 振荡器: 48/4MHz (独立可配, 常温频率精度 $4MHz \pm 0.7\%$, $48MHz \pm 1.0\%$)
- 内部低速 RC 振荡器: 32KHz (常温频率精度 $\pm 5\%$)
- PLL: 支持最快 72MHz

低功耗模式

- 支持以下低功耗模式
 - SLEEP
 - STOP (休眠功耗低于 $3.5\mu A$ @常温, $VDD = VDD33_USB = 5.0V$)

系统外设

- 调试: CJTAG 调试协议
- 调试配置控制模块 (DBGIC)
- DMA: 支持 7 个多路复用通道

- PIS: 支持 8 个外设互联通道
- 看门狗定时器: IWDG 和 WWDG

接口资源

- 多达 51 个通用 IO 端口, 驱动能力可配

安全及运算加速单元

- CRC-8、CRC-16、CCITT、CRC-32

模拟

- 1 路 12 位 ADC: 速率最高 2MSPS (参考电压为 5V), 支持 17 个外部模拟通道
- 1 路温感
- 1 路内部 1.2V 参考电压

定时器

- 1 路 16 位高级定时器: 16 位递增、递减、递增/递减自动重载计数器, 支持 4 个输入捕捉和输出比较通道, 支持 3 组死区可编程 PWM 互补输出通道, 支持刹车功能
- 3 路 16 位通用定时器: 16 位递增、递减、递增/递减自动重载计数器, 支持 4 路独立的输入捕捉和输出比较通道
- 1 路 16 位基本定时器

通信接口

- 2 路 I2C 接口: 支持多主机模式、SMBus
- 2 路 SPI 接口 (其中 1 路支持 I2S 全双工)
- 5 路 UART: 支持自动波特率检测, LIN 模式、RS-485、ISO7816 与 IrDA 等
- 全速 USB 2.0, IN/OUT 端点各 4 个, 支持 512 Bytes 缓存

产品系列代码	产品代号
ES32VF2184	ES32VF2184LK
ES32VF2264	ES32VF2264LQ
	ES32VF2264LT
	ES32VF2264LT2

目 录

基于 T-Head XuanTie E902 的 ES32VF2264/2184 系列微控制器	2
第 1 章 简介	8
第 2 章 概述	9
2.1 器件资源	9
2.2 器件资源概述	11
2.2.1 XuanTie E902 系列微控制器内核	11
2.2.1.1 T-Head XuanTie E902 内核	11
2.2.1.2 核内局部中断控制器 (CLIC)	11
2.2.1.3 系统计数器 (SYST64)	11
2.2.1.4 串行线调试 (SWD)	12
2.2.2 存储器	12
2.2.2.1 闪存 (FLASH)	12
2.2.2.2 静态随机存取存储器 (SRAM)	12
2.2.2.3 存储器保护	12
2.2.2.4 启动方式	12
2.2.3 系统管理	13
2.2.3.1 电源	13
2.2.3.2 电源监视	13
2.2.3.3 低功耗模式	13
2.2.3.4 时钟管理	13
2.2.3.5 直接存储器访问 (DMA)	14
2.2.3.6 外设互联 (PIS)	14
2.2.3.7 看门狗定时器 (WDT)	14
2.2.4 外部接口	15
2.2.4.1 通用端口 (GPIO)	15
2.2.5 安全管理及运算加速	15
2.2.5.1 循环冗余校验 (CRC)	15
2.2.6 定时器	16
2.2.6.1 高级定时器 (AD16C4T)	16
2.2.6.2 通用定时器 (GP16C4T)	17
2.2.6.3 基本定时器 (BS16T)	17
2.2.7 通信	18
2.2.7.1 内部集成电路总线 (I2C)	18
2.2.7.2 串行外设接口 (SPI)	18
2.2.7.3 通用异步收发器 (UART)	18
2.2.7.4 时钟同步单元 (CSU)	19
2.2.7.5 通用串行总线 (USB)	19
2.2.8 模拟	20
2.2.8.1 模数转换器 (ADC)	20
2.2.8.2 温度传感器 (TEMP)	20
第 3 章 管脚说明	21
3.1 管脚图	21

3.1.1	LQFP64.....	21
3.1.2	LQFP48.....	23
3.1.3	LQFP32.....	24
3.2	管脚功能定义.....	25
第4章	存储器映射图.....	28
第5章	电气特性.....	29
5.1	芯片电源.....	29
5.2	电流测量.....	29
5.3	芯片极限参数.....	30
5.3.1	电压参数.....	30
5.3.2	电流参数.....	30
5.3.3	热参数.....	30
5.4	运行条件.....	31
5.4.1	运行条件.....	31
5.4.2	上电和掉电参数条件.....	31
5.4.3	复位和电源管理模块电气参数.....	31
5.4.4	电流特性.....	32
5.4.5	外部时钟源电气参数.....	33
5.4.6	内部时钟源电气参数.....	35
5.4.7	锁相环电气参数.....	36
5.4.8	存储器电气参数.....	36
5.4.9	电磁兼容性.....	36
5.4.9.1	电磁敏感性.....	36
5.4.10	静电防护特性.....	36
5.4.10.1	静电释放.....	36
5.4.10.2	静态闩锁.....	37
5.4.11	I/O 端口电气特性.....	38
5.4.11.1	I/O 端口输入特性图.....	40
5.4.11.2	I/O 端口输出特性图.....	41
5.4.12	MRST 电气特性.....	49
5.4.13	定时器特性参数.....	51
5.4.14	通信特性参数.....	51
5.4.14.1	内部集成电路总线 (I2C) 特性参数.....	51
5.4.14.2	串行外设接口 (SPI) 特性参数.....	52
5.4.14.3	USB FS 全速特性参数.....	55
5.4.15	低功耗模式转换特性参数.....	55
5.4.16	模数转换器特性参数.....	56
5.4.17	温度传感器特性参数.....	57
5.4.18	ADC 内部参考电压和 1/4VDD 电压特性参数.....	57
第6章	封装信息.....	58
6.1	LQFP64 封装尺寸图 (ES32VF2264LT).....	58
6.2	LQFP64 封装尺寸图 (ES32VF2264LT2).....	59
6.3	LQFP48 封装尺寸图.....	60
6.4	LQFP32 封装尺寸图.....	61

第 7 章	产品信息.....	62
第 8 章	修订历史.....	63

图目录

图 3-1	ES32VF2264LT LQFP64 顶视图	21
图 3-2	ES32VF2264LT2 LQFP64 顶视图	22
图 3-3	ES32VF2264LQ LQFP48 顶视图	23
图 3-4	ES32VF2184LK LQFP32 顶视图.....	24
图 4-1	存储器映射	28
图 5-1	芯片电源.....	29
图 5-2	电流测量.....	29
图 5-3	外部高速振荡器连接图.....	34
图 5-4	晶体振荡器效电路示意图	34
图 5-5	MRST 应用电路 1	49
图 5-6	MRST 应用电路 2	49
图 5-7	MRST 应用电路 3	50
图 5-8	MRST 应用电路 4	50
图 5-9	I2C 时序图.....	51
图 5-10	SPI 时序图（从模式，CPHA = 0）	53
图 5-11	SPI 时序图（从模式，CPHA = 1）	53
图 5-12	SPI 时序图（主模式）	54

表目录

表 2-1	器件资源列表	9
表 2-2	定时器功能	16
表 2-3	UART0~4 具体功能配置	19
表 3-1	ES32VF2264/2184 系列的管脚功能定义	27
表 5-1	极限电压参数	30
表 5-2	极限电流参数	30
表 5-3	极限热参数	30
表 5-4	芯片通常运行条件	31
表 5-5	芯片在上电和掉电时的参数条件	31
表 5-6	复位和电源管理模块电气参数	31
表 5-7	RUN/SLEEP 模式电流特性（程序在 FLASH 中运行）	32
表 5-8	STOP 模式电流特性	33
表 5-9	外部输入高速时钟特性参数	33
表 5-10	外部高速振荡时钟特性参数	33
表 5-11	内部高速 HRC 振荡器特性	35
表 5-12	内部低速 LRC 振荡器特性	35
表 5-13	PLL 电气参数	36
表 5-14	存储器特性参数	36
表 5-15	EMS 参数	36
表 5-16	ESD 最大额定值	36
表 5-17	LU 最大额定值	37
表 5-18	I/O 端口 DC 电气特性表	38
表 5-19	I/O 端口 AC 电气特性表	39
表 5-20	MRST 电气特性	49
表 5-21	定时器特性参数	51
表 5-22	内部集成电路总线 I2C 特性参数	51
表 5-23	SPI 特性参数	52
表 5-24	USB FS 全速特性参数	55
表 5-25	低功耗模式唤醒特性	55
表 5-26	ADC 特性参数	56
表 5-27	ADC 精度特性 1	57
表 5-28	ADC 精度特性 2	57
表 5-29	温度传感器特性参数	57
表 5-30	ADC 内部参考电压和 1/4VDD 电压特性参数	57

第1章 简介

该数据手册为 ES32VF2264/2184 系列微控制器提供订单信息以及器件物理特性。阅读数据手册时请配合用户手册（ES32VF2264 参考手册）一起使用。

关于 **XuanTie E902** 内核可参考《E902 技术参考手册》，可从平头哥官网（<http://www.t-head.cn>）获得。

第2章 概述

ES32VF2264/2184 微控制器是一系列集成了高性能 32 位 RISC-V 内核 T-Head XuanTie E902 的低功耗微控制器。该芯片的最高工作频率为 72MHz，具有 256 Kbytes Flash 和 32Kbytes SRAM 嵌入式存储器。提供广泛且高效的功能模块，以及符合标准的通讯接口，包含 2 个 I2C，2 个 SPI，5 个 UART，1 个高级 16 位定时器（AD16C4T），3 个通用 16 位定时器（GP16C4T），1 个基本 16 位定时器（BS16T），1 个 12 位高速 ADC。

ES32VF2264 微控制器，具备 USB 2.0 全速功能主机/设备控制器，带有集成收发器，USB 应用支持免外部晶振模式（Crystal-less），可以通过片内 HRC48M 时钟实现 USB 时钟恢复功能。

ES32VF2264/2184 微控制器的工作电压和温度分别为 2.2V~5.5V 和 -40°C~+85°C。

ES32VF2264/2184 微控制器适用于广泛的应用，如白色家电、工业控制、智能家电、人机交互、键盘、鼠标、游戏手柄、微型打印机等。

2.1 器件资源

		ES32VF2184LK	ES32VF2264LQ	ES32VF2264LT ES32VF2264LT2
Flash 存储 (KBytes)		256	256	256
SRAM (KBytes)		32	32	32
GPIO		29	39	51
12-bit ADC Channel		12	11	17
定时器	高级定时器 AD16C4T	1	1	1
	通用定时器 GP16C4T	3	3	3
	基本定时器 BS16T	1	1	1
通信	I2C	2	2	2
	SPI	2	2	2
	I2S (复用 SPI0)	1	1	1
	UART	2+3	2+3	2+3
	USB	/	1	1
内核最高运行频率		72MHz	72MHz	72MHz
工作电压范围		2.2V~5.5V	2.2V~5.5V	2.2V~5.5V
封装		LQFP32	LQFP48	LQFP64

表 2-1 器件资源列表

注：对于非 64PIN 封装芯片，所有 UART TX/RX、所有 PWM 输出（除 AD16C4T 互补通道）、所有 SPI SCK 等都可以通过 PIS 映射到任意 GPIO，具体可参考 SDK。

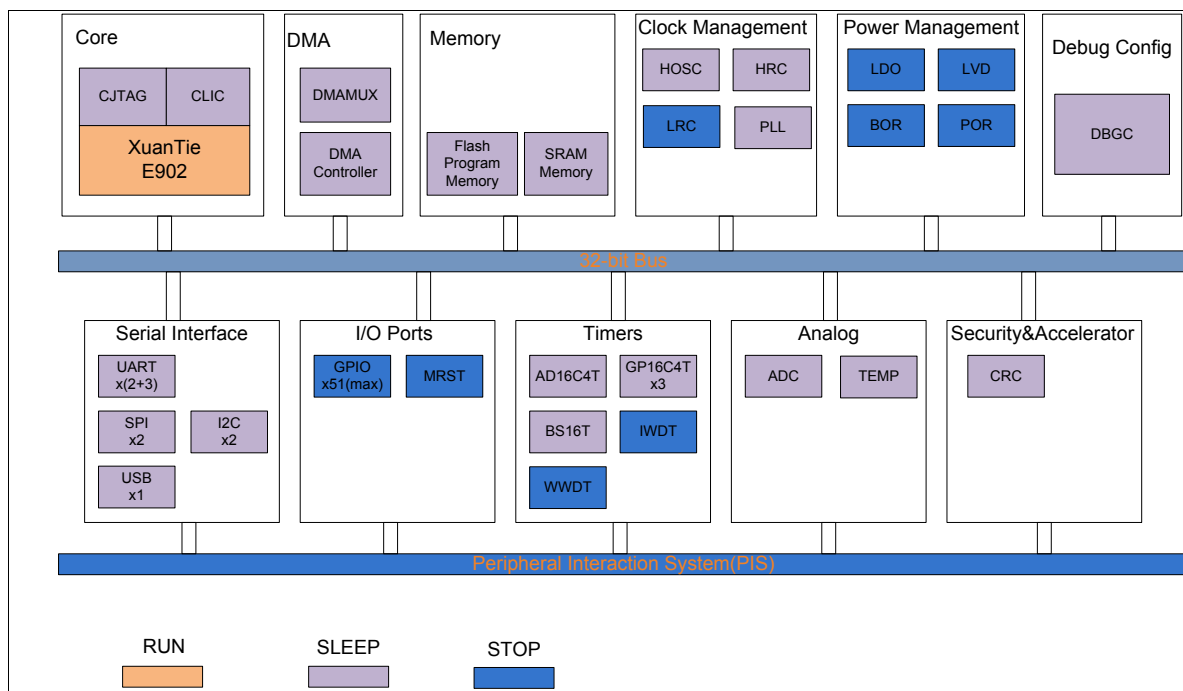


图 2-1 ES32VF2264/2184 系列系统框图

2.2 器件资源概述

2.2.1 XuanTie E902 系列微控制器内核

2.2.1.1 T-Head XuanTie E902 内核

XuanTie E902 提供了高性能，低功耗，低成本的平台来满足微控制器的实现要求。具备出色的计算性能，并能够快速响应中断。

- ◇ 支持 RISC-V RV32EMC 指令集
- ◇ 支持 RISC-V 32/16 位混编指令集
- ◇ 16 个 32 位通用寄存器
- ◇ 两级顺序执行流水线
- ◇ 支持 RISC-V 机器模式和用户模式
- ◇ 可配置的单周期硬件乘法器，多周期硬件除法器
- ◇ 兼容 RISC-V CLIC 中断标准，支持中断嵌套，外部中断源数量最高可配置 32 个
- ◇ 支持 AHB-Lite 总线协议，支持指令总线，系统总线
- ◇ 支持平头哥扩展编程模型
- ◇ 支持复位启动地址硬件可配置
- ◇ 支持软复位操作

2.2.1.2 核内局部中断控制器（CLIC）

核内局部中断控制器（简称 CLIC），用于对中断源进行采样、优先级仲裁和分发。CLIC 仲裁来源包括处理器各个模式下触发的中断。CLIC 模块基本功能如下：

- ◇ 支持 RISC-V 标准 CLIC SPEC-0.8 版本
- ◇ 最多支持 32 个外部中断源可配，支持电平中断，脉冲中断，加上兼容 CLINT 的至多 16 个中断（目前仅实现机器模式软件中断、机器模式计时器中断和机器模式外部中断），CLIC 共支持 48 个中断处理
- ◇ 中断优先级有效位 CLICINTCTLBITS 2-5 可配，最多 32 个级别的中断优先级
- ◇ 每个中断目标拥有 4 个 memory-mapped 的控制寄存器
- ◇ 通过写相应中断源的控制寄存器可以配置此中断源的各个属性
- ◇ 支持了可选的 MSCRATCHCSW, MSCRATCHCSWL 寄存器，供中断处理函数内快速交换栈指针使用

2.2.1.3 系统计数器（SYST64）

64 位计数器，计数时钟为内核系统时钟，复位（与 CPU 同复位源）后从 0 开始对每个时钟周期进行计数，不会停止，直到下次复位再重新开始。

2.2.1.4 串行线调试 (SWD)

支持标准 CJTAG 协议的调试接口。系统时钟不低于 24MHz 时，支持调试的最大通信速率可达 5MHz。

注：若 CJTAG 调试口没有复用其他功能，调试完毕后，用户产品量产时应将对应的两个调试口配置为 GPIO 模式 (FUNC1)，并设置输出 0，避免应用时输入悬空。

2.2.2 存储器

2.2.2.1 闪存 (FLASH)

最大 256KBytes FLASH 存储空间用于存放程序和数据。

2.2.2.2 静态随机存取存储器 (SRAM)

最大 32 KBytes SRAM，支持单内核周期访问。

2.2.2.3 存储器保护

用户可通过读写保护配置字选择相应的读保护或写保护模式。

- ◇ 全局读保护
 - Level 0: 无保护
 - Level2: FLASH 无法通过调试接口读出，也无法通过运行在 SRAM 中的程序读出
- ◇ 私有代码读出保护
 - 可配置 FLASH 某一块连续的区域为私有代码读出保护区，用户无法通过调试接口读出，也无法通过运行在该区域外的程序读出
- ◇ FLASH 写保护
 - 可配置 FLASH 某一块连续的区域为写保护区，用户无法对该区域进行页擦除和编程操作。

2.2.2.4 启动方式

在芯片上电之后，通过芯片配置字中的 BOOT 配置，选择以下 2 种方式启动：

- ◇ 从用户程序启动（地址为 0x00000000）
- ◇ 从用户 Boot 启动（FLASH 地址 4KB 对齐任意可配）

2.2.3 系统管理

2.2.3.1 电源

VDD: 芯片主电源, 通过管脚 VDD 为所有 IO (除 USB 端口 PA11、PA12) 及内部稳压器供电, 接 2.2V~5.5V 电源。

VDD33_USB: 专给 USBPHY 与 PA11、PA12 供电, 若是 USB 应用, VDD33_USB 接 3.0V~3.6V 电源, 否则可与 VDD 连接在一起。

2.2.3.2 电源监视

- ◇ 上电复位 (POR): 当 VDD 低于 VPOR/VPDR 时, 器件处于复位状态。
- ◇ 欠压复位 (BOR): 上电期间, 欠压复位 (BOR) 将使器件保持复位状态, 直到电源电压达到所配置的 VBOR 阈值。芯片支持 7 个 VBOR 阈值可选, 当电源电压 VDD 降至所选 VBOR 阈值以下时, 将使器件复位。
- ◇ 低电压监测 (LVD): LVD 可用于监视 VDD 电源, 通过设置 LVDEN 使能 LVD, 将 VDD 电压和 LVDS 所选择的电压阈值进行比较, 可产生 LVD 中断。

2.2.3.3 低功耗模式

ES32VF2264/2184 系列微控制器支持以下低功耗模式来实现低功耗, 快速唤醒时间以及可支持唤醒源的组合选择。

◇ SLEEP 模式

在 SLEEP 模式下, 内核时钟被关闭。所有外设可以继续工作并通过中断或事件唤醒内核。

◇ STOP 模式

在 STOP 模式下, 内核和大部分外设时钟被关闭, HOSC 和 HRC 可通过软件配置为使能。只有低功耗外设 IWDT、WWDT、LVD 等还能继续工作, 并通过中断唤醒芯片。可配置稳压器 LDO 在 STOP 时进入低功耗模式。

2.2.3.4 时钟管理

时钟控制器可对内核和外设分配不同的时钟源, 同时管理外设总时钟门控以及低功耗模式的时钟门控。

◇ 时钟分频

通过权衡系统的运行速度和功耗, 可以调整内核和外设的时钟分频比, 选择合适的时钟频率。

◇ 时钟安全控制

HOSM (HOSC Security Management) 可以实时监测 HOSC 时钟的工作情况, 当发生时钟停止时, 可自动为其切换为 HRC4M 时钟。

◇ 时钟门控

内核、部分外设和存储器时钟都可被单独门控, 可减少功耗消耗。

◇ 时钟源

- 1~12MHz 外部高速晶体振荡器 (HOSC)
- 两个独立内部高速 RC 振荡器 (HRC4M 与 HRC48M)
- 32KHz 内部低速振 RC 荡器 (LRC)
- 48/64/72MHz PLL 倍频时钟

2.2.3.5 直接存储器访问 (DMA)

DMA (Direct Memory Access) 控制器能够独立于内核进行内存操作, 以降低功耗和内核的工作负载。它包含 7 个 DMA 通道, 每个 DMA 通道分别对应一个 DMA 多路复用器。多路复用器可选择片上所有的 DMA 请求源。DMA 控制器可支持存储器到存储器、存储器到外设、外设到存储器、外设到外设之间的数据传输。

注: DMA 控制器工作在外设到外设模式时, 需将仲裁前的 DMA 传输次数设置为 1, 即设置 DMA_CONn 寄存器的 MAX_BURST<3:0>=0, 并且对所涉及到的每个外设, 只能使能该外设的一个 DMA 请求功能。

2.2.3.6 外设互联 (PIS)

PIS (Peripheral Interaction System) 在微控制器中作为外设互联的桥接口使用, 利用 PIS 可实现外设之间的相互触发、控制及自动化工作, 提高系统的实时性和快速响应能力, 可避免占用过多的内核工作负载并简化软件工作, 为各种应用扩展提供便捷。送出信号的外设模块被称为生产端, PIS 把这些信号传递到被称为消费端的外设进行使用。PIS 信号可以是电平或脉冲的形式, 并支持异步触发信号。

2.2.3.7 看门狗定时器 (WDT)

◇ 独立看门狗定时器 (IWDT)

IWDT (Independent Watchdog), 当使用芯片配置字使能 IWDT 时, 时钟强制为 32KHz LRC 时钟, 可用于检测软件和硬件异常, 如主时钟停振, 程序跑飞等。

在调试模式下, 定时器可被冻结。

◇ 窗口看门狗定时器 (WWDT)

WWDT (Window Watchdog), 使用系统时钟 PCLK 作为计数时钟, 对于过早或过晚喂狗都将产生 WWDT 复位, 可用于检测软件没有喂狗或过早的喂狗行为, 防止程序跑至不可控状态。

在调试模式下, 定时器可被冻结。

2.2.4 外部接口

2.2.4.1 通用端口 (GPIO)

通用端口 (GPIO) 分为 PA, PB, PC 和 PD 四组, 每组通用端口包含最多 16 个独立的引脚。这些引脚可单独配置为输入或输出。每个引脚有独立的开漏输出控制, 驱动能力选择控制, 上拉或下拉选择, CMOS/TTL 输入选择以及输入滤波使能控制。大部分端口可以与模拟功能及其他数字外设功能复用。每个端口可分别支持中断, 分为 4 组, 分别映射到 4 个中断向量。另外, 每个端口还可支持触发 DMA 数据传输的功能。

2.2.5 安全管理及运算加速

2.2.5.1 循环冗余校验 (CRC)

CRC (Cyclic Redundancy Check) 发生器可以执行带可编程多项式设定的 CRC 计算。

支持四个常用的多项式: CRC-CCITT, CRC-8, CRC-16 和 CRC-32

- ◇ CRC-CCITT: $X^{16} + X^{12} + X^5 + 1$
- ◇ CRC-8: $X^8 + X^2 + X + 1$
- ◇ CRC-16: $X^{16} + X^{15} + X^2 + 1$
- ◇ CRC-32: $X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^2 + X + 1$

2.2.6 定时器

ES32VF2264/2184 系列微控制器包含了 1 个高级定时器、3 个通用定时器和 1 个基本定时器。功能比较如下表所示：

定时器类别	定数器 计数位宽度	计数 类型	预分频比	DMA 请求	ADC 触发	输入捕捉/输出 比较通道 PWM	互补 输出	数量
高级控制定时器 (AD16C4T)	16 位	向上 向下 上下	1 ~ 65536	支持	支持	4	3	1
通用定时器 (GP16C4T)	16 位	向上 向下 上下	1 ~ 65536	支持	支持	4	不支持	3
基本定时器 (BS16T)	16 位	向上	1 ~ 65536	支持	支持	x	不支持	1

表 2-2 定时器功能

2.2.6.1 高级定时器 (AD16C4T)

ES32VF2264/2184 系列微控制器带 1 路高级定时器 (AD16C4T)，具备以下功能：

- ◇ 16 位递增，递减，递增/递减自动加载计数器
- ◇ 16 位可编程预分频器，可在定时器运行中对计数器工作时钟进行 1 到 65536 间的任意分频
- ◇ 带有 4 个独立信道，每个信道支持以下功能
 - 输入捕获
 - 输出比较
 - PWM 产生(边沿与中央对齐模式)
 - 单脉冲输出
- ◇ 通道 1~3 支持互补输出，死区时间可配
- ◇ 同步电路用于外部信号控制定时器及内部互联多个定时器
- ◇ 在给定数目的计数周期之后更新重复计数寄存器
- ◇ 支持刹车功能，刹车后定时器输出状态可控
- ◇ 支持中断/DMA:
 - 更新事件：计数器上溢/下溢，计数器初始化（通过软件或内/外部触发）
 - 触发事件（计数器起始、停止、初始化或内/外触发计数）
 - 通信事件
 - 输入捕获
 - 输出比较
 - 刹车输入

- ◇ 支持增量（正交）编码及霍尔电路进行定位
 - ◇ 触发输入可对外部时钟或周期性电流管理
- 在调试模式下，定时器可被冻结。

2.2.6.2 通用定时器（GP16C4T）

ES32VF2264/2184 系列微控制器带 3 路通用定时器（GP16C4T0，GP16C4T1，GP16C4T2），具备以下功能：

- ◇ 16 位递增、递减、递增/递减自动重载计数器
 - ◇ 16 位可编程预分频器，用于对计数器时钟频率进行分频，分频系数介于 1 到 65536 之间
 - ◇ 多达 4 个独立通道，可用于：
 - 输入捕获
 - 输出比较
 - PWM 生成（边沿和中心对齐模式）
 - 单脉冲输出模式
 - ◇ 使用外部信号控制定时器且可实现多个定时器互联的同步电路
 - ◇ 重复计数器，用于仅在给定数目的计数器周期后更新定时器寄存器
 - ◇ 发生如下事件时生成中断/DMA 请求：
 - 更新：计数器上溢/下溢、计数器初始化（通过软件或内部/外部触发）
 - 触发事件（计数器启动、停止、初始化或通过内部/外部触发计数）
 - 输入捕获
 - 输出比较
 - ◇ 支持增量（正交）编码器和霍尔传感器电路进行定位
 - ◇ 外部时钟触发输入
- 在调试模式下，定时器可被冻结。

2.2.6.3 基本定时器（BS16T）

ES32VF2264/2184 系列微控制器带 1 路基本定时器（BS16T），具备以下功能：

- ◇ 16 位自动加载递增计数器
 - ◇ 16 位可编程预分频器，可在定时器运行中对计数器工作时钟进行 1 到 65536 间的任意分频
 - ◇ 计数上溢更新事件产生中断请求
- 在调试模式下，定时器可被冻结。

2.2.7 通信

2.2.7.1 内部集成电路总线 (I2C)

支持 2 路 I2C (I2C0、I2C1)。I2C (Inter-Integrated Circuit) 总线接口用作微控制器和 I2C 串行总线之间的接口。支持多主模式功能,可以控制所有 I2C 总线特定的序列、协议、仲裁和时序。支持标准和快速模式。与 SMBus2.0 兼容。可以用于多种用途,包括 CRC 生成和验证、SMBus (系统管理总线) 以及 PMBus (电源管理总线)。

I2C 支持 DMA 对所发送和接收数据进行传输。

2.2.7.2 串行外设接口 (SPI)

支持 2 路 SPI 接口 (SPI0、SPI1)。SPI (Serial Peripheral Interface) 可与外部器件进行半双工/全双工的同步串行通信。该接口可配置为主模式,在这种情况下,可为外部从器件提供通信时钟 (SCK)。该接口还能够多主模式配置下工作。可用于多种用途,包括基于双线的单工同步传输,其中一条可作为双向数据线,或使用 CRC 校验实现可靠通信。

SPI0 还支持 I2S 协议 (同步串行通信接口)。它可在全双工模式 (使用 4 引脚) 或半双工模式 (使用 3 个引脚) 下作为从机或主机工作。当 I2S 配置为通信主机模式时,该接口可以向外部 I2S 从设备提供主时钟 (MCLK)。它可以满足四种不同的音频标准,包括 I2S Philips 标准、MSB 和 LSB 对齐标准以及 PCM 标准。

SPI 支持 DMA 对所发送和接收数据进行传输。

2.2.7.3 通用异步收发器(UART)

支持 5 路 UART 接口 (UART0~4, 其中 UART0、UART1 是增强型 EUART, UART2、UART3 和 UART4 是普通型 CUART)。通用异步收发器 (UART) 提供了一个灵活的方式,使 MCU 可以与外部设备通过工业标准 NRZ 的形式实现全双工异步串行数据通讯。UART 可以使用小数波特率发生器,提供了超宽的波特率设置范围。

UART 支持异步通讯模式和半双工单线通讯,也支持 LIN (本地互连网络)、智能卡协议、IrDA (红外数据协会) SIR ENDEC 规范和 modem 流控操作 (CTS/RTS),同时还支持多机通讯方式。

支持使用 DMA 实现多缓冲区设置,从而能够支持高速数据通讯。

UART 模式/特性	UART0/1 (增强型)	UART2/3/4 (普通型)
Modem 的硬件控制	√	√
使用 DMA 实现连续通讯	√	√
多机通讯模式	√	√
智能卡模式	√	—
单线半双工模式	√	—
IrDA SIR 模式	√	—
LIN 模式	√	—

超时检测功能	√	√
Modbus 通讯	√	√
自动波特率检测模式	√	√
RS485 的驱动使能信号	√	√
Modem 的硬件控制	5, 6, 7, 8, 9	

表 2-3 UART0~4 具体功能配置

2.2.7.4 时钟同步单元(CSU)

时钟同步单元主要用于自动校准内部高速 48MHz RC 振荡器 (HRC48M)，以确保时钟操作在最佳的精准度，校准方法是利用 HRC48M 输出时钟同步参考时钟，参考时钟源可以选择 USB 的 SOF 信号、HOSC 振荡器、CSU_SYNC 引脚 (PA8)，此外还提供手动校准功能，与自动校准功能结合，将更快地锁定精确频率。

2.2.7.5 通用串行总线(USB)

该 USB 控制器作为全速 USB 设备的控制器，兼容 USB2.0 协议规范中全速数据传输 (12Mbps)标准。支持点对点通信时工作于主机或设备两种模式。

支持会话请求协议 SRP(Session Request Protocol)和主机协商协议 HNP(Host Negotiation Protocol)通信协议。

2.2.8 模拟

2.2.8.1 模数转换器 (ADC)

支持 1 路高速模数转换器 (ADC)。ADC (Analog to Digital Converter) 是 12 位分辨率的逐次逼近型模数转换器。具有多达 20 个复用通道, 可测量从管脚输入的 17 个外部信号、3 个内部信号 (包括 1 路温感通道、1 路 $1/4V_{DD}$ 和 1 路内部 $V_{REF} 1.2V$)。这些通道的模数转换可在单次、连续、扫描或不连续采样模式下进行。ADC 的结果存储在一个左对齐或右对齐的 16 位数据寄存器中。

ADC 模块具有模拟看门狗特性, 允许应用检测输入电压是否超过了用户自定义的阈值上限或下限。

ADC 支持触发 DMA 数据传输的功能。

2.2.8.2 温度传感器 (TEMP)

温度传感器可生成与温度成线性变化的电压, 可通过 ADC 将电压转换为数字量输出, 并根据相关公式推算实时温度。

注: 若应用对内部 HRC4M 温漂精度较高, 建议采用温感进行温补, 可定时 1s 左右校准一次 HRC4M, 使之全温度精度达到 $\pm 1.5\%$ (相关算法可参考应用笔记或 SDK)。

第3章 管脚说明

3.1 管脚图

3.1.1 LQFP64

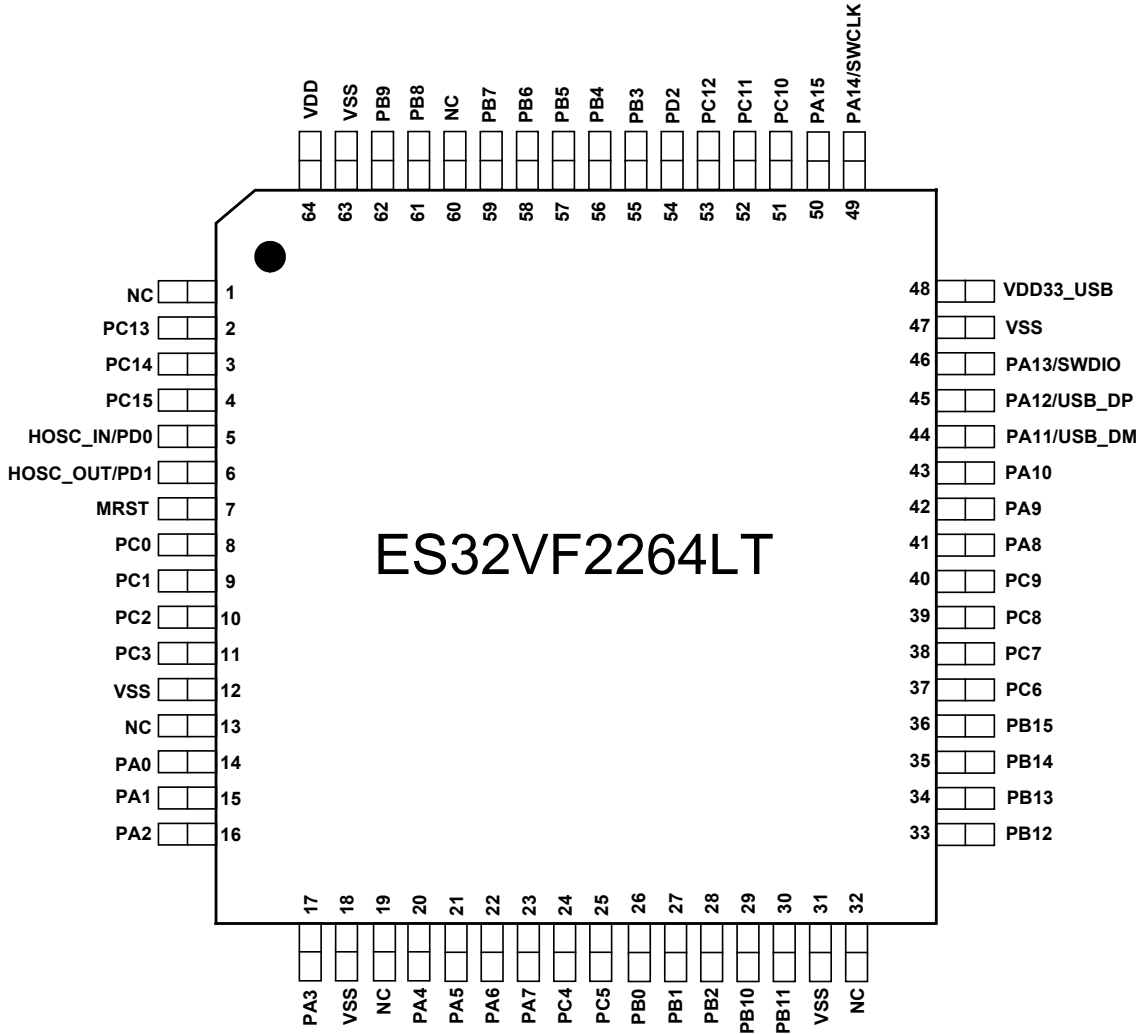


图 3-1 ES32VF2264LT LQFP64 顶视图

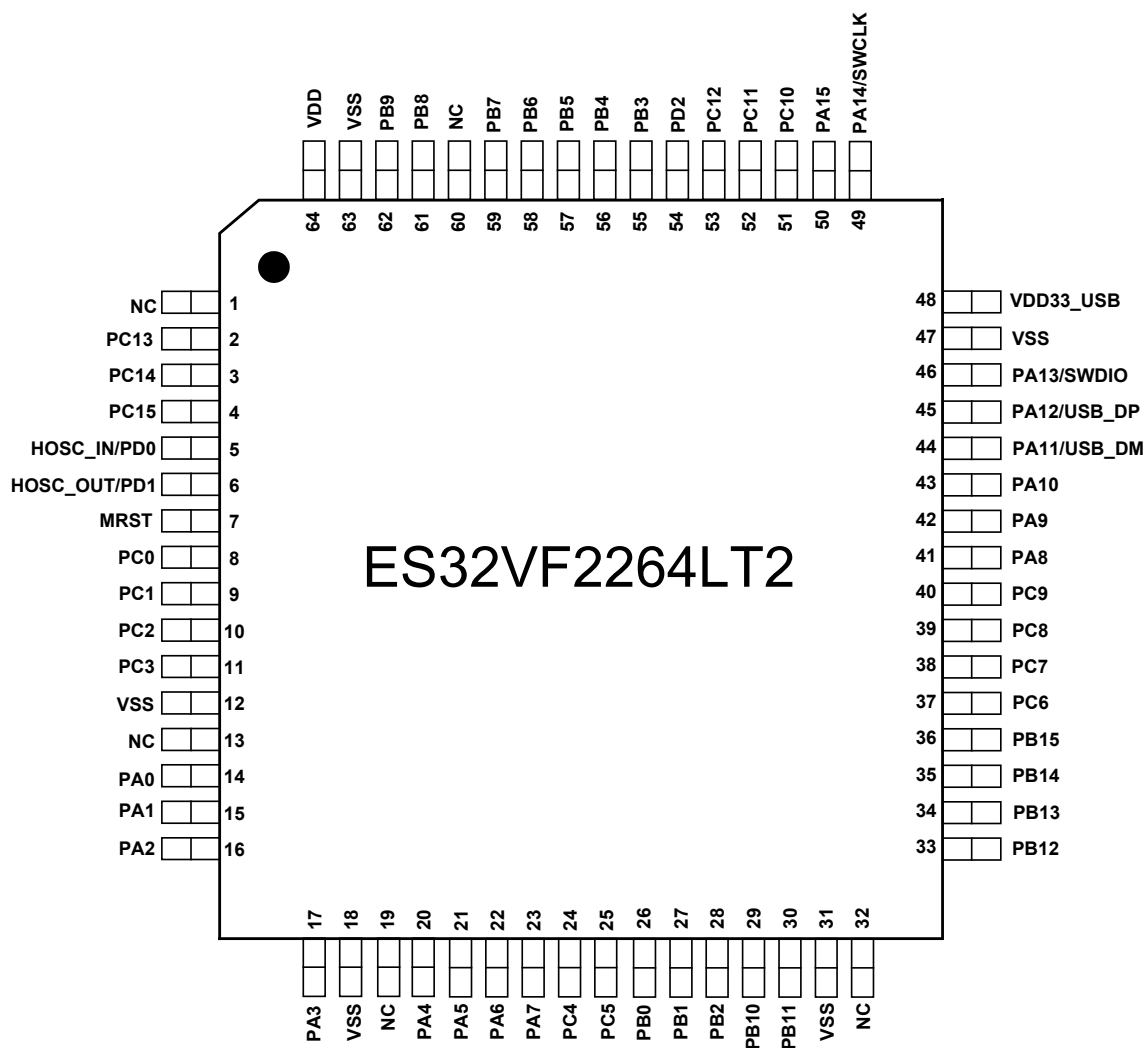


图 3-2 ES32VF2264LT2 LQFP64 顶视图

3.1.2 LQFP48

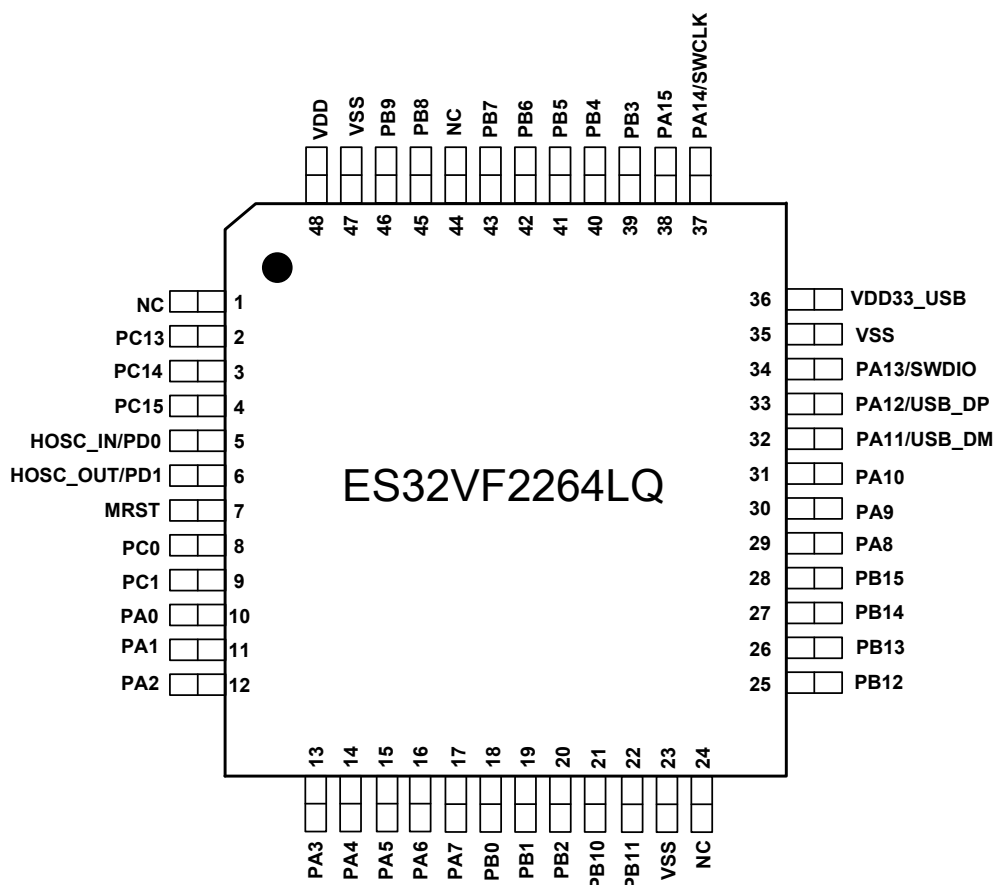


图 3-3 ES32VF2264LQ LQFP48 顶视图

3.1.3 LQFP32

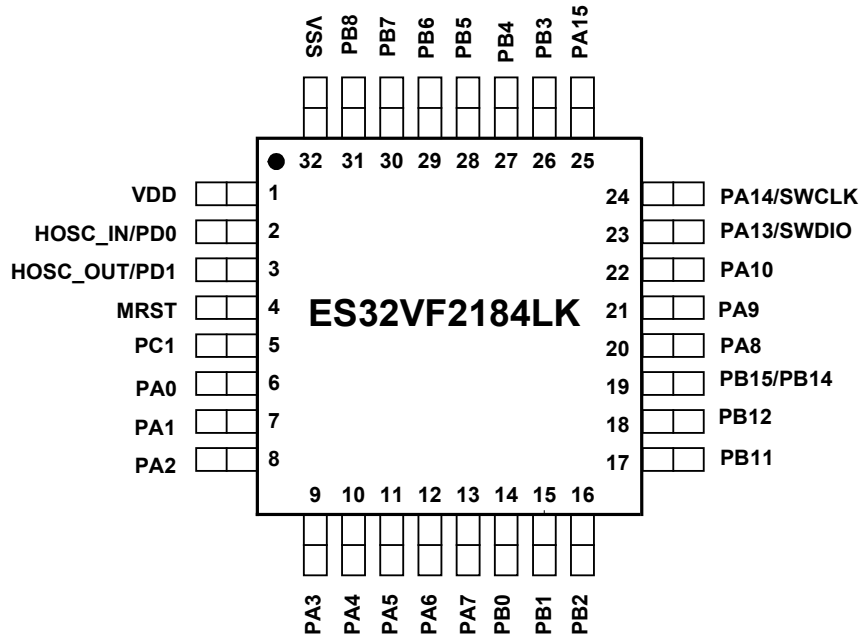


图 3-4 ES32VF2184LK LQFP32 顶视图

注 1: 编程/调试接口共用 5 线接口配置, 即电源线 VDD、地线 VSS、复位线 MRST、时钟线 SWCLK 和数据线 SWDIO。

注 2: 未使用的 I/O 管脚 (包括产品封装引脚数小于最大引脚数时, 未引出的 I/O 管脚) 都需设置为输出低电平 (ES32VF2184LK 的 PC10 管脚除外) 并禁止内部弱上下拉, 否则芯片功耗可能会出现异常, 芯片工作稳定性也容易因外界干扰而降低。

ES32VF2264LT 为最大引脚数封装, 所有 I/O 管脚均已引出;

ES32VF2264LQ 未引出的 I/O 包括 PC2~PC12, PD2;

ES32VF2184LK 未引出的 I/O 包括 PA11~PA12, PB9~PB10, PB13, PC0, PC2~PC15, PD2, 其中 PC10 需设置为输出高电平, 其他未引出的 I/O 设置为输出低电平;

ES32VF2184LK 的 PB14 和 PB15 这两个 I/O 复用到同一个管脚, 为了避免输出冲突, 该管脚只能选择其中一个 I/O 功能, 另一个未用的 I/O 需配置为输入。例如: 如果选择了使用 PB14 的功能, 则 PB15 需设为输入。

注 3: PC6 和 PC7 端口在芯片 VDD 上电过程中, 内部弱上拉可能会自动使能, 端口电平跟随 VDD 上升, 直到 VDD 上升到芯片开始工作的电压后, 该 IO 端口的内部弱上拉恢复为默认的禁止状态。

注 4: 本数据手册所述资源为本产品所属产品系列资源最大化描述。对非最大引脚数封装的产品型号, 文中所述 (包括管脚、寄存器、芯片配置字等) 不为该产品型号所具有的资源, 请将其保持在正确设置值状态。如有其它需求, 请与我司 FAE 部门联系!

3.2 管脚功能定义

Pin Number			PIN NAME (FUNC1)	FUNC2	FUNC3	FUNC4	FUNC5	FUNC6	FUNC7	FUNC0 (Default)
2264LT/LT2	2264LQ	2184LK								
14	10	6	PA0	CUART1_CTS	GP16C4T0_CH1	GP16C4T0_ETR	AD16C4T_CH1	PIS_CH0	I2S0_MCK	AIN11
15	11	7	PA1	CUART1_RTS	GP16C4T0_CH2	SPIO_SCK	AD16C4T_CH2	PIS_CH1		AIN12
16	12	8	PA2	CUART1_TX	GP16C4T0_CH3	SPIO_MISO	AD16C4T_CH3	PIS_CH2		AIN13
17	13	9	PA3	CUART1_RX	GP16C4T0_CH4	SPIO_MOSI	AD16C4T_CH4	PIS_CH3		AIN14
20	14	10	PA4	SPIO_NSS	EUART1_CK	GP16C4T1_CH3	AD16C4T_BKIN	PIS_CH4		AIN15
21	15	11	PA5	SPIO_SCK	EUART1_RX	GP16C4T1_CH4	BUZ	PIS_CH5	I2C1_SCL	AIN5
22	16	12	PA6	SPIO_MISO	GP16C4T1_CH1	AD16C4T_BKIN	GP16C4T2_ETR	PIS_CH6	I2C1_SDA	AIN6
23	17	13	PA7	SPIO_MOSI	GP16C4T1_CH2	AD16C4T_CH1N	CUART0_CTS	PIS_CH7	I2C1_SMBA	AIN7
41	29	20	PA8	EUART0_CK	AD16C4T_CH1	HSCO	CUART0_RTS	PIS_CH0	I2S0_MCK	
42	30	21	PA9	CUART0_TX	AD16C4T_CH2	GP16C4T0_ETR	AD16C4T_CH1N	PIS_CH1		
43	31	22	PA10	CUART0_RX	AD16C4T_CH3	GP16C4T1_ETR	AD16C4T_CH2N	PIS_CH2	USB_CID	
44	32	—	PA11	CUART0_CTS	CUART2_TX	AD16C4T_CH4	AD16C4T_CH3N	PIS_CH3		USB_DM
45	33	—	PA12	CUART0_RTS	CUART2_RX	AD16C4T_ETR	EUART0_CK	PIS_CH4		USB_DP
46	34	23	PA13	CUART1_TX	EUART0_RX	GP16C4T0_CH2	I2C0_SDA	PIS_CH5	USB_CID	SWDIO
49	37	24	PA14	CUART1_RX	EUART0_TX	GP16C4T0_CH3	I2C0_SCL	PIS_CH6		SWCLK
50	38	25	PA15	GP16C4T0_CH1	SPIO_NSS	HSCO	GP16C4T2_ETR	PIS_CH7		
26	18	14	PB0	GP16C4T1_CH3	AD16C4T_CH2N	CUART2_CTS	CUART0_RX	PIS_CH0		AIN8
27	19	15	PB1	GP16C4T1_CH4	AD16C4T_CH3N	CUART2_RTS	CUART0_TX	PIS_CH1		AIN9
28	20	16	PB2	GP16C4T0_CH1	EUART0_RX	EUART1_TX	I2C0_SCL	PIS_CH2		

55	39	26	PB3	GP16C4T0_CH2	SPIO_SCK	CUART2_TX	I2C0_SDA	PIS_CH3		
56	40	27	PB4	GP16C4T1_CH1	SPIO_MISO	CUART2_RX	EUART0_RX	PIS_CH4		
57	41	28	PB5	I2C0_SMBA	GP16C4T1_CH2	SPIO_MOSI	EUART0_TX	PIS_CH5		
58	42	29	PB6	I2C0_SCL	GP16C4T2_CH1	CUART0_TX	AD16C4T_CH1	PIS_CH6		
59	43	30	PB7	I2C0_SDA	GP16C4T2_CH2	CUART0_RX	AD16C4T_CH2	PIS_CH7		
61	45	31	PB8	GP16C4T2_CH3	I2C0_SCL	EUART0_RX	AD16C4T_CH3	PIS_CH0		AIN16
62	46	—	PB9	GP16C4T2_CH4	I2C0_SDA	EUART0_TX	AD16C4T_CH1N	PIS_CH1		
29	21	—	PB10	I2C1_SCL	CUART2_TX	GP16C4T0_CH3	AD16C4T_CH2N	PIS_CH2		
30	22	17	PB11	I2C1_SDA	CUART2_RX	GP16C4T0_CH4	AD16C4T_CH3N	PIS_CH3		
33	25	18	PB12	SPI1_NSS	I2C1_SMBA	EUART0_CK	AD16C4T_BKIN	PIS_CH4		
34	26	—	PB13	SPI1_SCK	CUART2_CTS	AD16C4T_CH1N	BUZ	PIS_CH5	EUART0_CTS	
35	27	19	PB14	SPI1_MISO	CUART2_RTS	AD16C4T_CH2N	GP16C4T2_CH1	PIS_CH6	EUART0_RTS	
36	28	19	PB15	SPI1_MOSI	AD16C4T_CH3N	EUART0_RX	GP16C4T2_CH2	PIS_CH7	USB_CID	
8	8	—	PC0	CUART1_TX	SPIO_NSS	AD16C4T_CH4	I2C1_SDA	PIS_CH0		AIN0/VREFN
9	9	5	PC1	CUART1_RX	SPIO_SCK	AD16C4T_ETR	I2C1_SCL	PIS_CH1		AIN1/VREFP
10	—	—	PC2	CUART1_CTS	SPIO_MISO	EUART1_CTS	GP16C4T2_CH1	PIS_CH2		AIN2
11	—	—	PC3	CUART1_RTS	SPIO_MOSI	EUART1_RTS	GP16C4T2_CH2	PIS_CH3		AIN3
24	—	—	PC4	EUART1_RX	I2C0_SCL	GP16C4T0_ETR	GP16C4T2_CH3	PIS_CH4		AIN4
25	—	—	PC5	EUART1_TX	I2C0_SDA	GP16C4T1_ETR	LSCO	PIS_CH5		AIN10
37	—	—	PC6	AD16C4T_CH1	EUART0_RX	GP16C4T1_CH1	BUZ	PIS_CH6		
38	—	—	PC7	I2C1_SCL	EUART0_TX	GP16C4T1_CH2	CUART0_RX	PIS_CH7		
39	—	—	PC8	I2C1_SDA	EUART0_CTS	GP16C4T1_CH3	CUART0_TX	PIS_CH0		
40	—	—	PC9	SPI1_NSS	EUART0_RTS	GP16C4T1_CH4	AD16C4T_BKIN	PIS_CH1		
51	—	—	PC10	SPI1_SCK	GP16C4T0_CH1	CUART2_TX	I2C1_SMBA	PIS_CH2	EUART1_TX	
52	—	—	PC11	SPI1_MISO	GP16C4T0_CH2	CUART2_RX	I2C1_SCL	PIS_CH3	EUART1_RX	
53	—	—	PC12	SPI1_MOSI	GP16C4T0_CH3	EUART1_CK	I2C1_SDA	PIS_CH4		
2	2	—	PC13	EUART1_RX	GP16C4T0_CH4	LSCO	SPI1_SCK	PIS_CH5		

3	3	—	PC14	EUART1_TX	AD16C4T_CH1	CUART2_CTS	SPI1_MISO	PIS_CH6		
4	4	—	PC15	GP16C4T2_CH4	AD16C4T_CH2	CUART2_RTS	SPI1_MOSI	PIS_CH7	I2S0_MCK	
5	5	2	PD0	CUART2_RX	AD16C4T_CH3	BUZ	AD16C4T_BKIN	PIS_CH0	I2C1_SCL	HOSC_IN
6	6	3	PD1	CUART2_TX	AD16C4T_CH4	GP16C4T2_CH3	SPI1_NSS	PIS_CH1	I2C1_SDA	HOSC_OUT
54	—	—	PD2	GP16C4T1_ETR	CUART2_RX	GP16C4T2_CH4	HSCO	PIS_CH2		
7	7	4	MRST	芯片复位管脚，低有效						
12/18/ 31/47/ 63	23/ 35/ 47	32	VSS	芯片地，需在外部将所有 VSS 管脚连接在一起						
64	48	1	VDD	芯片主电源						
48	36	—	VDD33_USB	芯片 USB 模块电源，给 USB 模块及其通信端口供电，非 USB 应用可直接与 VDD 相连； ES32VF2184LK 内部 VDD33_USB 连接到 PC10 端口，应用时需将 PC10 端口设置为输出高电平，否则会产生漏 电						

表 3-1 ES32VF2264/2184 系列的管脚功能定义

第4章 存储器映射图

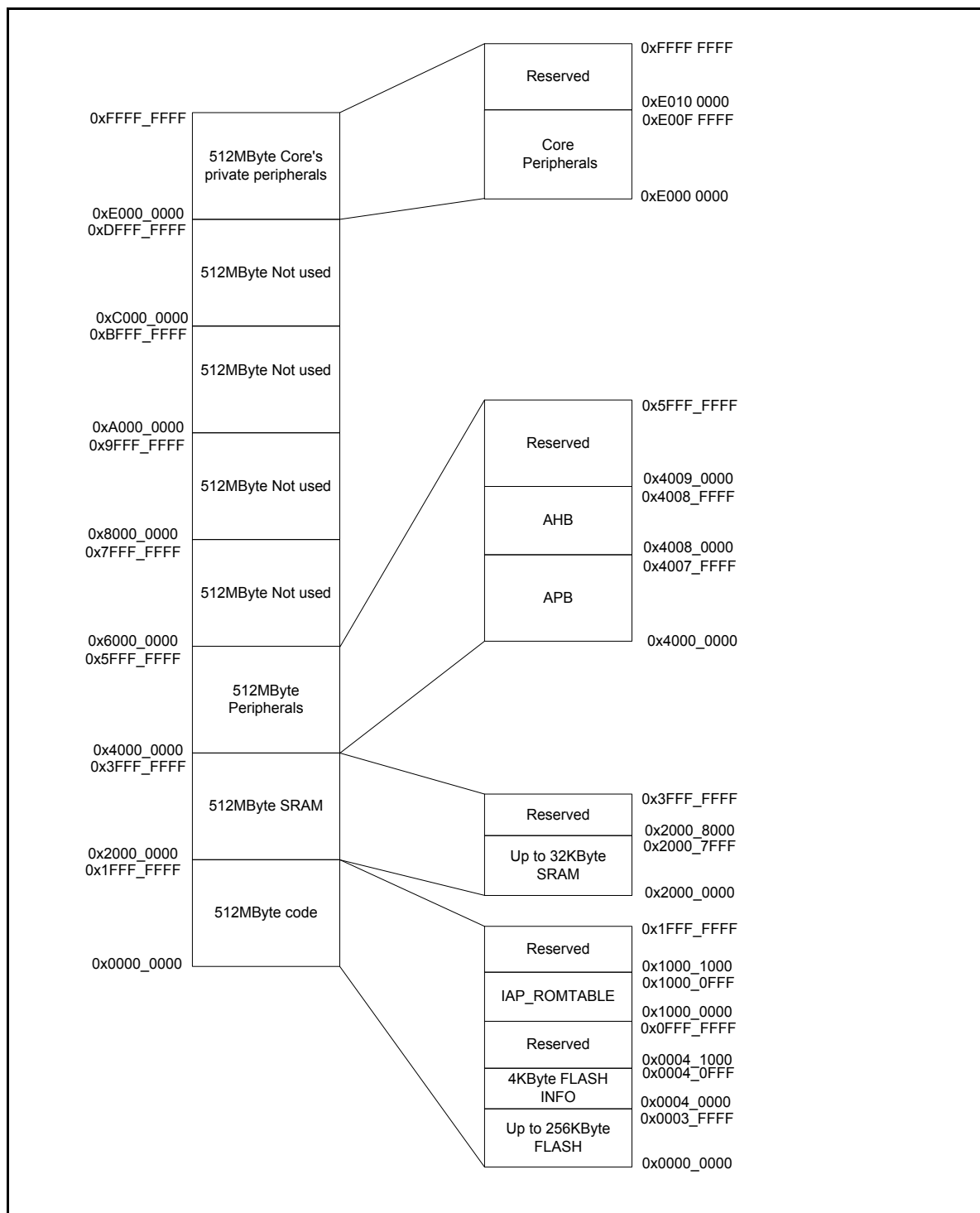


图 4-1 存储器映射

第5章 电气特性

5.1 芯片电源

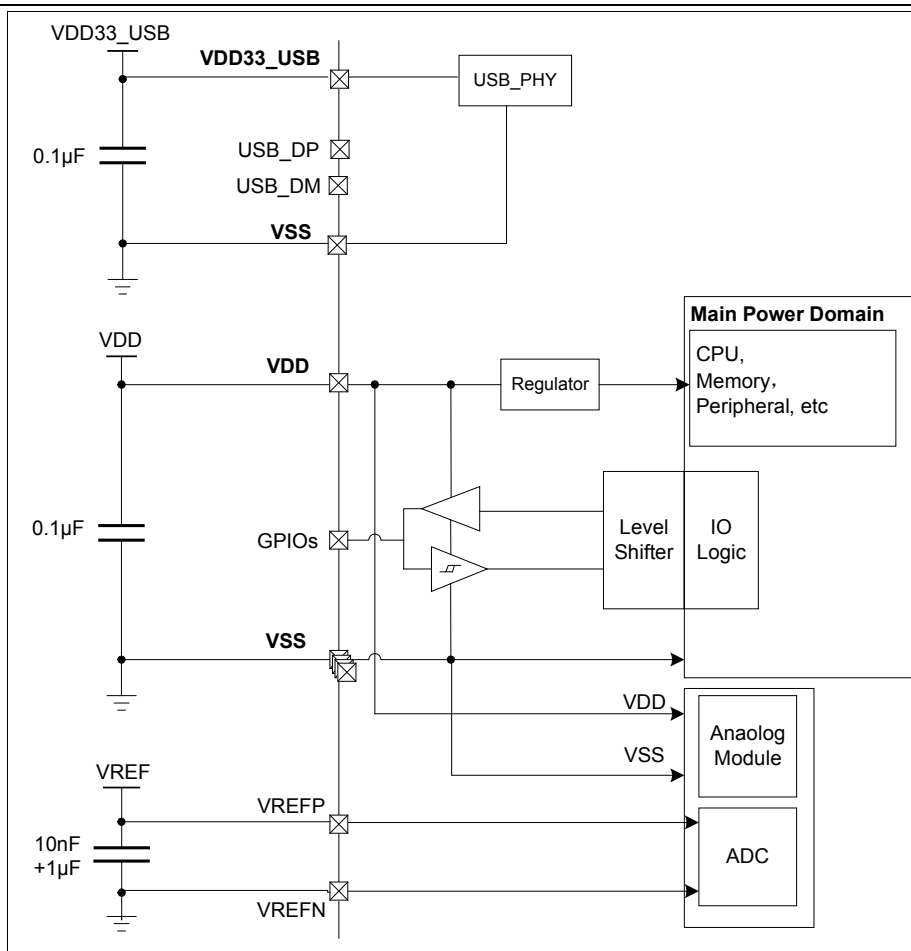


图 5-1 芯片电源

注 1: 电源必须连接如图所示的耦合电容。这些电容必须尽可能地靠近芯片的相应管脚, 才能保证芯片的运行性能。

注 2: VREFP 管脚在复用为 ADC 外部参考时需要外接电容。

5.2 电流测量

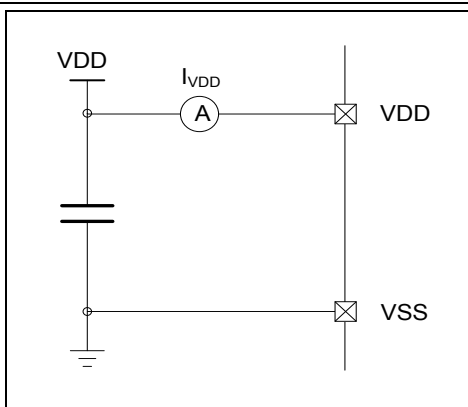


图 5-2 电流测量

5.3 芯片极限参数

以下表格为芯片耐受的极限电气参数值，超过范围可能导致芯片永久性破坏。

5.3.1 电压参数

标号	参数	条件	最小值	最大值	单位
VDD	芯片主电源	-	-0.3	6.5	V
VIN	端口输入电压	-	-0.3	VDD+0.3	V

表 5-1 极限电压参数

5.3.2 电流参数

标号	参数	条件	最小值	最大值	单位
I_{VDD}	流经 VDD 的总电流	-	-	100	mA
I_{VSS}	流经 VSS 的总电流	-	-	100	mA
I_{IO}	拉电流（输出高）	VDD=5V	-	50	mA
	灌电流（输出低）	VDD=5V	-	50	mA

表 5-2 极限电流参数

5.3.3 热参数

标号	参数	条件	最小值	最大值	单位
T_{STG}	储存温度	-	-55	150	°C
T_J	结温	-	-	150	°C

表 5-3 极限热参数

5.4 运行条件

5.4.1 运行条件

标号	参数	条件	最小值	最大值	单位
f _{HCLK}	内部 AHB 总线时钟频率	-	-	72	MHz
f _{PCLK}	内部 APB 总线时钟频率	-	-	72	MHz
VDD	电源电压	-	2.2	5.5	V
T _A	环境温度	-	-40	85	°C
T _J	工作结温	-	-40	105	°C

表 5-4 芯片通常运行条件

5.4.2 上电和掉电参数条件

标号	参数	条件	最小值	最大值	单位
t _{VDD}	VDD 上升速率	-	10	∞	us/V
	VDD 下降速率	-	20	∞	us/V

表 5-5 芯片在上电和掉电时的参数条件

5.4.3 复位和电源管理模块电气参数

标号	参数	条件	最小值	典型值	最大值	单位
V _{POR}	上电复位和掉电复位的阈值	上电	-	1.95	-	V
		掉电	-	1.90	-	
V _{PORHYST}	POR 迟滞	-	-	50	-	mV
V _{BOR}	V _{BOR} 电压档位选择(用户配置字设置)	BORVS=000	4.45	4.6	4.75	V
		BORVS=001	3.85	4.0	4.15	
		BORVS=010	3.45	3.6	3.75	
		BORVS=011	2.95	3.1	3.25	
		BORVS=100	2.65	2.8	2.95	
		BORVS=101	2.35	2.5	2.65	
		BORVS=110	1.95	2.1	2.25	
V _{BORHYST}	V _{BOR} 电压迟滞	-	-	5	-	mV
V _{LVD}	LVD 电压阈值选择	LVDS=000	2.05	2.2	2.4	V
		LVDS=001	2.25	2.4	2.6	
		LVDS=010	2.45	2.6	2.8	
		LVDS=011	2.65	2.8	3.0	
		LVDS=100	2.85	3.0	3.2	
		LVDS=101	3.45	3.6	3.8	
		LVDS=110	3.85	4.0	4.2	
		LVDS=111	4.45	4.6	4.85	
V _{LVDHYST}	V _{LVD} 电压迟滞	-	-	100	-	mV
I _{LVD}	LVD 模块电流	25°C, VDD = 5V	-	0.3	-	uA

表 5-6 复位和电源管理模块电气参数

注：芯片在 STOP 模式下，如果 BG 电压模块为低功耗模式（寄存器 PMU_CR 的 BGSTOP=1），则 BOR 和 LVD 档位电压相对于芯片工作模式（RUN 模式或 SLEEP 模式）下的档位电压均会有约±10%范围的偏差；如果应用中需要 BOR 和 LVD 档位电压在芯片 STOP 模式与工作模式下保持一致，则需要禁止 BG 低功耗模式（设置寄存器 PMU_CR 的 BGSTOP=0），此时芯片 STOP 模式功耗会增大约 0.5uA。上表中的 BOR 和 LVD 档位电压描述，为芯片在工作模式或 STOP 模式（寄存器 PMU_CR 的 BGSTOP=0）条件下的档位电压。

5.4.4 电流特性

芯片消耗的电流涉及到电源电压，环境温度，端口负载，器件软件配置，运行频率和模式等。电流值在以下条件测得：

- ◇ 所有 I/O 处于关闭状态或者输入状态（固定电平输入），无负载
- ◇ 无特别说明情况下所有外设关闭，即使在外设时钟使能的条件下，外设模块也处于非工作状态（包括 ADC 等模块均不工作）
- ◇ FLASH 的访问为 3 个周期（2 个等待周期）
- ◇ 当外设时钟使能时， $f_{PCLK}=f_{HCLK}$

标号	参数	系统时钟	f _{HCLK}	典型值	单位
				T _A =25°C, VDD=5V	
I _{VDD}	RUN 模式电流 (所有外设时钟使能, 外设模块均不工作)	PLL72M 时钟源	72MHz	15	mA
		PLL64M 时钟源	64MHz	14	
		HRC48M 时钟源	48MHz	11	
		HRC4M 时钟源	4MHz	1.5	
		HOSC12M 时钟源	12MHz	5	
	RUN 模式电流 (所有外设时钟禁止)	PLL72M 时钟源	72MHz	7.5	
		PLL64M 时钟源	64MHz	6.5	
		HRC48M 时钟源	48MHz	5	
		HRC4M 时钟源	4MHz	1	
		HOSC12M 时钟源	12MHz	3.5	
	SLEEP 模式电流 (所有外设时钟使能, 外设模块均不工作)	PLL72M 时钟源	72MHz	12	
		HRC48M 时钟源	48MHz	8	
		HRC4M 时钟源	4MHz	1.5	
		HOSC12M 时钟源	12MHz	5	
		使用 LRC 时钟源, 关闭 HRC/PLL	32KHz	0.7	
	SLEEP 模式电流 (所有外设时钟禁止)	PLL72M 时钟源	72MHz	5	
		HRC48M 时钟源	48MHz	3.5	
		HRC4M 时钟源	4MHz	1	
		HOSC12M 时钟源	12MHz	3	
		使用 LRC 时钟源, 关闭 HRC/PLL	32KHz	0.7	

表 5-7 RUN/SLEEP 模式电流特性（程序在 FLASH 中运行）

标号	参数	条件	典型值 (T _A =25°C)			最大值	单位
			VDD=2.2V	VDD=3.3V	VDD=5.0V	T _A =85°C	
I _{VDD}	STOP 模式电流	LDO 低功耗模式, HRC、HOSC OFF	2.8	3.0	3.5	15	uA

表 5-8 STOP 模式电流特性

5.4.5 外部时钟源电气参数

◆ 外部输入高速时钟特性如下表所示:

标号	参数	条件	最小值	典型值	最大值	单位
f _{HOSC_EXT}	外部输入高速时钟频率	-	1	-	12	MHz
V _{HOSC_HIGH}	HOSC_IN 输入时钟的高电平电压	-	0.7×VDD	-	VDD	V
V _{HOSC_LOW}	HOSC_IN 输入时钟的低电平电压	-	VSS	-	0.3×VDD	V
t _{WIDTH_HOSC}	HOSC_IN 的输入时钟高电平或低电平时间	-	40	-	-	ns

表 5-9 外部输入高速时钟特性参数

◆ 外部高速振荡时钟 (晶体或陶瓷振荡器)

外部高速振荡时钟可由 1MHz 到 12MHz 范围的晶体或陶瓷振荡器提供。在应用中, 振荡器与负载电容的距离必须放置得尽可能近, 以使输出信号失真和起振稳定时间最小。

标号	参数	条件	最小值	典型值	最大值	单位
f _{HOSC_IN}	外部高速振荡时钟频率	-	1	-	12	MHz
C _L	建议根据晶体自身的电阻值, 采用相应的电容负载	R _S =25Ω	-	15	-	pF
g _m	振荡器跨导	启动	-	3.7	-	mA/V
t _{START_HOSC}	振荡器启动时间	25°C, VDD = 5V 12MHz 晶振	-	4	-	ms
		25°C, VDD = 5V 4MHz 晶振	-	4	-	ms
I _{HOSC}	外部时钟 HOSC 模块电流	25°C, VDD = 5V	-	1.7	-	mA

表 5-10 外部高速振荡时钟特性参数

注 1: 在潮湿环境下使用晶体或陶瓷振荡器的注意要点, 比如建议如何配置电阻等参数。

注 2: t_{START_OSC} 是振荡器的起振稳定时间, 指的是从软件使能振荡器到稳定输出某一频率时钟这段时间。该值会因晶体或陶瓷的制造规格不同而显著改变。

注 3: 外接振荡器参数请参考晶体或陶瓷振荡器规格。

下图为外部高速振荡器的典型应用连接：

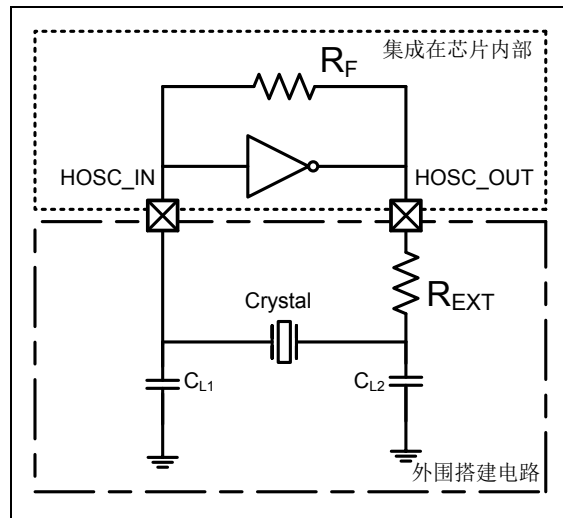


图 5-3 外部高速振荡器连接图

注：R_{EXT} 阻值取决于晶振自身特性，为可选配置。

晶体振荡器的等效电路如下图所示：

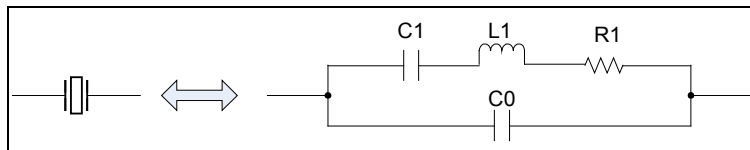


图 5-4 晶体振荡器等效电路示意图

注 1：C₁：动态电容；L₁：动态电感；R₁ 动态电阻；C₀：静电容；等效串联电阻 $ESR=R_1 \times (1+C_0/C_L)^2$ ，C_L 为负载电容。

注 2：晶体振荡器与芯片配合使用时，为达到理想的晶振起振和稳定工作状态，对 1~8MHz 晶振参数选型时，推荐 $ESR \leq 200\Omega$ ， $C_L \leq 16pF$ （晶振的负载电容参数 $\leq 16pF$ ）；对 9~12MHz 晶振参数选型时，推荐 $ESR \leq 50\Omega$ ， $C_L \leq 16pF$ （晶振的负载电容参数 $\leq 16pF$ ）。

5.4.6 内部时钟源电气参数

◆ 内部高速 HRC 振荡器 (HRC48M/HRC4M)

标号	参数	条件	最小值	典型值	最大值	单位
f_{HRC}	频率	4MHz	-	4	-	MHz
	频率	48MHz	-	48	-	MHz
Duty	占空比	-	49	50	51	%
ACC_{HRC4M}	HRC 4MHz 精度	$T_A=-40$ to $85^{\circ}C$	-3.6	-	2.8	%
		$T_A=-10$ to $60^{\circ}C$	-2.5	-	2.2	%
		$T_A=25^{\circ}C$	-0.7	-	0.7	%
ACC_{HRC48M}	HRC 48MHz 精度	$T_A=-40$ to $85^{\circ}C$	-4.2	-	3.5	%
		$T_A=25^{\circ}C$	-1.0	-	1.0	%
t_{START_HRC}	起振稳定时间	4MHz	-	10	-	us
		48MHz	-	10	-	us
I_{HRC}	HRC 电流	4MHz	-	70	-	uA
		48MHz	-	480	-	uA

表 5-11 内部高速 HRC 振荡器特性

注 1: 通过温漂校准库函数可定时 (如 1S 左右) 校准 HRC4M, 使得全温度范围精度达到 $\pm 2.0\%$ 以内, $-10^{\circ}C \sim 60^{\circ}C$ 精度在 $\pm 1.0\%$ 以内;

注 2: 对时钟频率精度要求高的非 USB 应用, 推荐使用 HRC4M; 因 HRC48M 的温漂偏大, 建议只用于对频率精度要求低的应用或者 USB 应用, 在 USB 应用中可通过时钟同步单元 CSU 对 HRC48M 进行实时校准, 提高时钟频率精度。

◆ 内部低速 LRC 振荡器 (32KHz)

标号	参数	条件	最小值	典型值	最大值	单位
f_{LRC}	频率	-	-	32	-	KHz
ACC_{LRC}	LRC 精度	$T_A=-40$ to $85^{\circ}C$	-8.0	-	8.0	%
		$T_A=25^{\circ}C$	-5.0	-	5.0	%
t_{START_LRC}	起振稳定时间	-	-	300	-	us
I_{LRC}	LRC 电流	-	-	0.2	-	uA

表 5-12 内部低速 LRC 振荡器特性

5.4.7 锁相环电气参数

标号	参数	条件	最小值	典型值	最大值	单位
f _{PLL_IN}	PLL 输入时钟	T _A =-40 to 85°C	3.6	4	4.4	MHz
	PLL 输入时钟占空比	T _A =-40 to 85°C	45	50	55	%
f _{PLL_OUT}	PLL 倍频输出时钟	T _A =-40 to 85°C	48	64	72	MHz
t _{LOCK}	PLL 锁定时间	T _A =25°C	—	80	300	us
I _{PLL}	PLL 电流	T _A =25°C, VDD=5V	-	480	-	uA

表 5-13 PLL 电气参数

5.4.8 存储器电气参数

标号	参数	条件	最小值	典型值	最大值	单位
t _{PROG}	字编程时间	T _A =-40 to 85°C	-	25	-	us
t _{ERASE}	页擦除时间	T _A =-40 to 85°C	-	2	-	ms
t _{ME}	全擦除	T _A =-40 to 85°C	-	8	-	ms
I _{DD}	消耗电流	读取模式 72MHz, VDD=5V	-	7.5	-	mA
		编程模式, VDD=5V	-	2	-	mA
		页擦除模式, VDD=5V	-	1.5	-	mA
		掉电模式	-	1	-	uA
N _{END}	擦除/编程次数	-	100K	-	-	Cycles
t _{RET}	数据保持时间	T _{RET} =-40 to 85°C	10	-	-	Years

表 5-14 存储器特性参数

5.4.9 电磁兼容性

5.4.9.1 电磁敏感性

标号	参数	条件	等级
V _{EFT}	电快速瞬变脉冲群	VDD=5V, T _A =25°C, f _{HCLK} =48MHz, 遵循标准 IEC 61000-4-4	4A

表 5-15 EMS 参数

注：上述电磁敏感特性参数值是基于理论设计值和被测样品的测试值，不是批量产品测试值，仅供芯片应用时参考。

5.4.10 静电防护特性

5.4.10.1 静电释放

标号	参数	条件	等级	最大值	单位
V _{ESDHBM}	静电释放电压（人体模型）	T _A =25°C, 遵循标准 MIL-STD-883J	3A	6000	V
V _{ESDCDM}	静电释放电压（充电器件模型）	T _A =25°C, 遵循标准 JEDEC JS-002-2014	C3	2000	V

表 5-16 ESD 最大额定值

注：上述静电放电特性参数值是基于理论设计值和被测样品的测试值，不是批量产品测试值，仅供芯片应用时参考。

5.4.10.2 静态门锁

标号	参数	条件	等级
LU	静态门锁等级	$T_A = 25^{\circ}\text{C}$, 遵循标准 JESD78E	Class I Level A

表 5-17 LU 最大额定值

注：上述静态门锁特性参数值是基于理论设计值和被测样品的测试值，不是批量产品测试值，仅供芯片应用时参考。

5.4.11 I/O端口电气特性

标号	参数	条件	最小值	典型值	最大值	单位
V _{IL}	I/O 输入低电平电压 (CMOS)	T _A =-40 to 85°C VDD=5V	-	-	0.3×VDD	V
	I/O 输入低电平电压 (TTL)	T _A =-40 to 85°C VDD=5V	-	-	1.0	V
V _{IH}	I/O 输入高电平电压 (CMOS)	T _A =-40 to 85°C VDD=5V	0.7×VDD	-	-	V
	I/O 输入高电平电压 (TTL)	T _A =-40 to 85°C VDD=5V	2.0	-	-	V
I _{OL}	I/O 输出低电平	VDD=2.5V VOL=0.2V 普通驱动	1.2	2.0	3	mA
		VDD=5V VOL=0.4V 普通驱动	5	7.5	11	mA
		VDD=2.5V VOL=0.2V 强驱动	3	4	6	mA
		VDD=5V VOL=0.4V 强驱动	11	15	21	mA
I _{OH}	I/O 输出高电平	VDD=2.5V VOH=2.2V 普通驱动	1.2	2.0	3	mA
		VDD=5V VOH=4.6V 普通驱动	3.5	4.5	7	mA
		VDD=2.5V VOH=2.2V 强驱动	2.5	3.5	6	mA
		VDD=5V VOH=4.6V 强驱动	6.5	8	13	mA
V _{HYST}	I/O 输入施密特迟滞窗口 (CMOS)	T _A =25°C VDD=5V	-	1.0	-	V
I _{IOL} EAK	端口漏电流	I/O 处于输入态, 接 VDD 或 VSS	-	-	±1	uA
R _{PU}	I/O 上拉电阻	-	45	55	65	KΩ
R _{PD}	I/O 下拉电阻	-	45	55	65	KΩ
t _{IOGLITCH}	I/O 输入滤波脉宽	-	-	20	-	ns

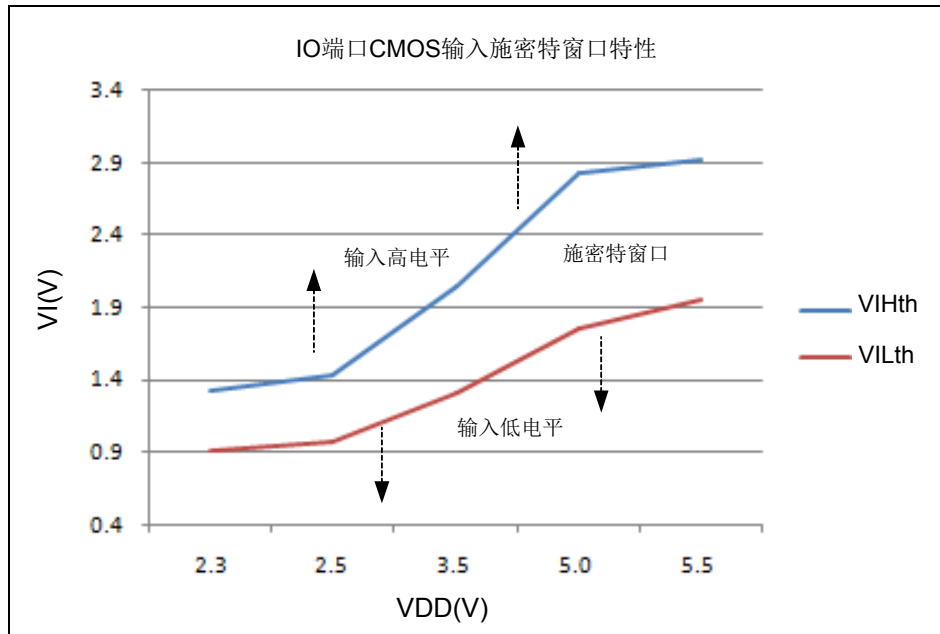
表 5-18 I/O 端口 DC 电气特性表

标号	参数	条件	最小值	典型值	最大值	单位
f _{IOOUT_MAX}	最大输出频率	I _{OL} 普通驱动, C= 50pF VDD = 2.2V to 5.5V	-	-	12	MHz
t _{IOFALL}	输出电平从高变低 的下降时间	I _{OL} 普通驱动, C= 50pF VDD = 2.2V to 5.5V	-	-	25	ns
t _{IORISE}	输出电平从低变高 的上升时间	I _{OL} 普通驱动, C= 50pF VDD = 2.2V to 5.5V	-	-	25	ns
f _{IOOUT_MAX}	最大输出频率	I _{OL} 强驱动, C= 50pF VDD = 2.2V to 5.5V	-	-	16	MHz
t _{IOFALL}	输出电平从高变低 的下降时间	I _{OL} 强驱动, C= 50pF VDD = 2.2V to 5.5V	-	-	25	ns
t _{IORISE}	输出电平从低变高 的上升时间	I _{OL} 强驱动, C= 50 pF VDD = 2.2V to 5.5V	-	-	25	ns
t _{IOPULSE}	I/O 输入检测脉宽	-	30	-	-	ns
t _{EXTI}	GPIO 中断检测脉宽	-	150	-	-	us

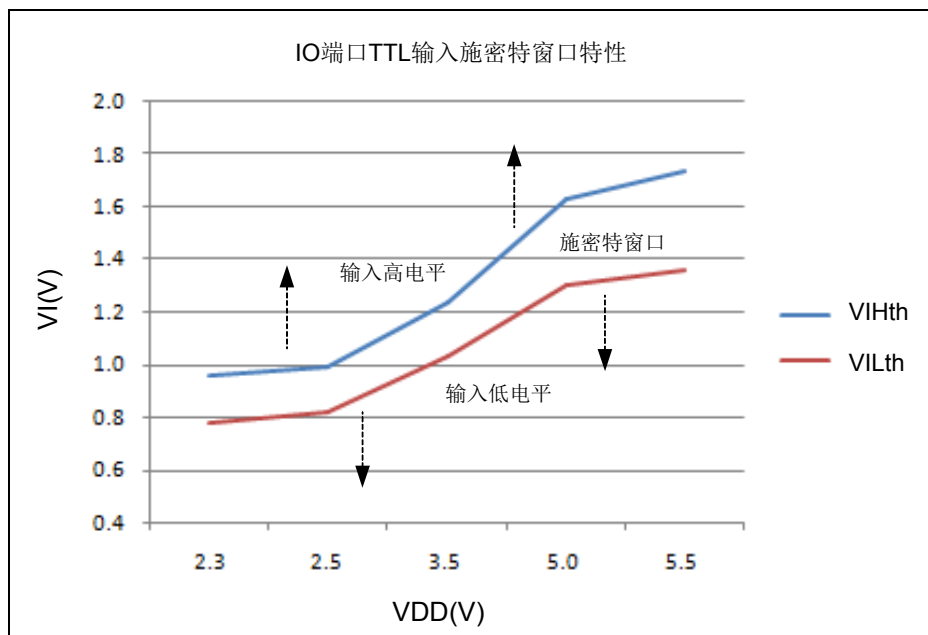
表 5-19 I/O 端口 AC 电气特性表

5.4.11.1 I/O端口输入特性图

◆ 芯片 I/O 端口 CMOS 输入特性（室温 25℃）



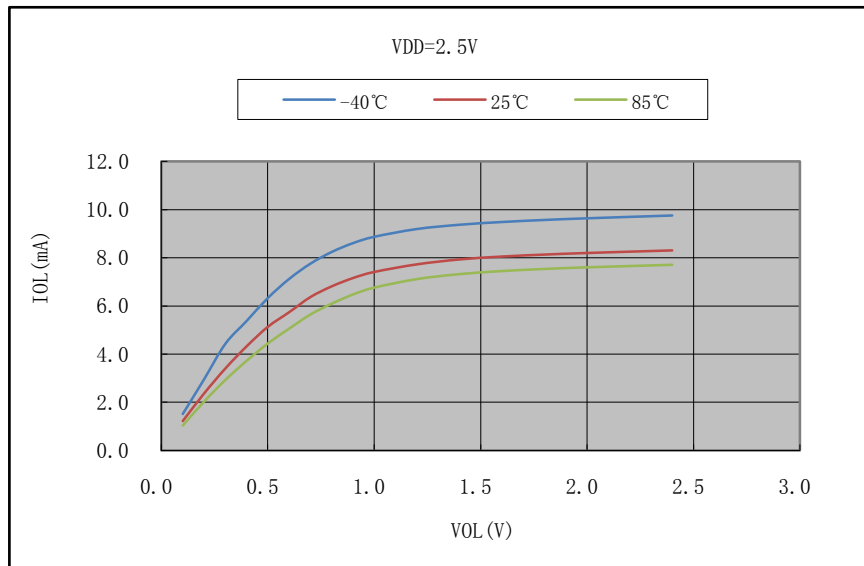
◆ 芯片 I/O 端口 TTL 输入特性（室温 25℃）



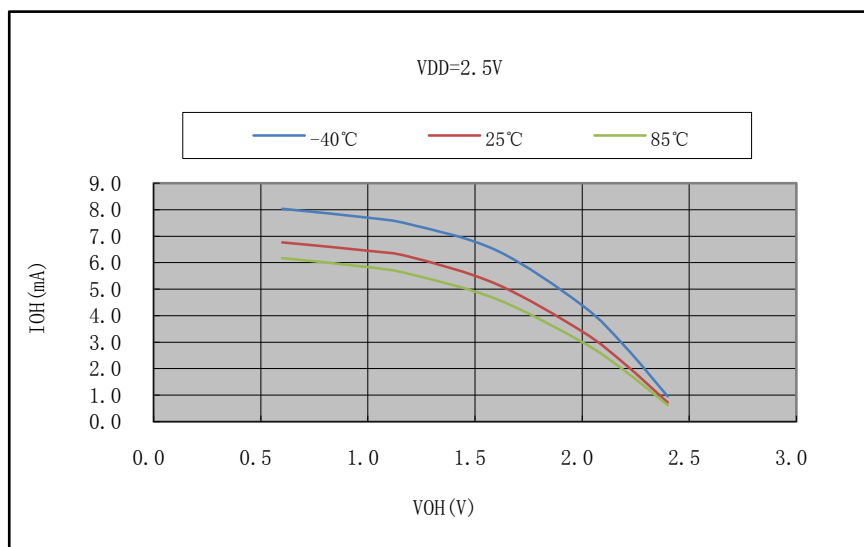
5.4.11.2 I/O端口输出特性图

◆ 芯片 I/O 端口输出特性（普通驱动）

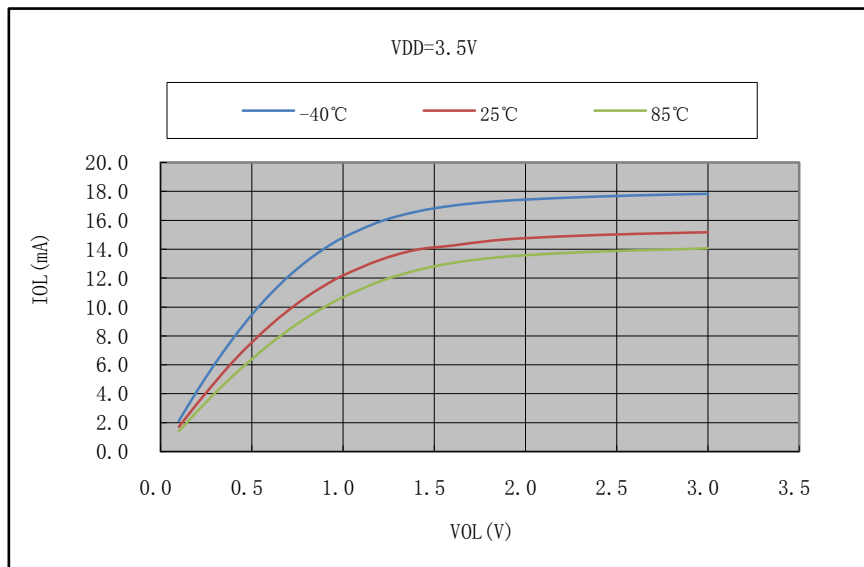
◇ I_{OL} vs V_{OL} @VDD=2.5V（普通驱动）



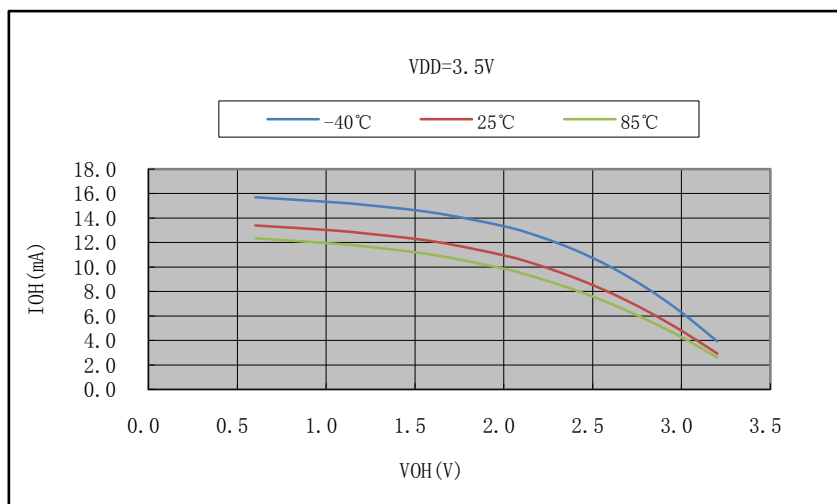
◇ I_{OH} vs V_{OH} @VDD=2.5V（普通驱动）



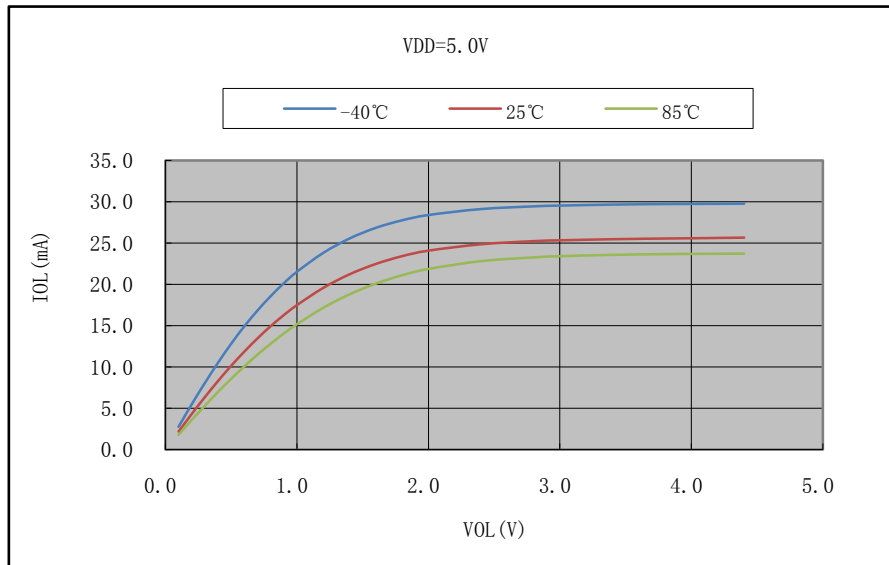
◇ I_{OL} vs V_{OL} @VDD=3.5V (普通驱动)



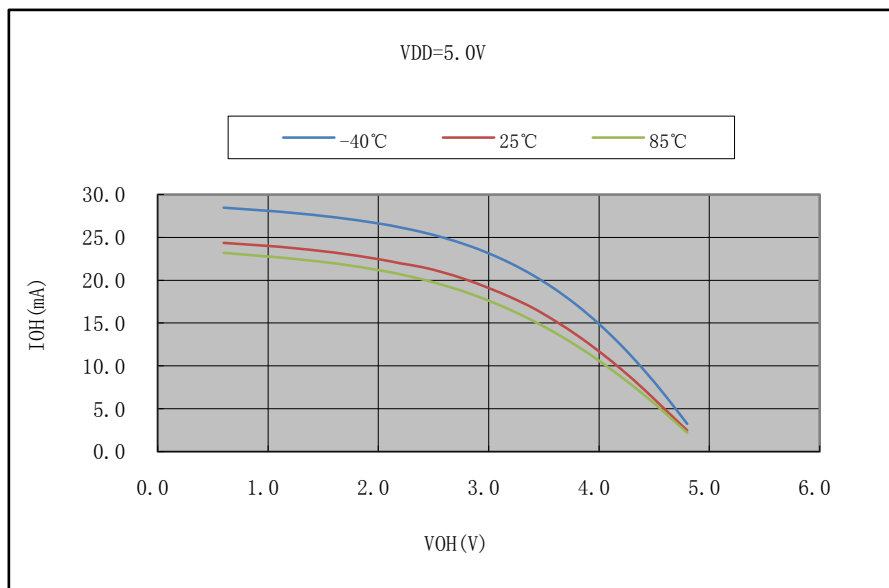
◇ I_{OH} vs V_{OH} @VDD=3.5V (普通驱动)



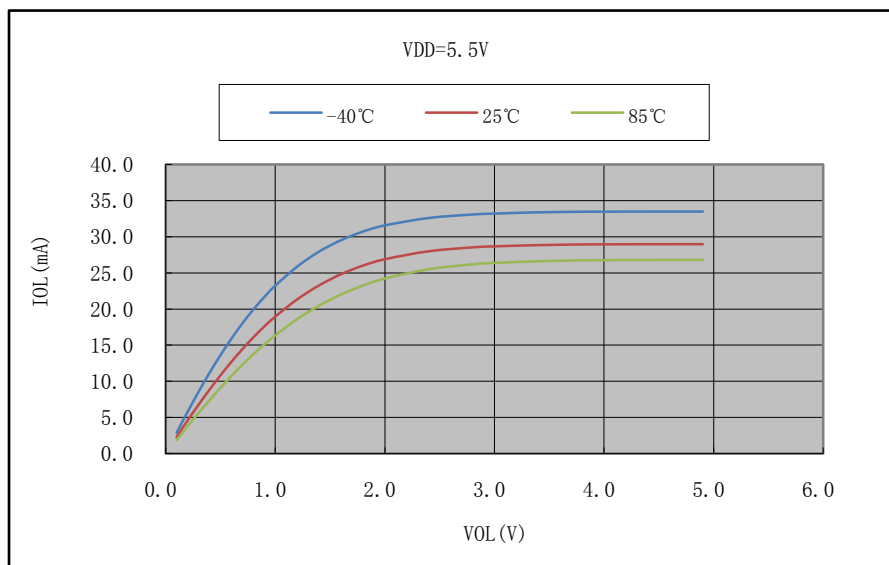
◇ I_{OL} vs V_{OL} @VDD=5.0V (普通驱动)



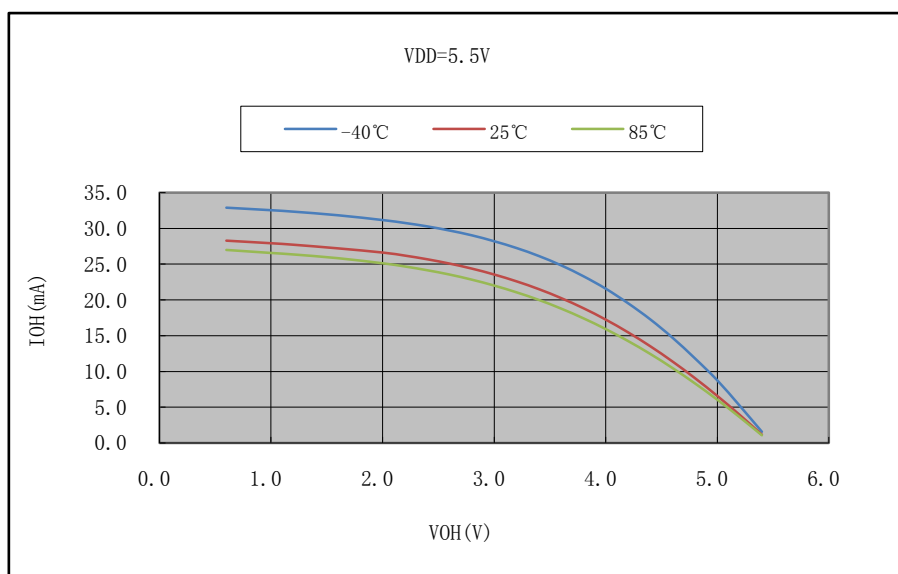
◇ I_{OH} vs V_{OH} @VDD=5.0V (普通驱动)



◇ I_{OL} vs V_{OL} @VDD=5.5V (普通驱动)

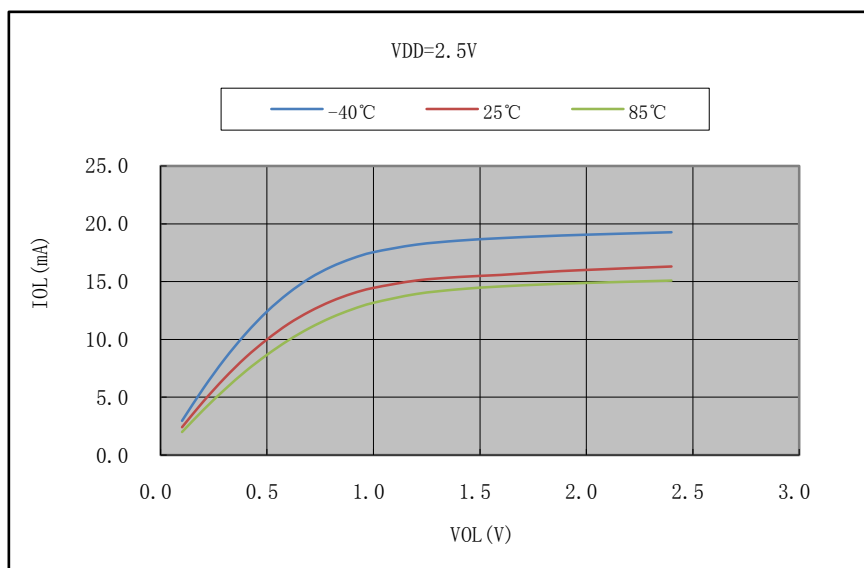


◇ I_{OH} vs V_{OH} @VDD=5.5V (普通驱动)

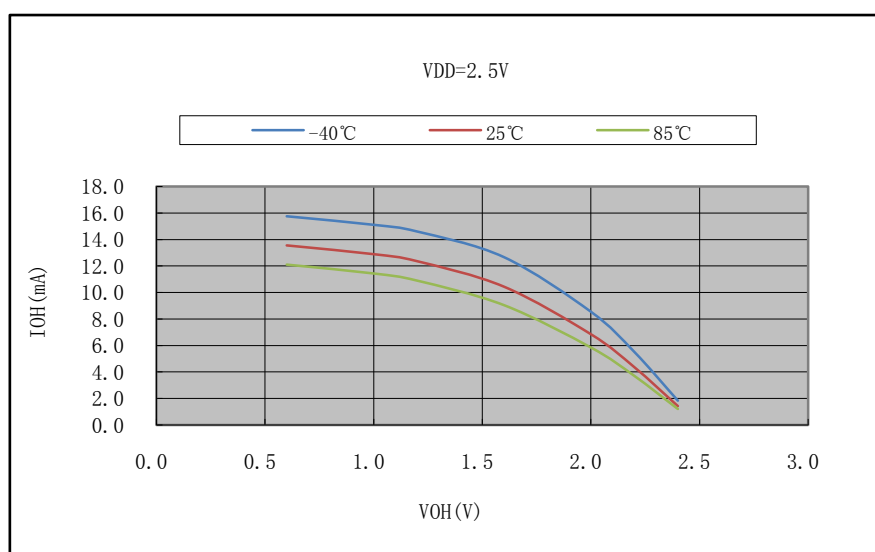


◆ 芯片 I/O 端口输出特性 (强驱动)

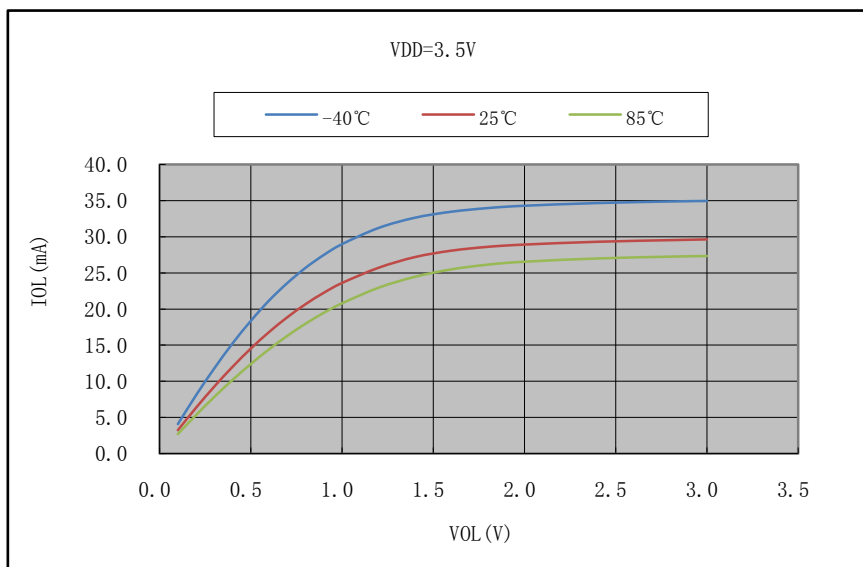
◇ I_{OL} vs V_{OL} @VDD=2.5V (强驱动)



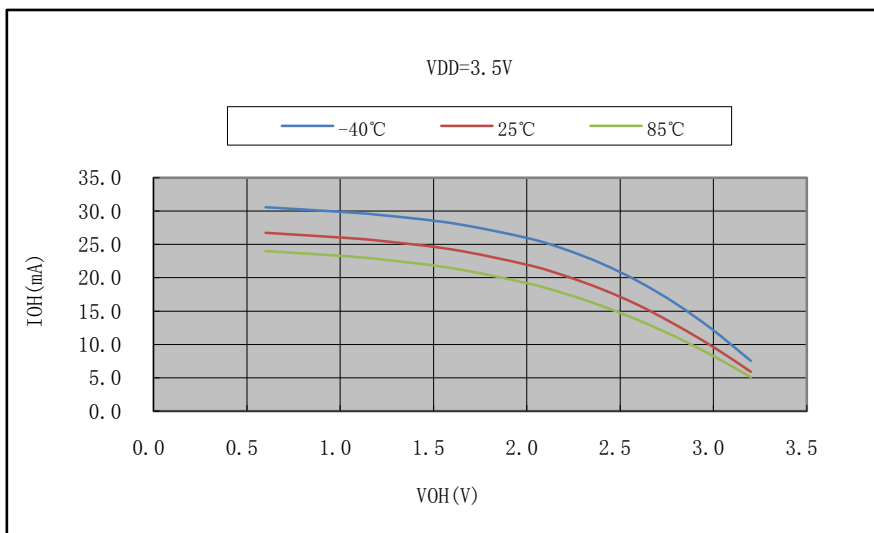
◇ I_{OH} vs V_{OH} @VDD=2.5V (强驱动)



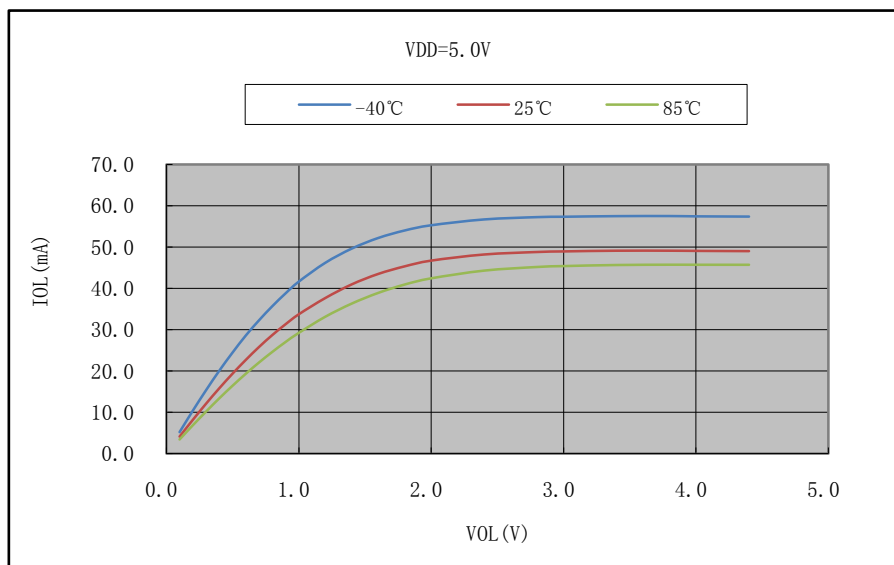
◇ I_{OL} vs V_{OL} @VDD=3.5V (强驱动)



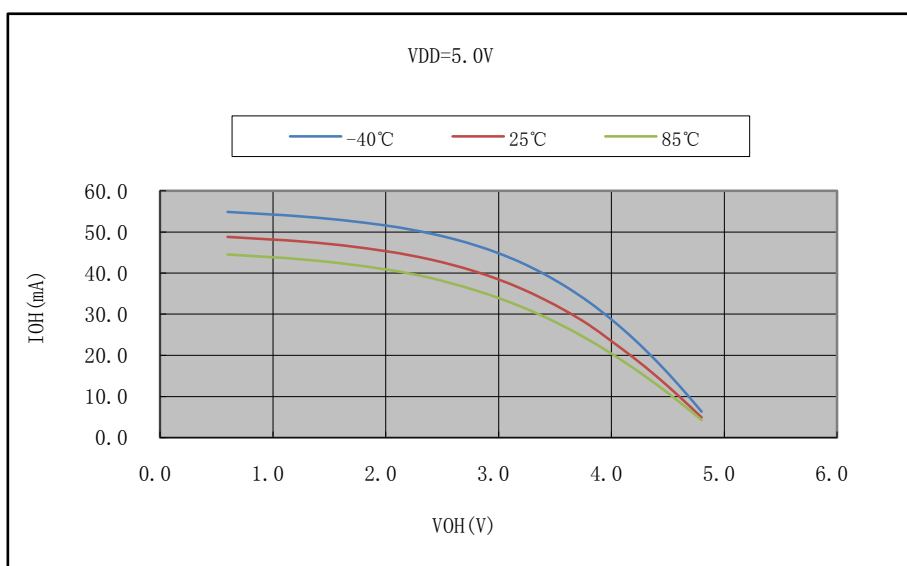
◇ I_{OH} vs V_{OH} @VDD=3.5V (强驱动)



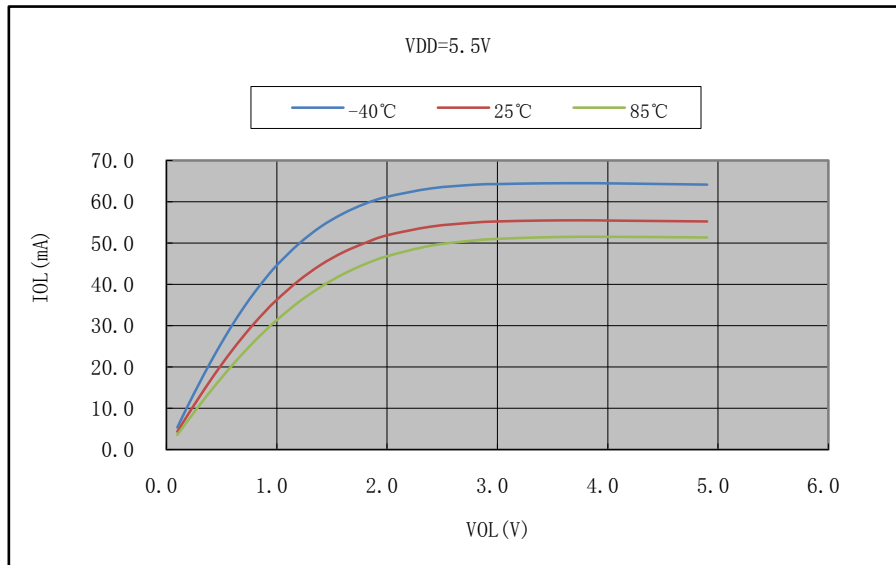
◇ I_{OL} vs V_{OL} @VDD=5.0V (强驱动)



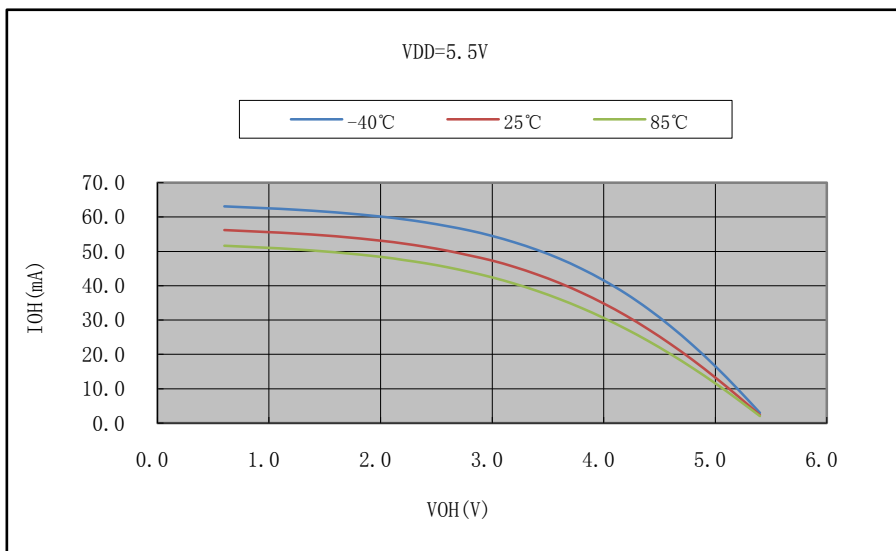
◇ I_{OH} vs V_{OH} @VDD=5.0V (强驱动)



◇ I_{OL} vs V_{OL} @VDD=5.5V (强驱动)



◇ I_{OH} vs V_{OH} @VDD=5.5V (强驱动)



5.4.12 MRST电气特性

标号	参数	条件	最小值	典型值	最大值	单位
V_{ILMRST}	MRST 输入低电平电压	-	0	-	$0.3 \times VDD$	V
V_{IHMRST}	MRST 输入高电平电压	-	$0.7 \times VDD$	-	VDD	V
R_{PU}	MRST 上拉电阻	-	45	55	65	K Ω
$V_{HSTMRST}$	MRST 迟滞电压	-	-	800	-	mV
$t_{PULSEMRST}$	MRST 有效低电平宽度	-	0.3	-	-	ms

表 5-20 MRST 电气特性

以下为 MRST 参考应用电路：

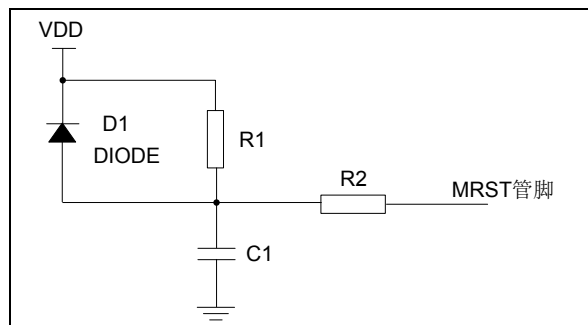


图 5-5 MRST 应用电路 1

注 1: 采用 RC 复位, 其中 $47K\Omega \leq R1 \leq 100K\Omega$, 电容 $C1=0.1\mu F$, $R2$ 为限流电阻, $0.1K\Omega \leq R2 \leq 1K\Omega$ 。

注 2: 对 MRST 复位管脚, 芯片内部固定集成了约 55K 欧姆的上拉电阻。

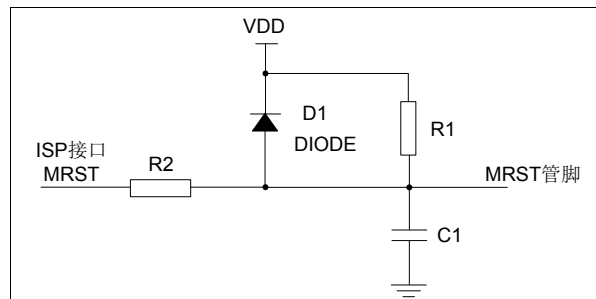


图 5-6 MRST 应用电路 2

注 1: 采用 RC 复位, 其中 $47K\Omega \leq R1 \leq 100K\Omega$, 电容 $C1=0.1\mu F$, $R2$ 为限流电阻, $0.1K\Omega \leq R2 \leq 1K\Omega$ 。

注 2: 如果应用系统中的 ISP 编程接口与芯片管脚之间连线较长, 且应用环境中存在较强干扰, 则推荐按上图方式在 ISP 接口 MRST 和芯片的 MRST 管脚之间添加电阻 $R2$ 。

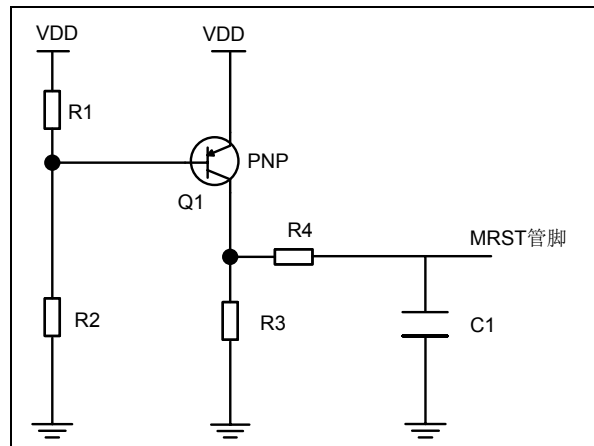


图 5-7 MRST 应用电路 3

注：采用 PNP 三极管复位，通过 R1（2K Ω ）和 R2（10K Ω ）分压作为基极输入，发射极接 VDD，集电极一路通过 R3（20K Ω ）接地，另一路通过 R4（1K Ω ）和 C1（0.1 μ F）接地，C1 另一端作为 MRST 输入。

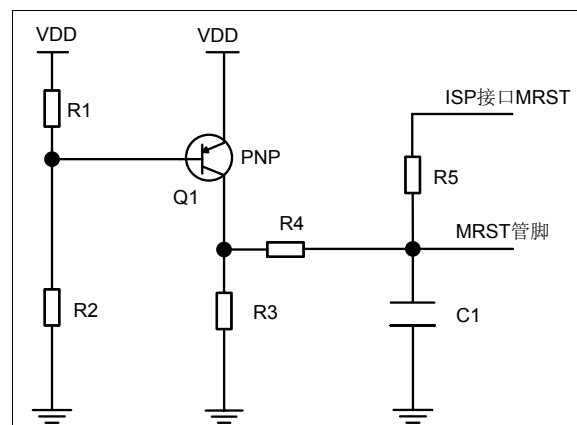


图 5-8 MRST 应用电路 4

注 1：采用 PNP 三极管复位，通过 R1（2K Ω ）和 R2（10K Ω ）分压作为基极输入，发射极接 VDD，集电极一路通过 R3（20K Ω ）接地，另一路通过 R4 和 C1（0.1 μ F）接地，C1 另一端作为 MRSTN 输入。

注 2：如果应用系统中的 ISP 编程接口与芯片管脚之间连线较长，且应用环境中存在较强干扰，则推荐按上图方式添加电阻 R5，0.1K Ω ≤R5≤1K Ω ，同时选择电阻 R4 的阻值为 47K Ω ≤R4≤100K Ω 。

5.4.13 定时器特性参数

标号	参数	条件	最小值	典型值	最大值	单位
f _{TIMEXT}	定时器外部输入时钟频率	-	-	f _{TIMER_CLK} /2	25	MHz

表 5-21 定时器特性参数

5.4.14 通信特性参数

5.4.14.1 内部集成电路总线 (I2C) 特性参数

标号	参数	标准模式		快速模式		单位
		最小值	最大值	最小值	最大值	
t _{WSCLL}	SCL 时钟低电平时间	4.7	-	1.3	-	μs
t _{WSCLH}	SCL 时钟高电平时间	4.0	-	0.6	-	μs
t _{SUSDA}	SDA 数据建立时间	250	-	100	-	ns
t _{HSDA}	SDA 数据保持时间	-	3450	-	900	ns
t _{RSDA} , t _{RSCL}	SDA 和 SCL 信号上升时间	-	1000	-	300	ns
t _{FSDA} , t _{FSCL}	SDA 和 SCL 信号下降时间	-	300	-	300	ns
t _{HSTA}	(重复) START 条件的保持时间	4.0	-	0.6	-	μs
t _{SUSTA}	(重复) START 条件的建立时间	4.7	-	0.6	-	μs
t _{SUSTO}	STOP 条件的建立时间	4.0	-	0.6	-	μs
t _{WSTOSTA}	STOP 至 START 条件之间的总线空闲时间	4.7	-	1.3	-	μs
C _{BUS}	总线电容负载 (注意: SCL 和 SDA 电容负载应尽量保持一致)	-	400	-	400	pF

表 5-22 内部集成电路总线 I2C 特性参数

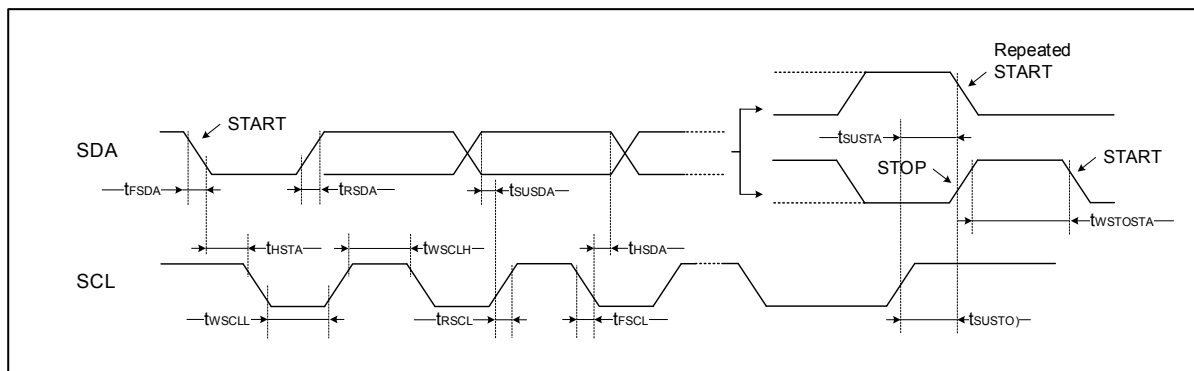


图 5-9 I2C 时序图

5.4.14.2 串行外设接口 (SPI) 特性参数

标号	参数	条件	最小值	最大值	单位
f _{SCK}	SPI 时钟频率	主模式, 4.0V < VDD < 5.5V	-	36	MHz
		主模式, 3.1V < VDD < 5.5V		32	
		主模式, 2.2V < VDD < 5.5V		24	
		从模式, 2.2V < VDD < 5.5V	-	12	
DUTY _{SCK}	SPI 输入时钟占空比	从模式	30	70	%
t _{SUNSS}	NSS 建立时间	从模式	10	-	ns
t _{HNSS}	NSS 保持时间	从模式	10	-	ns
t _{WSCKH} t _{WSCKL}	SCK 高电平和低电平时间	主模式	t _{SCK} /2-2	t _{SCK} /2+2	ns
t _{SUMI}	输入数据建立时间	主模式	10	-	ns
t _{SUSI}		从模式	5	-	ns
t _{HMI}	输入数据保持时间	主模式	5	-	ns
t _{HSI}		从模式	5	-	ns
t _{ASO}	输出数据访问时间	从模式	0	3t _{PCLK}	ns
t _{DISSO}	输出数据禁止时间	从模式	0	10	ns
t _{VSO}	输出数据有效时间	从模式	-	8	ns
t _{VMO}		主模式	-	8	ns
t _{HSO}	输出数据保持时间	从模式	1	-	ns
t _{HMO}		主模式	1	-	ns

表 5-23 SPI 特性参数

注 1: 上述特性参数在测试时, SPI 通信管脚负载电容约 30pF, SPI 时钟管脚的空闲状态为高电平, SPI 时钟和数据管脚均为强输出驱动类型, 在应用中为保障 SPI 高速通信性能, 需将 SPI 时钟和数据管脚均设置为强输出驱动, 即设置相应寄存器 GPIO_ODRV 的 ODRVy<1:0>=01。

注 2: 主机模式下, 推荐在应用中将 SCK 时钟的空闲状态设置为高电平输出, 即设置寄存器 SPI_CON1 的 CPOL=1, 可增强 SPI 高速通信性能。

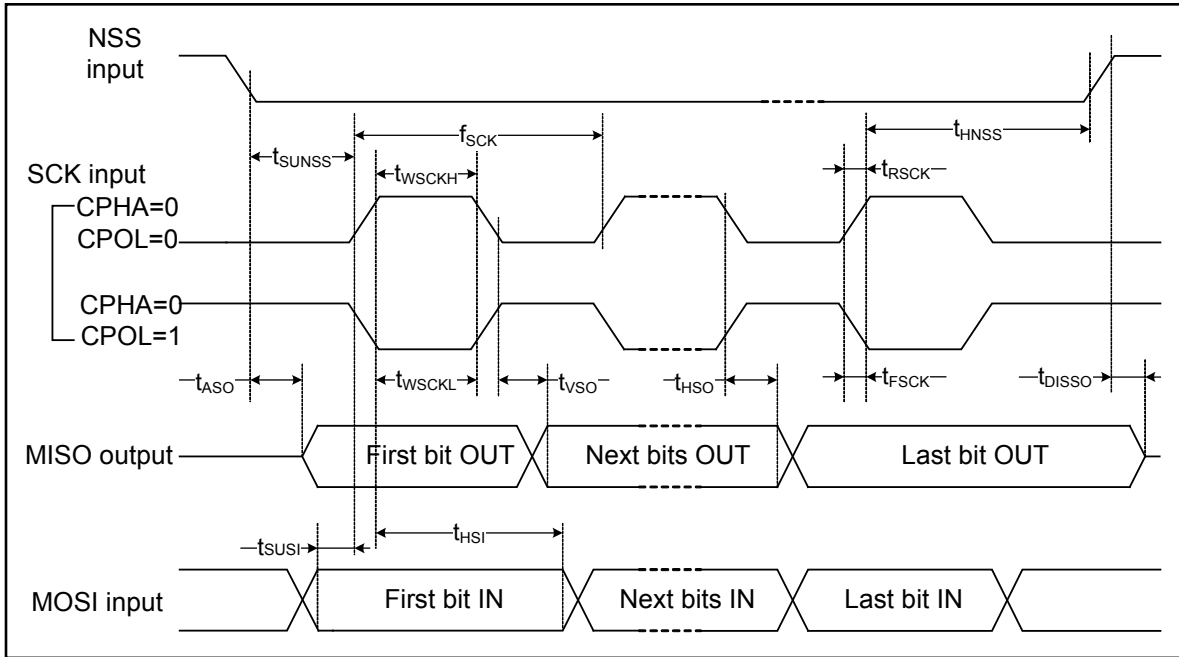


图 5-10 SPI 时序图 (从模式, CPHA = 0)

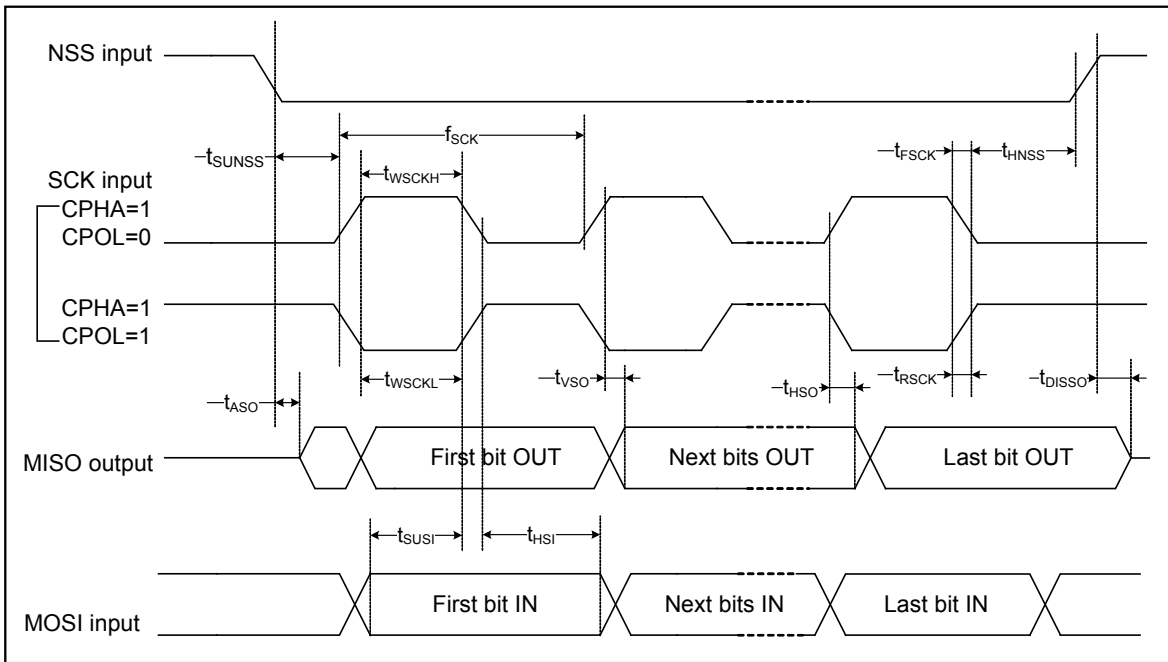


图 5-11 SPI 时序图 (从模式, CPHA = 1)

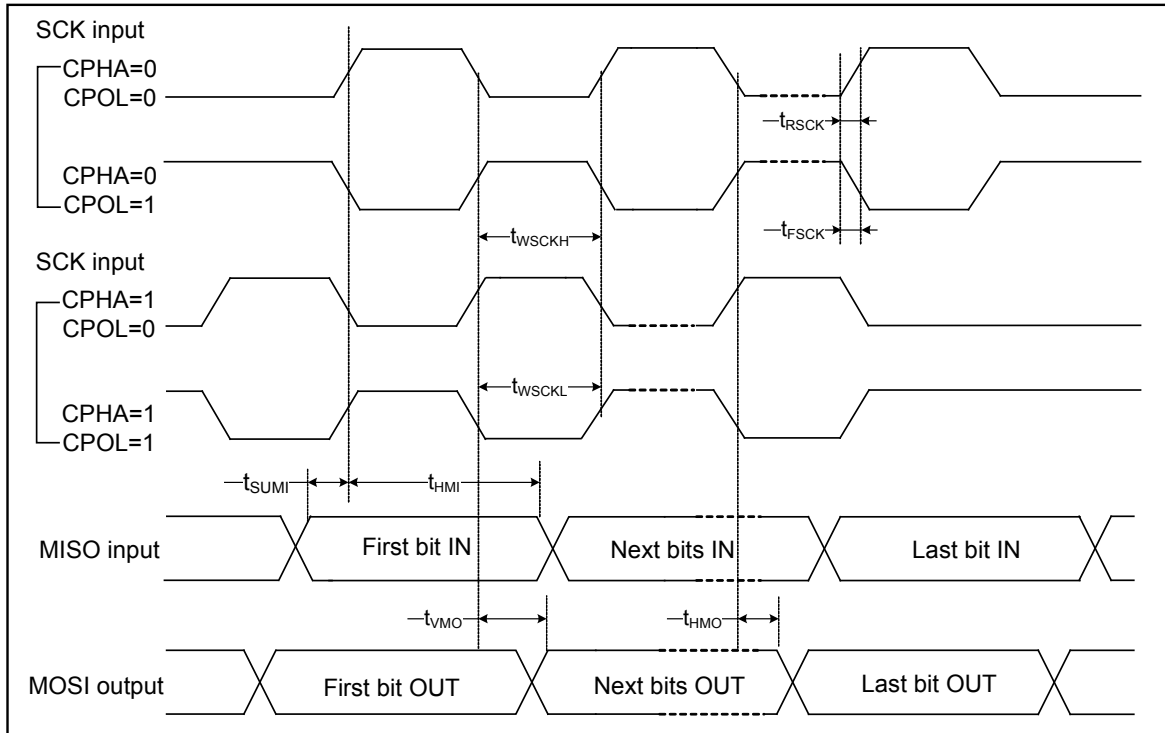


图 5-12 SPI 时序图 (主模式)

5.4.14.3 USB FS全速特性参数

标号	参数	条件	最小值	典型值	最大值	单位
V_{DDUSB}	USB FS 工作电压, VDD33_USB 引脚	-	3.0	-	3.6	V
t_{START}	USB FS 收发器启动时间	-	-	-	20	μ S
V_{DI}	差分输入灵敏度	$V_{DI} = V_{USB_DP} - V_{USB_DM} $	0.2	-	-	V
V_{CM}	差分共模电压范围	包括 V_{DI} 范围	0.8	-	2.5	
V_{SE}	单端接收器阈值	-	1.3	-	2.0	
V_{OL}	静态输出低电平	$R_L = 1.5\text{ k}\Omega$, 接至 V_{DD33_USB}	-	-	0.3	V
V_{OH}	静态输出高电平	$R_L = 1.5\text{ k}\Omega$, 接至 V_{SS}	2.8	-	3.6	
R_{PU}	内部上拉电阻(PA11,PA12)	$V_{IN} = V_{SS}$	1.4	1.7	2.0	k Ω
R_{PD}	内部下拉电阻(PA11,PA12)	$V_{IN} = V_{DD33_USB}$	13	16	19	k Ω
t_R	上升时间	$C_L = 50\text{ pF}$	4	-	20	ns
t_F	下降时间	$C_L = 50\text{ pF}$	4	-	20	ns
t_{RFM}	上升和下降时间匹配	t_R/t_F	90	-	110	%
V_{CRS}	输出信号交叉电压	-	1.3	-	2.0	V

表 5-24 USB FS 全速特性参数

5.4.15 低功耗模式转换特性参数

◆ 从低功耗模式恢复的时间

标号	参数	条件	最小值	典型值	最大值	单位
$t_{WUSLEEP}$	SLEEP 模式唤醒时间	$f_{HCLK}=72\text{MHz}$	-	1	-	μ S
t_{WUSTOP}	STOP 模式唤醒时间	$f_{HCLK}=72\text{MHz}$	-	380	-	μ S

表 5-25 低功耗模式唤醒特性

5.4.16 模数转换器特性参数

标号	参数	条件	最小值	典型值	最大值	单位
VDD	模拟电源	-	2.5	5	5.5	V
V _{REFP}	正端参考电压	-	2	-	VDD	V
V _{REFN}	负端参考电压	-	0	0	-	V
I _{VREF}	V _{REF} 端口电流	-	-	1	-	mA
f _{ADC}	ADC 时钟频率	-	-	18	36	MHz
f _{SAMPLING}	采样率	V _{REFP} =5V	-	-	2	MSPS
		V _{REFP} =3.3V	-	-	1	
		V _{REFP} =2.5V	-	-	0.5	
f _{TRIG}	外部触发频率	-	-	-	2	MHz
V _{AIN}	转换电压范围	-	0	-	V _{REFP}	V
R _{AIN}	外部输入阻抗	t _{SAMPLING} =0.15us	-	-	0.2	KΩ
		t _{SAMPLING} =0.25us	-	-	1.5	
		t _{SAMPLING} =0.5us	-	-	3	
		t _{SAMPLING} =1us	-	-	7	
		t _{SAMPLING} =2us	-	-	12	
R _{ADC}	采样开关电阻	AIN5~15	-	0.4	-	KΩ
		AIN0~4, AIN16	-	1.0	-	
C _{ADC}	内部采样保持电容	-	-	3.9	-	pF
t _{SAMPLING}	采样时间	-	4	-	18	ADC 时钟周期数
t _{PWRUP}	ADC 上电稳定时间	参考电压稳定时间	1	25	-	us
t _{CONV}	总转换时间(包括采样时间)	-	-	t _{SAMPLING} +14	-	ADC 时钟周期数
I _{ADC}	动态电流	高速模式, ADC 时钟频率 36MHz	-	2.8	-	mA

表 5-26 ADC 特性参数

注 1: V_{REFP} 与 V_{REFN} 的差值不可小于 2.5V。

注 2: 当参考电压为 5V 时, ADCCLK 最高为 36MHz, 采样率可达 2MSPS; 当参考电压为 3.3V 时, ADCCLK 最高为 18MHz, 采样率可达 1MSPS; 当参考电压为 2.5V 时, ADCCLK 最高为 9MHz, 采样率可达 0.5MSPS。

注 3: ADC 输入转换信号 V_{AIN} 需避免高频噪声 (1MHz 以上), 否则可能会导致 ADC 转换结果异常, 建议模拟输入通道接 0.01uF 电容进行滤波。

注 4: 建议对可能有负电流注入的模拟端口增加对地的肖特基二极管, 因为负注入电流会明显降低 ADC 的转换精度。

标号	参数	条件	典型值	最大值	单位
ERR _{OFFSET}	失调误差	f _{ADC} =36MHz, R _{AIN} <1.5KΩ 高速模式, T _A =25°C VREF=VDD=5V	±4	-	LSB
ERR _{GAIN}	增益误差		±1	-	LSB
ERR _{DNL}	差分线性误差		±2	-	LSB
ERR _{INL}	积分线性误差		±4	-	LSB

表 5-27 ADC 精度特性 1

标号	参数	条件	典型值	最大值	单位
ERR _{OFFSET}	失调误差	f _{ADC} =18MHz, R _{AIN} <1.5KΩ 高速模式, T _A =25°C VREF=VREFP=3.3V	±4	-	LSB
ERR _{GAIN}	增益误差		±1	-	LSB
ERR _{DNL}	差分线性误差		±2	-	LSB
ERR _{INL}	积分线性误差		±4	-	LSB

表 5-28 ADC 精度特性 2

5.4.17 温度传感器特性参数

标号	参数	条件	最小值	典型值	最大值	单位
ACC _{TSENSE}	温度精度	-	-	±3	-	°C
I _{TSENSE}	动态电流	-	-	60	-	uA
Slope	平均斜率	-	-	3.47	-	mV/°C
t _{START}	温感启动时间	-	-	-	50	uS
t _{S-conv}	ADC 转换时间	-	10	-	-	uS

表 5-29 温度传感器特性参数

注：芯片 Flash 信息区地址单元 0x4_09A8 保存了温感基准值 T23，对应于 23°C 时 ADC 转换的结果（ADC 参考电压为 5V，芯片系统时钟为内部 HRC4M）。

5.4.18 ADC 内部参考电压和 1/4VDD 电压特性参数

标号	参数	条件	最小值	典型值	最大值	单位
V _{REFINT}	ADC 内部参考电压	T _A =25°C, VDD=5.0V	1.185	1.20	1.215	V
t _{SVREFINT}	ADC 采样内部参考电压时间	ADC 时钟为 562.5KHz, 采样周期 18Tadclk	32	-	-	uS
V _{1/4VDD}	1/4VDD 电源分压	T _A =25°C, VDD=5.0V	1.23	1.25	1.28	V

表 5-30 ADC 内部参考电压和 1/4VDD 电压特性参数

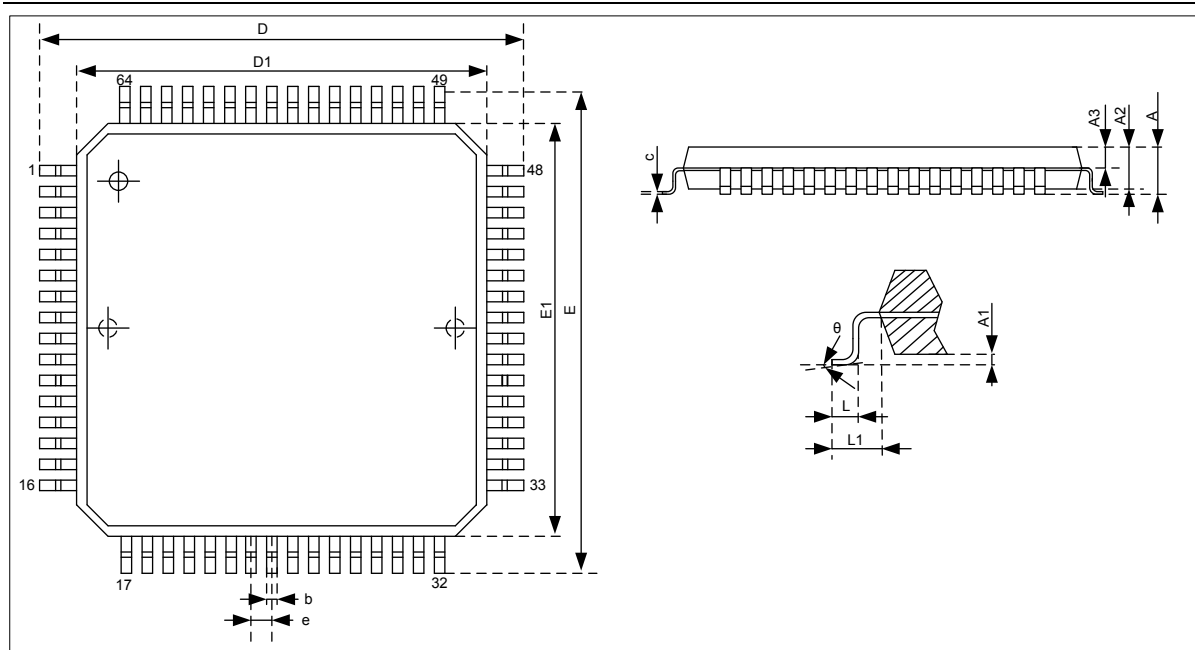
注 1：ADC 内部参考电压 V_{REFINT} 在全温度范围内（-40°C~85°C）相对于常温条件下的偏差范围约±1%。

注 2：1/4VDD 电源分压，在常温条件下的精度约-1.6%~2.4%，全温度范围内的精度约-2%~2.5%。

注 3：使用 ADC 内部参考电压 V_{REFINT} 作为模拟通道 AIN19 时，ADC 时钟频率需小于 565KHz，采样时间需设为 18Tadclk，具体可参考芯片应用笔记和例程。

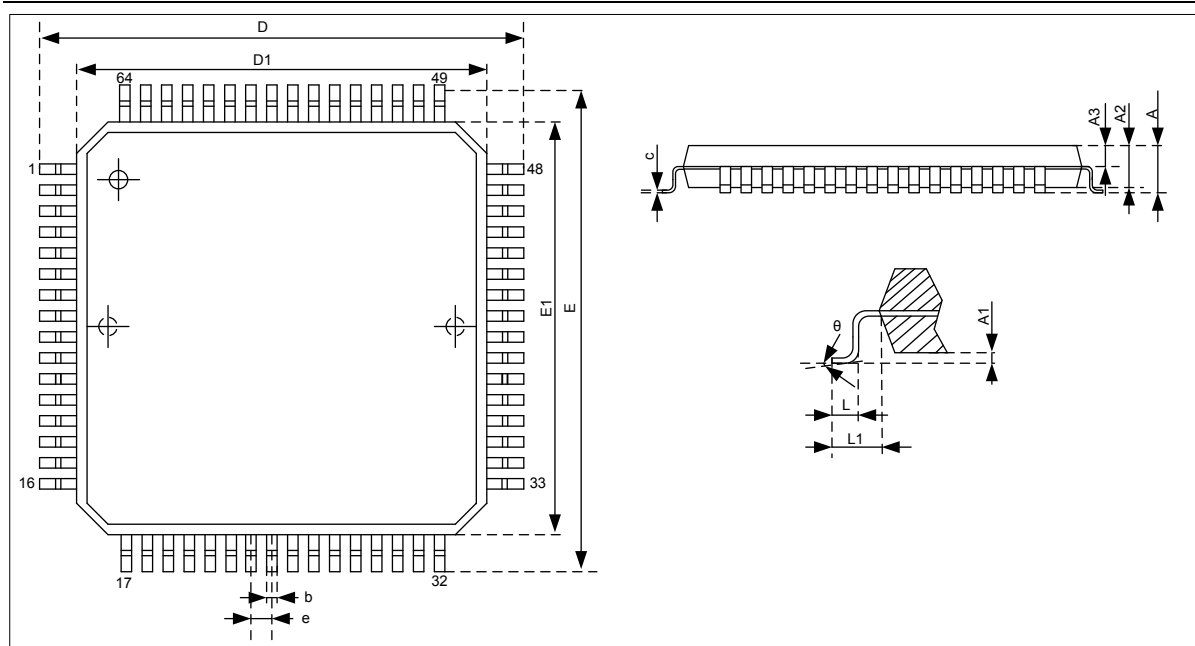
第6章 封装信息

6.1 LQFP64 封装尺寸图 (ES32VF2264LT)



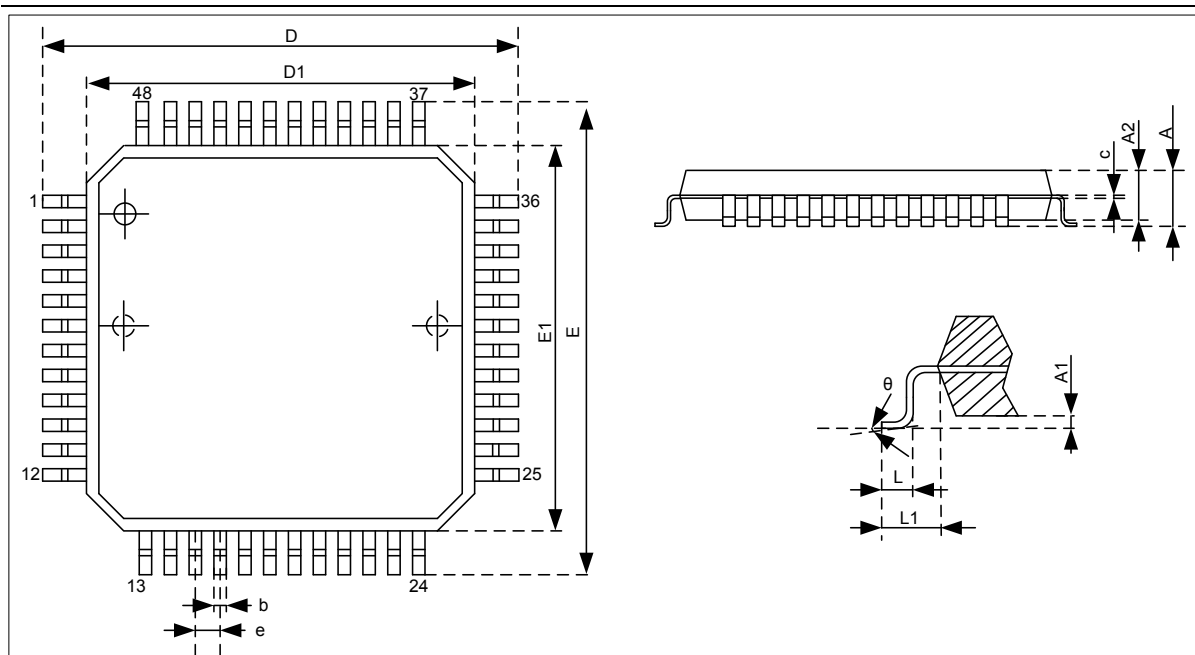
标号	公制 (mm)		
	MIN	NOM	MAX
A	—	—	1.60
A1	0.05	—	0.25
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.16	—	0.27
c	0.13	—	0.18
D	11.80	12.00	12.20
D1	9.90	10.00	10.10
E	11.80	12.00	12.20
E1	9.90	10.00	10.10
e	0.50BSC		
L	0.45	—	0.75
L1	1.00BSC		
θ	0	—	7°

6.2 LQFP64 封装尺寸图 (ES32VF2264LT2)



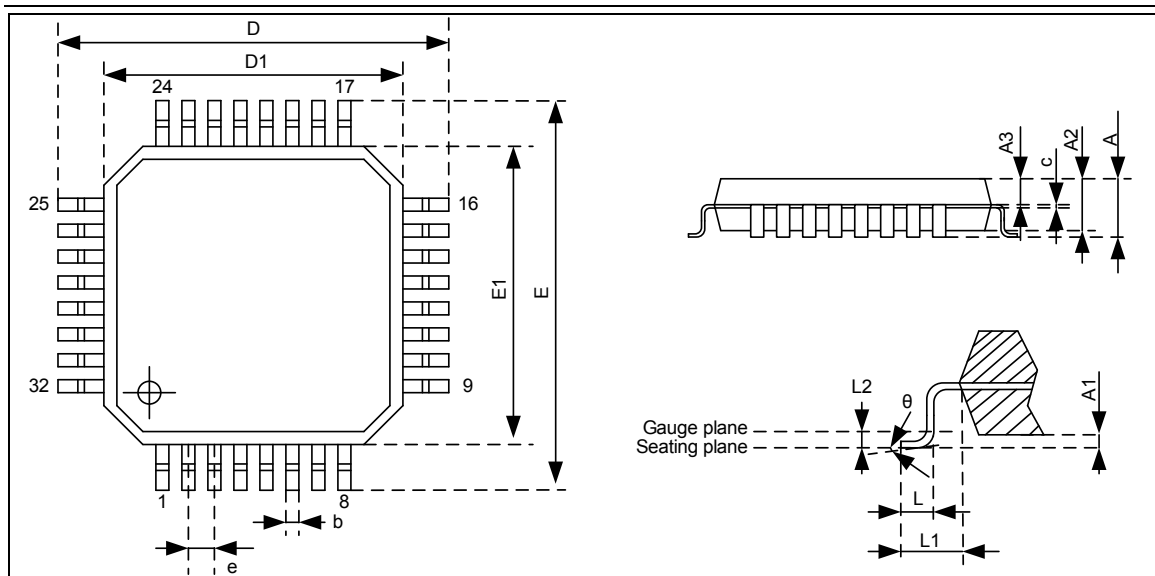
标号	公制 (mm)		
	MIN	NOM	MAX
A	—	—	1.60
A1	0.05	—	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.28	—	0.36
c	0.13	—	0.18
D	13.80	14.00	14.20
D1	11.90	12.00	12.10
E	13.80	14.00	14.20
E1	11.90	12.00	12.10
e	0.65BSC		
L	0.45	—	0.75
L1	1.00REF		
θ	0	—	7°

6.3 LQFP48 封装尺寸图



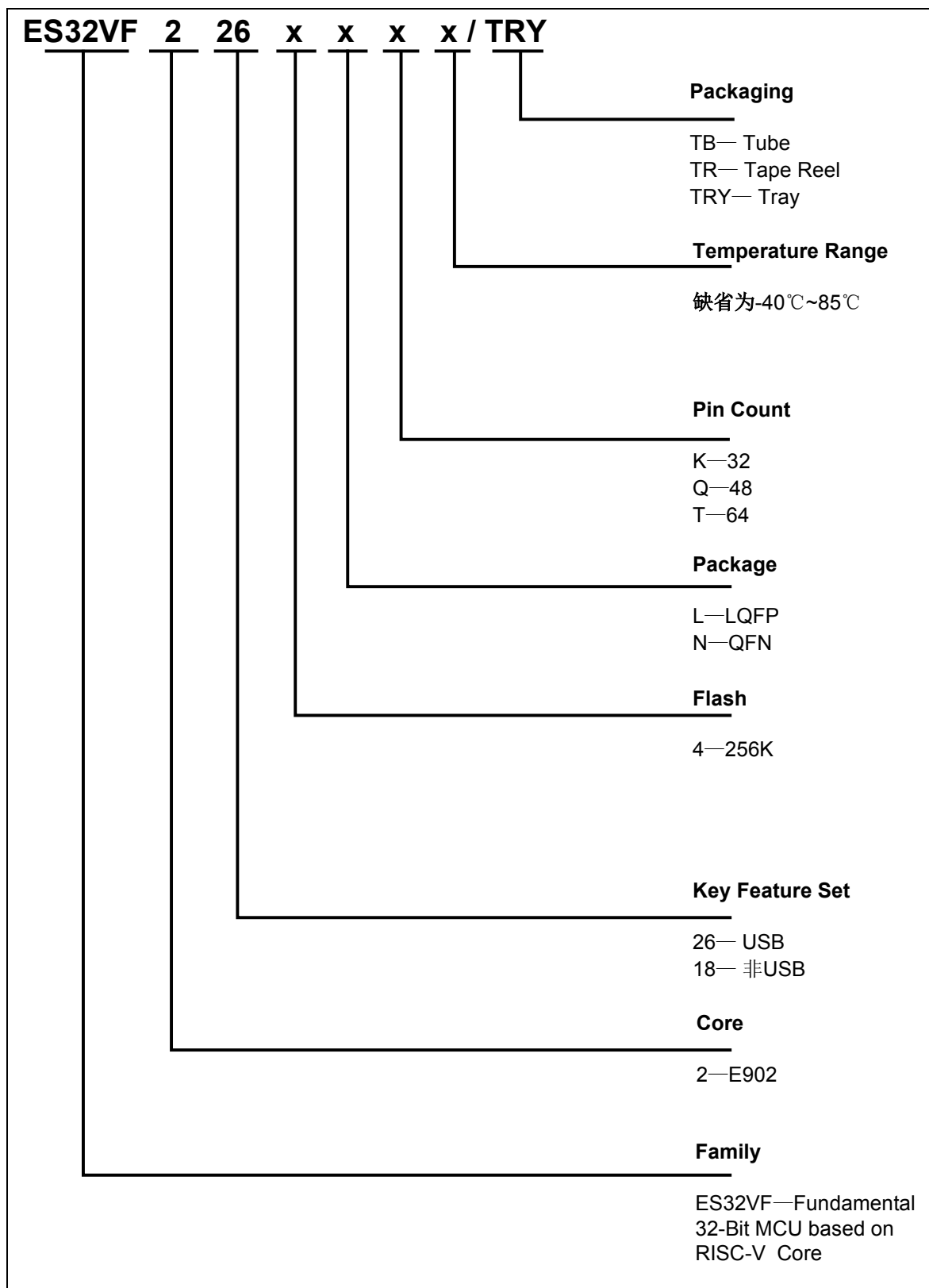
标号	公制 (mm)		
	MIN	NOM	MAX
A	-	-	1.60
A1	0.05	-	0.15
A2	1.35	1.40	1.45
c	0.09	-	0.20
D	8.80	9.00	9.20
D1	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.90	7.00	7.10
b	0.17	0.22	0.27
e	0.50BSC		
L	0.45	0.60	0.75
L1	1.00REF		
θ	0°	3.5°	7°

6.4 LQFP32 封装尺寸图



标号	公制 (mm)		
	MIN	NOM	MAX
A	—	—	1.60
A1	0.05	—	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
c	0.13	—	0.18
D	8.80	9.00	9.20
D1	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.90	7.00	7.10
b	0.32	—	0.43
e	—	0.80 BSC	—
L	0.40	0.60	0.75
L1	—	1.00 REF	—
θ	0°	3.5°	7°

第7章 产品信息



第8章 修订历史

版本	修订日期	修订内容
V1.0	2023-12-7	初版发布
V1.1	2024-5-21	1. 更新外部振荡器时钟的频率范围，修改为 1~12MHz; 2. 修正温感基准值在 Flash 信息区的保存单元地址。
V1.2	2024-7-17	1. 完善串行外设接口 SPI 特性参数及备注描述。 2. 完善运行条件和电流特性参数描述。 3. 完善 DMA 章节内容描述。 4. 删除 ES32VF2164LK 型号描述。 5. 添加 ES32VF2184LK 型号描述。