

文档编号: AN114

上海东软载波微电子有限公司

应用笔记

EMC 测试认证软硬件设计指导

修订历史

| 版本 | 修订日期 | 修改概要 |
|------|-----------|------|
| V1.0 | 2020-4-23 | 初版发布 |
| | | |

地 址：中国上海市龙漕路 299 号天华信息科技园 2A 楼 5 层

邮 编：200235

E-mail: support@essemi.com

电 话：+86-21-60910333

传 真：+86-21-60914991

网 址：<http://www.essemi.com/>

版权所有©

上海东软载波微电子有限公司

本资料内容为上海东软载波微电子有限公司在现有数据资料基础上慎重且力求准确无误编制而成，本资料中所记载的实例以正确的使用方法和标准操作为前提，使用方在应用该等实例时请充分考虑外部诸条件，上海东软载波微电子有限公司不担保或确认该等实例在使用方的适用性、适当性或完整性，上海东软载波微电子有限公司亦不对使用方因使用本资料所有内容而可能或已经带来的风险或后果承担任何法律责任。基于使本资料的内容更加完善等原因，上海东软载波微电子有限公司保留未经预告的修改权。使用方如需获得最新的产品信息，请随时用上述联系方式与上海东软载波微电子有限公司联系。

目 录

内容目录

| | | |
|--------------|---------------------|----------|
| 第 1 章 | EMC 定义 | 4 |
| 1.1 | 什么是 EMC 测试 | 4 |
| 1.2 | 测试目的 | 4 |
| 1.3 | 测试项目 | 4 |
| 第 2 章 | 设计注意事项 | 5 |
| 2.1 | 概述 | 5 |
| 2.1.1 | 改善 EMI 设计要点 | 5 |
| 2.1.2 | 改善 EFT 设计要点 | 5 |
| 2.1.3 | 改善 CS 设计要点 | 6 |
| 2.1.4 | 防水处理设计注意点 | 7 |

第1章 EMC定义

1.1 什么是EMC测试

EMC 测试又叫电磁兼容测试，指的是对电子产品在电磁场方面干扰大小（EMI）和抗干扰能力（EMS）的综合评定，是产品质量最重要的指标之一。

1.2 测试目的

EMC 测试的目的一是检测电子产品受外界磁场干扰时的抗干扰能力大小，二是检测产品所产生的电磁辐射对人体、公共场所电网以及其他正常工作的电子产品的影响。

1.3 测试项目

测试项目分为两大类：EMI（Electro-Magnetic Interference 电磁骚扰）和 EMS（Electro-Magnetic Susceptibility 电磁抗扰度）。

具体分类如下：

| | | |
|-----------|---------------|-------------|
| EMI 测试项 1 | RE（辐射，发射） | CE（传导干扰） |
| EMI 测试项 2 | Harmonic（谐波） | Flicker（闪烁） |
| EMS 测试项 1 | ESD（静电） | EFT（瞬态脉冲干扰） |
| EMS 测试项 2 | DIP（电压跌落） | CS（传导抗干扰） |
| EMS 测试项 3 | RS（辐射抗干扰） | Surge（浪涌雷击） |
| EMS 测试项 4 | PMS（工频磁场抗干扰度） | |

第2章 设计注意事项

2.1 概述

为能够顺利通过测试认证，在使用我司触控系列芯片进行软硬件设计时应当注意以下要点。

2.1.1 改善EMI设计要点

在软件设计时：

- ◆ 有必要将串电阻接地的无用引脚设为输出低电平。（相关寄存器 Px、PxT、PxS）
- ◆ 适当降低TK扫描频率减少对外的电磁干扰。（相关寄存器 HR7P201、ES7P202-TKSEL ES7P203-TKFCTL）
- ◆ 在有硬件抖频的芯片上打开硬件抖频功能，可以大幅降低尖峰频率出现。

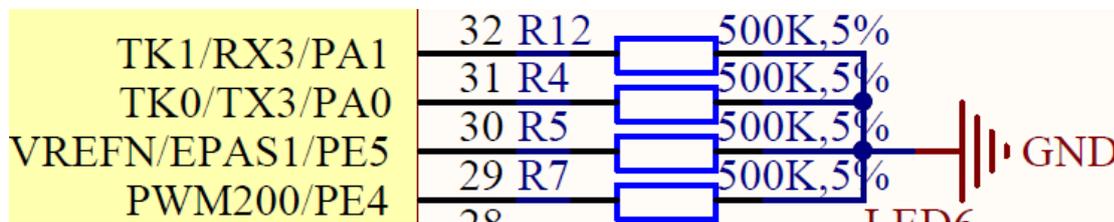


图 2-1 将无用管脚接地

在硬件设计时：

- ◆ 选择合适的位置铺地也可有效地减少干扰。

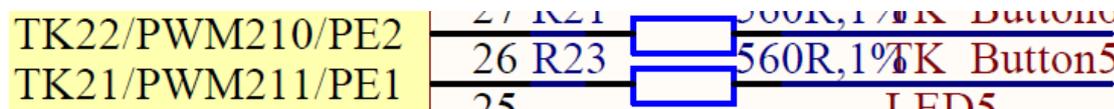


图 2-2 TK 通道串接电阻

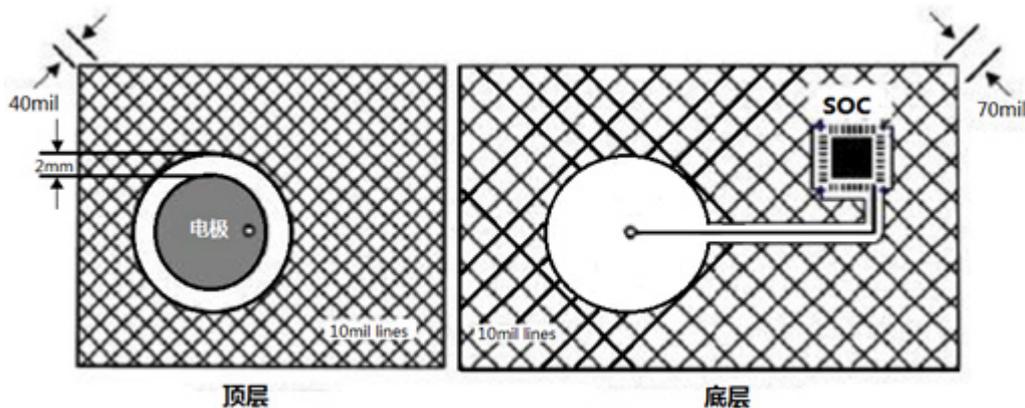


图 2-3 适当位置铺地

2.1.2 改善EFT设计要点

主要需在硬件设计上注意：

- ◆ 去耦电容应尽量靠近芯片的电源和地管脚。
- ◆ 电源线可通过串接磁珠增强 EFT 性能，磁珠应尽量靠近接插件接口位置。
- ◆ 连到触控芯片上的电源线不要再引出去驱动其它负载。
- ◆ 使用开关电源供电的系统 Y 电容是不可忽略的。

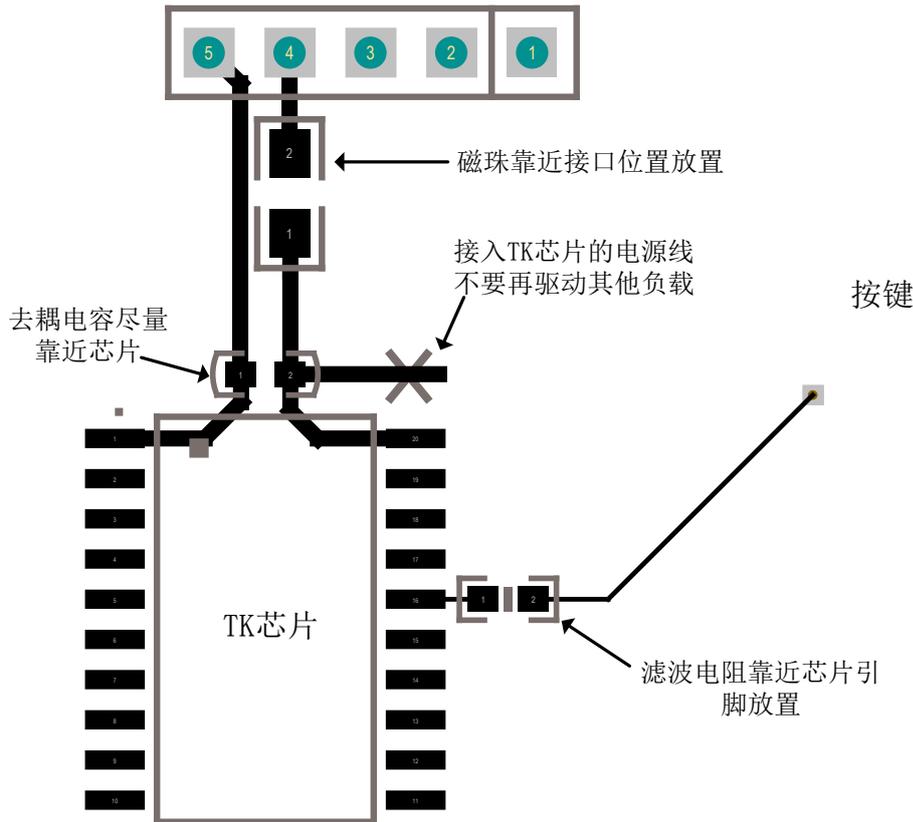


图 2-4 电源线布局示意图

2.1.3 改善CS设计要点

确保硬件没问题，功能正常情况下，针对 CS 10V 动态测试有如下的软件优化方案：

◆ 启用抖频功能

HR7P201、ES7P202 使用软件抖频，相关寄存器 TKSEL，在 tkm_config.h 中相应宏配置为 ON。

`#define Auto_Jitter_software ON //软件抖频开关该功能使用需打开去最大去最小开关`

ES7P203 使用硬件抖频，相关寄存器 TKFCTL，在 tkm_config.h 中相应宏配置为 ON。

`#define Auto_Jitter_hardware ON //硬件抖频开关`

◆ 启用 Guard 通道

HR7P201、ES7P202 使用普通 TK 通道，ES7P203 固定为 TK0。

`#define TK_Guardsensor_output ON //降耦功能开关提升SNR`

`#define TK_Guardsensor_setting PB0 //保护环，扫描时提高被扫通道信噪比，在休眠模式可设计为唤醒通道。`

`#define TK_GuardIOTrise_setting PBT0`

PCB 布板时在触摸盘外增加保护环。

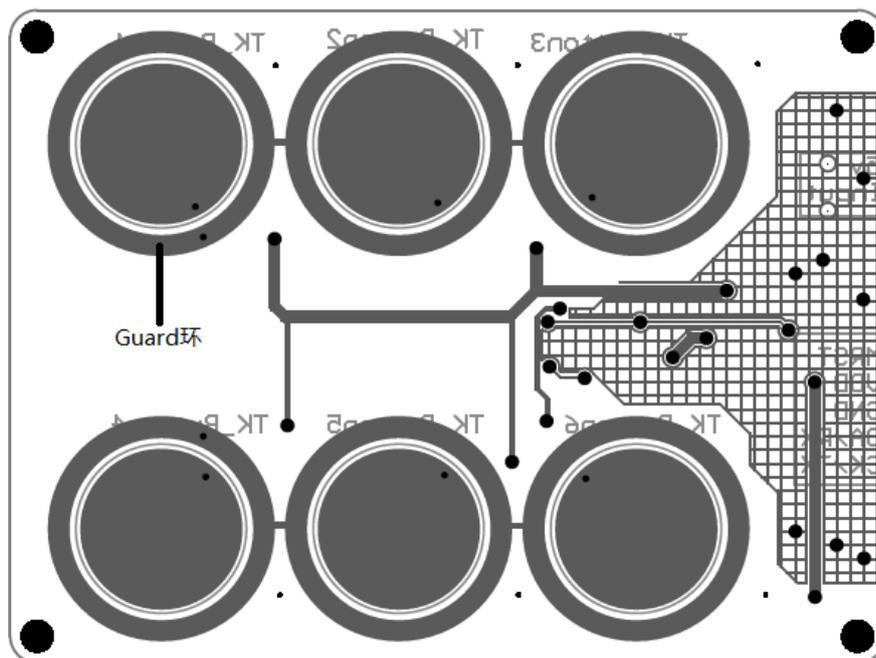


图 2-5 TK 保护环设计

2.1.4 防水处理设计注意点

默认参数已对防水做过处理，仅需通过调整门限与基线更新时间以适应不同厚度的水的需求，调整合适的参数可以做到薄水正常触摸厚水无响应。

```
#define TK_BaseSamples_perScan 70 //基线更新 采样次数设定1-65535
```