

**32 位 MCU
ESEM16**

数据手册

ARM Cortex™-M0 内核

- 产品简介
- 数据手册
- 产品规格

上海东软载波微电子有限公司

2019 年 03 月 04 日

使用注意事项

关于芯片的上/下电

本公司系列芯片具有独立电源管脚。当芯片应用在多电源供电系统时，应保证芯片与所连系统其它部件同步上电，或先对芯片上电，再对所连系统其它部件上电；反之，下电时，应避免 MCU 先于所连系统其它部件下电的情况。否则可能导致芯片内部元件过压或过流，从而导致芯片故障或元件退化，甚至出现系统异常。具体可参照芯片的数据手册说明。

关于芯片的复位

本公司系列芯片具有内部上电复位。对于不同的快速上/下电或慢速上/下电系统，内部上电复位电路可能失效，建议用户使用外部复位、下电复位、看门狗复位等，确保复位电路正常工作。在系统设计时，若使用外部复位电路，建议采用三极管复位电路、RC 复位电路。若不使用外部复位电路，建议将复位管脚通过电阻接到固定电平，或采取必要的电源抖动处理电路或其它保护电路。具体可参照芯片的数据手册说明。

关于芯片的时钟

本公司系列芯片具有内部和外部时钟源。内部时钟源会随着温度、电压变化而偏移，可能会影响时钟源精度；外部时钟源采用陶瓷、晶体振荡器电路时，建议使能起振延时；使用 RC 振荡电路时，需考虑电容、电阻匹配；采用外部有源晶振或时钟输入时，需考虑输入高/低电平电压。具体可参照芯片的数据手册说明。

关于芯片的初始化

本公司系列芯片具有各种内部和外部复位。对于不同的应用系统，有必要对芯片寄存器、内存、功能模块等进行初始化，尤其是 I/O 管脚复用功能进行初始化，避免由于芯片上电以后，I/O 管脚状态的不确定情况发生。

关于芯片的管脚

本公司系列芯片具有宽范围的输入管脚电平，建议用户输入高电平应在 V_{IH} 的最小阈值之上，低电平应在 V_{IL} 的最大阈值之下。避免输入电压介于上述两个电平阈值之间，以免波动噪声进入芯片。对于未使用的管脚，建议用户设为输入状态，并通过电阻接至电源或地。对未使用的管脚处理因应用系统而异，具体遵循应用系统的相关规定和说明。

关于芯片的 ESD 防护措施

本公司系列芯片具有满足工业级 ESD 标准保护电路。建议用户根据芯片存储/应用的环境采取适当静电防护措施。应注意应用环境的湿度；建议避免使用容易产生静电的绝缘体；存放和运输应在抗静电容器、抗静电屏蔽袋或导电材料容器中；包括工作台在内的所有测试和测量工具必须保证接地；操作者应该佩戴静电消除手腕环手套，不能用手直接接触芯片等。

关于芯片的 EFT 防护措施

本公司系列芯片具有满足工业级 EFT 标准的保护电路。当芯片应用在 PCB 系统时，需要遵守 PCB 相关设计要求，包括电源、地走线（包括数字/模拟电源分离，单/多点接地等等）、复位管脚保护电路、电源和地之间的去耦电容、高低频电路单独分别处理以及单/多层板选择等。

关于芯片的开发环境

本公司系列芯片具有完整的软/硬件开发环境，并受知识产权保护。选择上海东软载波微电子有限公司或其指定的第三方公司的汇编器、编译器、编程器、硬件仿真器开发环境，必须遵循与芯片相关的规定和说明。

注：在产品开发时，如遇到不清楚的地方，请通过销售或其它方式与上海东软载波微电子有限公司联系。

产品订购信息

型号	FLASH	RAM	I/O	Timer	UART	SPI	I2C	ADC	封装类型
ESEM16	36K 字节	2K 字节	12	16-bit X 2 32-bit X 1	1	0	0	12bit×10	SSOP24

地 址：中国上海市龙漕路 299 号天华信息科技园 2A 楼 5 层

邮 编：200235

E-mail: support@essemi.com

电 话：+86-21-60910333

传 真：+86-21-60914991

网 址：<http://www.essemi.com/>

版权所有©

上海东软载波微电子有限公司

本资料内容为上海东软载波微电子有限公司在现有数据资料基础上慎重且力求准确无误编制而成，本资料中所记载的实例以正确的使用方法和标准操作为前提，使用方在应用该等实例时请充分考虑外部诸条件，上海东软载波微电子有限公司不承担或确认该等实例在使用方的适用性、适当性或完整性，上海东软载波微电子有限公司亦不对使用方因使用本资料所有内容而可能或已经带来的风险或后果承担任何法律责任。基于使本资料的内容更加完善等原因，上海东软载波微电子有限公司保留未经预告的修改权。使用方如需获得最新的产品信息，请随时用上述联系方式与上海东软载波微电子有限公司联系。

修订历史

版本	日期	修订摘要
V1.0	2017-08-15	初版发布
V1.1	2018-5-18	删除“管脚复用”小节中 GPIO8 和 GPIO9 的复用功能 UART0_RX 和 UART0_TX 功能。
V1.2	2019-3-4	变更 Logo。

目 录

内容目录

第 1 章	芯片简介.....	10
1.1	概述.....	10
1.2	结构框图.....	12
1.3	芯片管脚图.....	13
1.4	管脚说明.....	13
1.5	管脚复用.....	14
第 2 章	系统控制及操作特性.....	15
2.1	系统控制保护.....	15
2.2	系统电源.....	16
2.2.1	结构框图.....	16
2.2.2	芯片供电电源.....	16
2.3	系统复位.....	17
2.3.1	概述.....	17
2.3.2	结构框图.....	17
2.3.3	复位时序图.....	17
2.3.4	特殊功能寄存器.....	18
2.4	系统低功耗操作模式.....	19
2.4.1	概述.....	19
2.4.2	普通睡眠模式.....	19
2.4.3	深度睡眠模式.....	19
2.4.4	睡眠模式的唤醒.....	20
2.4.5	FLASH 存储器等待功能.....	20
2.4.6	特性功能寄存器.....	20
2.5	系统时钟.....	21
2.5.1	时钟源概述.....	21
2.5.2	结构框图.....	21
2.5.3	时钟源.....	21
2.5.4	系统时钟源切换.....	22
2.5.5	外设模块时钟配置.....	22
2.5.6	特殊功能寄存器.....	22
2.6	系统校准寄存器.....	25
2.7	中断和异常处理.....	29
2.7.1	中断和异常.....	29
2.7.2	中断和异常向量的分配.....	30
2.7.3	特殊功能寄存器.....	31
2.8	系统控制块 (SCB).....	39
2.8.1	概述.....	39
2.8.2	特殊功能寄存器.....	39
2.9	系统定时器 (SYSTICK).....	43
2.9.1	概述.....	43
2.9.2	特殊功能寄存器.....	43

第 3 章	存储器资源	46
3.1	内部存储器地址映射	46
3.2	程序存储器 (FLASH)	47
3.2.1	芯片配置字	47
3.2.2	程序区 FLASH	48
3.2.3	自编程模块 (IAP)	48
3.3	数据存储器 (SRAM)	54
3.4	外设寄存器	54
3.4.1	外设寄存器映射	54
3.4.2	系统控制单元 (SCU) 寄存器列表	55
3.4.3	GPIO 寄存器列表	55
3.4.4	IAP 寄存器列表	56
3.4.5	ADC0 寄存器列表	56
3.4.6	WDT 寄存器列表	57
3.4.7	T16N0/T16N1 寄存器列表	57
3.4.8	T32N0 寄存器列表	57
3.4.9	UART0 寄存器列表	58
3.4.10	EM 寄存器列表	58
3.5	内核寄存器	59
3.5.1	系统定时器 (SYSTICK) 寄存器列表	59
3.5.2	中断控制器 (NVIC) 寄存器列表	59
3.5.3	系统控制块 (SCB) 寄存器列表	60
第 4 章	输入输出端口 (GPIO)	61
4.1	概述	61
4.2	结构框图	62
4.3	外部端口中断	62
4.4	特殊功能寄存器	62
第 5 章	外设	79
5.1	定时器/计数器	79
5.1.1	16 位定时器/计数器 (T16N0/T16N1)	79
5.1.2	32 位定时器/计数器 T32N (T32N0)	90
5.2	通用异步接收/发送器 (UART)	101
5.2.1	概述	101
5.2.2	UART 数据格式	101
5.2.3	UART 异步发送器	102
5.2.4	UART 异步接收器	103
5.2.5	UART 发送脉宽调制功能	105
5.2.6	UART 红外唤醒功能	105
5.2.7	特殊功能寄存器	106
5.2.8	UART 应用说明	112
5.3	模/数转换器 (ADC)	113
5.3.1	概述	113
5.3.2	结构框图	113
5.3.3	ADC 数据转换	113

5.3.4	环境温度检测功能.....	114
5.3.5	电源电压检测功能.....	114
5.3.6	特殊功能寄存器.....	115
5.3.7	ADC 应用说明.....	118
5.4	电能计量模块 (EM)	119
5.4.1	概述.....	119
5.4.2	结构框图	119
5.4.3	模拟前端 (AFE)	119
5.4.4	数据采样	121
5.4.5	有效值测量.....	121
5.4.6	电压和电流过零检测	123
5.4.7	电压频率测量	123
5.4.8	电流电压相角测量.....	123
5.4.9	功率测量	124
5.4.10	功率因数测量	126
5.4.11	能量计量	126
5.4.12	计量校准	128
5.4.13	小电流加速校表.....	131
5.4.14	特殊功能寄存器.....	132
5.4.15	EM 应用说明	146
5.5	看门狗定时器 (WDT)	147
5.5.1	概述.....	147
5.5.2	特殊功能寄存器.....	147
第 6 章	芯片封装图	151
6.1	SSOP24 封装尺寸图	151
附录 1	Cortex-M0 内核描述.....	152
附录 1.1	Cortex-M0 指令集	152
附录 1.2	Cortex-M0 内核寄存器.....	154
附录 1.2.1	通用寄存器 R0~R12	154
附录 1.2.2	堆栈指针寄存器 SP (R13)	154
附录 1.2.3	链接寄存器 LR (R14)	155
附录 1.2.4	程序计数器 PC (R15)	155
附录 1.2.5	程序状态寄存器 xPSR	155
附录 1.2.6	异常/中断屏蔽寄存器 PRIMASK.....	156
附录 1.2.7	控制寄存器 CONTROL	156
附录 2	电气特性.....	158
附录 3	编程调试接口.....	160
附录 3.1	概述.....	160
附录 3.2	ISP 编程接口.....	160
附录 3.3	SWD 调试接口	161
附录 3.3.1	概述.....	161
附录 3.3.2	SWD 特性	161

图目录

图 1-1 ESEM16 SOC 结构框图	12
图 1-2 SSOP24 封装顶视图	13
图 2-1 系统电源结构框图	16
图 2-2 系统复位 C 结构框图	17
图 2-3 上电复位时序示意图	17
图 2-4 掉电复位时序示意图	17
图 2-5 系统时钟电路结构框图	21
图 2-6 XTAL 振荡器电路结构示意图	21
图 3-1 内部存储系统分配示意图	46
图 3-2 IAP 操作请求流程图	49
图 3-3 IAP 全擦除操作流程示意图	49
图 3-4 IAP 页擦除流程图	50
图 3-5 IAP 编程操作流程示意图	50
图 3-6 外设存储器分配示意图	54
图 4-1 IO 端口电流结构图	62
图 5-1 T16N 电路结构框图	79
图 5-2 T16N 计数匹配功能示意图	80
图 5-3 T16N 捕捉功能示意图	81
图 5-4 T16N 输出调制功能示意图	83
图 5-5 T32N 电路结构框图	90
图 5-6 T32N 计数匹配功能示意图	91
图 5-7 T32N 捕捉功能示意图	92
图 5-8 T32N 输出调制功能示意图	93
图 5-9 UART 八位数据格式示意图	101
图 5-10 UART 九位数据格式示意图	101
图 5-11 UART 发送数据流示意图	102
图 5-12 UART 发送数据操作流程示意图	103
图 5-13 UART 接受数据流示意图	104
图 5-14 UART 接收数据操作流程示意图	104
图 5-15 TX 高电平调制输出波形示意图	105
图 5-16 TX 低电平调制输出波形示意图	105
图 5-17 ADC 电路结构框图	113
图 5-18 ADC 数据转换时序示意图	114
图 5-19 计量模块电路结构框图	119
图 5-20 模拟前端电路结构框图	120
图 5-21 模数转换器电路结构框图	120
图 5-22 电流采样通道电路结构框图	121
图 5-23 电压采样通道电路结构框图	121
图 5-24 电流有效值计算电路结构框图	121
图 5-25 电压有效值计算电路结构框图	122
图 5-26 有功功率计量电路结构框图	125
图 5-27 校准流程图	128
图 6-1 SSOP24 封装尺寸图	151

表目录

表 1-1	ESEM16 SSOP24 封装管脚说明表	13
表 1-2	ESEM16 SSOP24 封装管脚复用表	14
表 2-1	低功耗模式是指状态表	19
表 2-2	异常/中断优先级操作类型说明说明表	29
表 2-3	异常/中断优先级列表	30
表 2-4	IRQ 分配列表	31

第1章 芯片简介

1.1 概述

ESEM16 是带电能计量 DSP 的 SOC 芯片；集成 Cortex-M0 内核；三路定时器/计数器，一路硬件看门狗 WDT，一路高速异步接收发送器 UART，一路多功能模数转换器 ADC；2K 字节数据存储 SRAM，另外集成了 36K 字节程序存储器 FLASH。

- ◆ 设计工艺及封装
 - ◇ 完全静态设计
 - ◇ 低功耗、高速 FLASH CMOS 工艺
 - ◇ 24 个管脚，采用 SSOP24 封装
- ◆ 工作条件
 - ◇ 工作电压范围：3.0V ~ 3.6V
 - ◇ 内核电源：1.35V ~ 1.65V
 - ◇ 工作温度范围：-40 ~ 85°C（工业级）
 - ◇ 工作主时钟频率：10MHz/20MHz
 - ◇ 工作电流 1：计量关闭模式 $I_{vdd} < 3.5\text{mA}$
 - ◇ 工作电流 2：计量打开模式 $I_{vdd} < 6\text{mA}$
- ◆ 内核（ARM Cortex-M0 32 位嵌入式处理器内核）
 - ◇ 内嵌向量中断控制器 NVIC
 - ◇ 支持唤醒中断控制器 WIC
 - ◇ NVIC 包含一个不可屏蔽中断 NMI
- ◆ 存储器
 - ◇ 36K 字节程序存储器（支持 IAP 自编程功能）
 - ◇ 2K 字节数据存储 SRAM
- ◆ 特殊功能
 - ◇ 支持硬件看门狗
 - ◇ 在线编程（ISP）接口及串行调试（SWD）模块
 - ◇ 支持编程代码保护
 - ◇ 低功耗休眠方式
- ◆ I/O 端口
 - ◇ 12 个双向 I/O 端口
 - ◇ 支持 12 路外部中断输入，触发方式可配置
- ◆ 定时器/计数器
 - ◇ T16N0：16 位定时器/计数器，带预分频器，扩展输入捕捉/输出调制功能
 - ◇ T16N1：16 位定时器/计数器，带预分频器，扩展输入捕捉/输出调制功能

- ◇ T32N0: 32 位定时器/计数器, 带预分频器, 扩展输入捕捉/输出调制功能
- ◆ UART 通信接口
 - ◇ 内置波特率发生器
 - ◇ 支持发送的 4 字节 FIFO
 - ◇ 支持接收的 4 字节 FIFO
 - ◇ 支持发送/接收数据包括 8 位数据格式
 - ◇ 支持 1 个起始位, 支持 1 或 2 个结束位
 - ◇ 支持硬件产生奇校验/偶校验作为第 9 位数据传输, 支持用户的第 9 位数据传输
 - ◇ 支持接收帧错误标志、超时标志 (溢出标志)、奇偶校验错误标志
 - ◇ 支持单字节发送数据中断, 支持单字节数据接收中断
 - ◇ 支持发送 FIFO 空中断, 完成发送 1 字节中断
 - ◇ 支持接收 FIFO 满中断, 完成接收 1 字节中断
- ◆ 模数转换器 ADC
 - ◇ 支持 12 位 AD 采样精度
 - ◇ 支持 10 个模拟输入端
 - ◇ 支持环境温度检测
 - ◇ 支持电源 VDD 电压检测
 - ◇ 支持 ADC 中断标志, 可唤醒睡眠模式
 - ◇ 支持正向和负向可配置参考电压
 - ◇ 支持可配置 AD 转换时钟
- ◆ 电能计量模块
 - ◇ 内部可调校基准参考电压源可以给片内 ADC 提供 1.3V 的参考电压 (30ppm/°C)
 - ◇ 差分输入信号范围±600mV
 - ◇ 有功电能和信号有效值计量
 - 有功电能计量误差小于 0.1%, 动态范围为 1000: 1 (@ 25°C)
 - 一路电流和一路电压有效值测量误差小于 1%, 动态范围为 500: 1 (@ 25°C)
 - ◇ 电参量测量
 - 平均有功功率软件校表
 - 电表常数可调
 - 有功增益校准
 - 有功失调补偿
 - 角差校准
 - 电流/电压有效值增益校准
 - 电流/电压有效值失调补偿
 - ◇ 其他功能
 - 起动与潜动功率门限值可配置
 - 电压增益、电流增益可配置
 - 有功电能脉冲 CF 输出可配置

- 小电流加速校表
- 校表参数自校验功能

1.2 结构框图

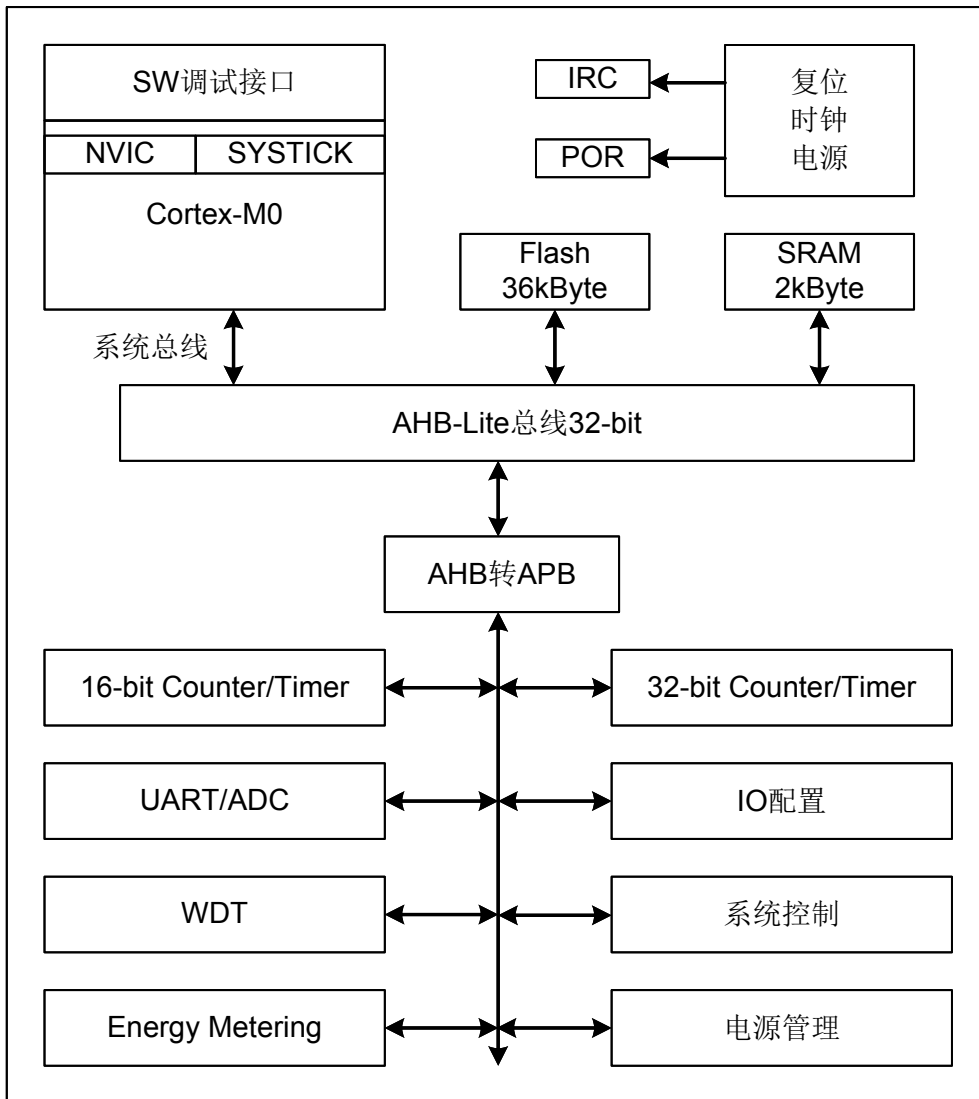


图 1-1 ESEM16 SOC 结构框图

1.3 芯片管脚图

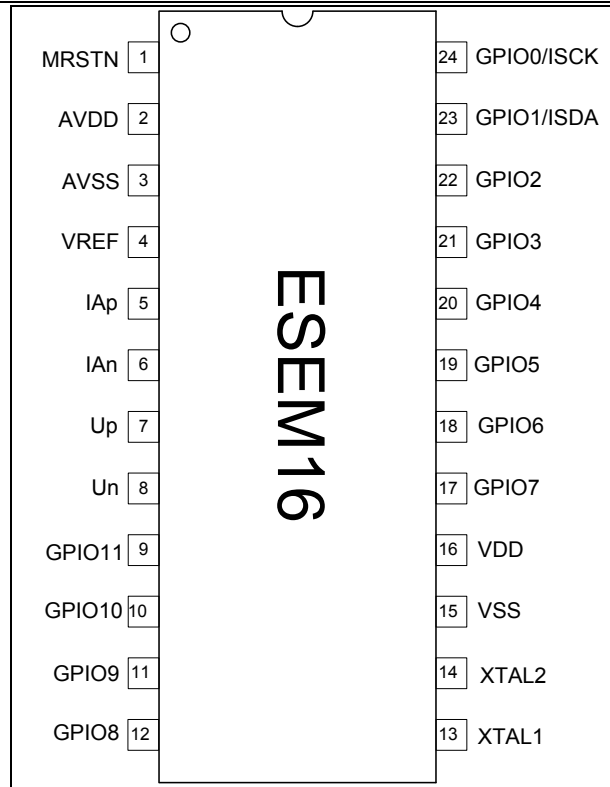


图 1-2 SSOP24 封装顶视图

1.4 管脚说明

芯片管脚	备注
MRSTN	芯片主复位，低电平有效
AVDD	模拟电源
AVSS	模拟参考地
VDD	数字电源
VSS	数字参考地
VREF	计量内部基准电压输出
IAp	电流通道（L 线）输入正端
IAn	电流通道（L 线）输入负端
Up	电压通道输入正端
Un	电压通道输入负端
XTAL1	振荡器输入端口
XTAL2	振荡器输出端口
GPIO0~ GPIO11	通用 I/O 端口（内部功能复用）

表 1-1 ESEM16 SSOP24 封装管脚说明表

注：ISCK 和 ISDA 为 FLASH 存储器串行烧录和 SWD 调试复用端口

1.5 管脚复用

端口	FUN0(D)	FUN1(D)	FUN2(D)	FUN3(D)	FUN4(A)	ISP/SWD
GPIO0	GPIO0	-	T16N0_0	-	-	ISCK
GPIO1	GPIO1	-	T16N1_0	-	-	ISDA
GPIO2	GPIO2	T16N0_0	-	CF1	AN2	-
GPIO3	GPIO3	T16N1_0	-	ZX	AN3	-
GPIO4	GPIO4	T16N0_1	CF1	-	AN4	-
GPIO5	GPIO5	T16N1_1	ZX	-	AN5/IREF	-
GPIO6	GPIO6	UART0_RX	T32N0_0	-	AN6/VREFP	-
GPIO7	GPIO7	UART0_TX	T32N0_1	-	AN7/VREFN	-
GPIO8	GPIO8	T32N0_0	-	-	AN8	-
GPIO9	GPIO9	T32N0_1	-	-	AN9	-
GPIO10	GPIO10	CF1	T16N0_1	-	AN10	-
GPIO11	GPIO11	ZX	T16N1_1	-	AN11	-

表 1-2 ESEM16 SSOP24 封装管脚复用表

注 1: 复用功能 FUNx 的类型: (D)表示复用为数字端口, (A)表示复用为模拟端口。

注 2: 表中 T16N0_0 表示 T16N0 定时器/计数器的 T16N0CK0/T16N0IN0/T16N0OUT0 三个复用输入或输出。下文若未特别说明, T16N0_1/T16N1_0/T16N1_1 和 T32N0_0/T32N0_1 都指其对应的三个复用输入或输出信号。

注 3: 表中 UART0_RX/UART0_TX 分别表示为 UART 通用异步接收/发送器的发送/接收端 RX/TX。下文若未特别说明, UART0_RX/UART0_TX 都指其对应的 RX/TX 信号。

第2章 系统控制及操作特性

2.1 系统控制保护

由于系统控制寄存器的访问操作会影响整个芯片的运行状态，为避免误操作导致芯片运行不正常，芯片提供系统设置保护寄存器。修改系统控制单元前，必须先关闭写保护，操作完成后应当重新使能写保护，使芯片安全运行。

系统设置保护寄存器 (SCU_PROT)															
偏移地址: 00 _H															
复位值: 00000000_00000000_00000000_00000001 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留															PROT
—		bit31-1	W	写0x55AA6996时，位PROT 为0； 写其它值时位PROT为1											
PROT		bit0	R	SCU 写保护位 0: 写保护关闭 1: 写保护使能											

注 1: 只有以字方式对 SCU_PROT 寄存器写入 0x55AA6996 才能关闭写保护，其他任何对 SCU_PROT 寄存器的写操作都将使能写保护功能。

注 2: SCU_PROT 保护的寄存器为 SCU_NMIC, SCU_PWRC, SCU_FAULTFLAG, SCU_FLASHW, SCU_SCLKEN, SCU_PCLKEN, SCU_WAKEUPTIME, SCU_TESTCON, SCU_VRCAL0, SCU_VRCAL1, SCU_MCLKCAL, SCU_WDTCAL, SCU_TMPSCAL, SCU_AFECAL, SCU_ADCCAL。

2.2 系统电源

2.2.1 结构框图

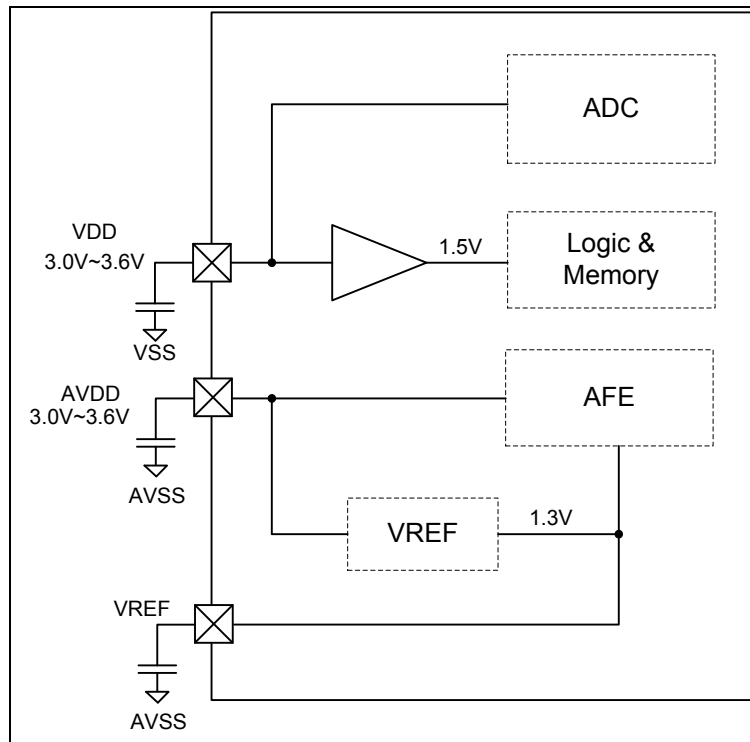


图 2-1 系统电源结构框图

2.2.2 芯片供电电源

芯片供电电源分为数字电源 VDD 和模拟电源 AVDD, 与其对应的是芯片的数字参考地 VSS 和模拟参考地 AVSS。

数字电源给数字逻辑、Flash、SRAM 及 ADC 供电。模拟电源给计量模拟前端 AFE 和计量 ADC 参考源 VREF 供电。为保证内部计量 ADC 参考源 VREF 输出的稳定, 在系统应用时应通过 VREF 端口外接稳压电容。

为保证电能计量的精度, 减少数字电源对模拟电源的干扰, 模拟参考地 (AVSS) 与数字参考地 (VSS) 之间串接磁珠或考虑单点连接。

2.3 系统复位

2.3.1 概述

- ◇ 支持 POR 上电复位
- ◇ 支持 BOR 低电压监测复位
- ◇ 支持 MRSTN 外部端口复位
- ◇ 支持 WDT 看门狗溢出复位
- ◇ 支持 Cortex-M0 调试接口软件复位

2.3.2 结构框图

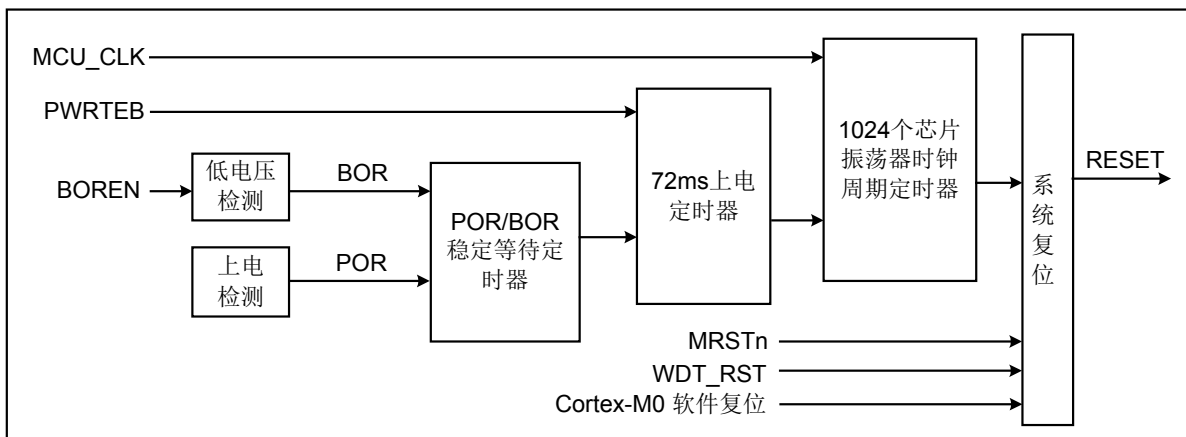


图 2-2 系统复位 C 结构框图

2.3.3 复位时序图

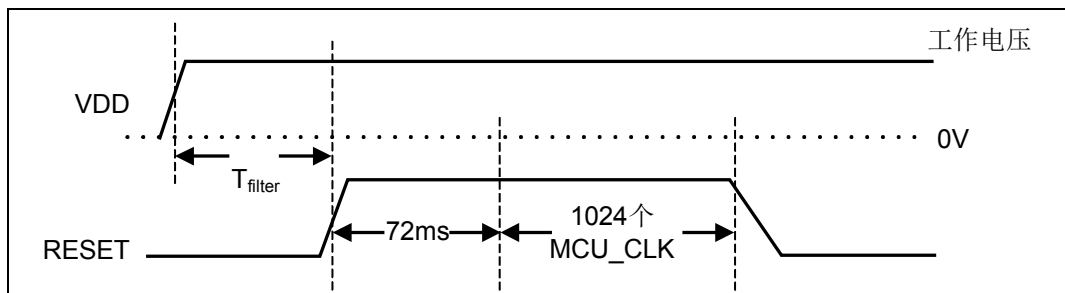


图 2-3 上电复位时序示意图

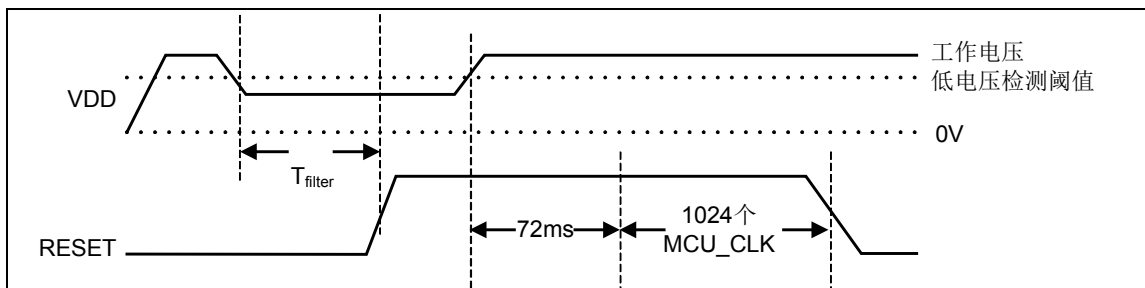


图 2-4 掉电复位时序示意图

2.3.4 特殊功能寄存器

复位寄存器 (SCU_PWRC)

偏移地址: 08_H

复位值: 00000000_00000000_00000000_00000001_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								POR_LOST	SOFT_RSTF	MRSTF	WDTRSTF	BORF	RCPORF		PORF

—	bit31-8	—	—
POR_LOST	bit7	R/W	POR 丢失标志位 0: 无 POR 丢失 1: 有 POR 丢失
SOFT_RSTF	bit6	R/W	软件复位标志位 0: 无软件复位 1: 有软件复位
MRSTF	bit5	R/W	MRSTN 复位标志位 0: 无 MRSTN 复位 1: 有 MRSTN 复位
WDTRSTF	bit4	R/W	WDT 复位标志位 0: 无 WDT 复位 1: 有 WDT 复位
BORF	bit3	R/W	BOR 复位标志位 0: 无 BOR 复位 1: 有 BOR 复位
RCPORF	bit2	R/W	RCPOR 复位标志位 0: 无 RCPOR 复位 1: 有 RCPOR 复位
—	bit1	—	—
PORF	bit0	R/W	POR 复位标志位 0: 无 POR 复位 1: 有 POR 复位

注: 对 SCU_PWRC 寄存器进行写操作前, 需要设置 SCU_PROT 寄存器, 关闭写保护。为避免误操作关键控制位信息, 建议采用“字节”写方式操作 SCU_PWRC 寄存器。

2.4 系统低功耗操作模式

2.4.1 概述

配置外设时钟控制寄存器 SCU_SCLKEN, 可分别关闭芯片各个外设功能模块电路的时钟, 使该部分电路功耗降到最低。

通过 WFI 指令, 可使芯片进入休眠状态, 配置 SCR 寄存器的 SLEEPDEEP 位, 可选择休眠状态为睡眠模式或深度睡眠模式。

芯片进入休眠状态后, 所有 I/O 端口将保持进入休眠前的状态。为了降低功耗, 所有 I/O 端口都应保持为高电平或低电平, 同时避免输入端口悬空而产生漏电流, 可通过弱上拉或下拉将悬空的输入端口固定为高电平或低电平。

芯片进入休眠状态后, 时钟工作状态参考下表:

时钟	睡眠模式	深度睡眠模式
XTAL	工作	工作或关闭
WDT	工作	工作

表 2-1 低功耗模式工作状态表

2.4.2 普通睡眠模式

在普通睡眠模式下, 芯片内核时钟停止, 指令停止运行。可通过复位或中断唤醒普通睡眠模式。

芯片进入普通睡眠模式的步骤如下:

1. 配置休眠状态选择位 SLEEPDEEP=0;
2. 运行等待中断 (WFI) 指令, 进入睡眠模式。

在普通睡眠模式下外设功能模块继续运行, 并可能产生中断使内核处理器恢复运行。普通睡眠模式下不访问存储器系统, 相关控制器和内部总线。

在普通睡眠模式下, 内核处理器的状态和寄存器, 外设寄存器和内部 SRAM 的值都会保持, 端口的逻辑电平也会保持睡眠前的状态。

2.4.3 深度睡眠模式

在深度睡眠模式下, 芯片内核时钟停止, 指令停止运行。可通过复位或中断唤醒深度睡眠模式。

芯片进入深度睡眠模式的步骤如下:

1. 配置休眠状态选择位 SLEEPDEEP=1;
2. 运行等待中断 (WFI) 指令, 进入深度睡眠模式。

在深度睡眠模式下, 外设功能模块都停止工作。深度睡眠模式下不访问存储器系统, 相关控制器和内部总线。

在深度睡眠模式下, 内核处理器的状态和寄存器, 外设寄存器和内部 SRAM 的值都会保持, 端口的逻辑电平也会保持深度睡眠前的状态。

在进入深度睡眠模式前, 通过系统时钟控制寄存器 (CLKEN_SYS) 的深度睡眠模式主

晶振控制位 (MOSC_EN) 来选择主晶振是否关闭。选择主晶振关闭时, 可降低深度睡眠模式下系统的功耗, 但同时也增大了唤醒时所需要的时间。

2.4.4 睡眠模式的唤醒

芯片可通过以下事件从睡眠状态唤醒, 并执行下一条指令或进入中断处理程序。如果是中断唤醒且该中断已使能, 则唤醒后立即进入中断处理程序, 否则执行休眠时的下一条指令。

- ◇ 普通睡眠模式唤醒:
 - 所有中断均可以唤醒普通睡眠模式
 - 芯片复位唤醒普通睡眠模式
- ◇ 深度睡眠模式唤醒:
 - 外部端口中断 PINTx 可以唤醒深度睡眠模式
 - WDT 中断唤醒深度睡眠模式 (工作于 WDT 时钟源)
 - ADC 中断唤醒深度睡眠模式 (工作于 WDT 时钟源)
 - 芯片复位唤醒深度睡眠模式

2.4.5 FLASH存储器等待功能

FLASH 存储器的访问频率对芯片功耗影响较大, 降低其访问频率, 可降低芯片功耗。可以通过降低系统时钟频率来降低 FLASH 存储器的访问频率, 但这同时也会降低芯片外设模块的工作速率。

芯片支持增加 FLASH 存储器等待时间的设置, 在不降低系统时钟频率的前提下, 降低 FLASH 存储器取指令或数据的频率, 从而降低整体芯片功耗。配置 FLASH_ACCT <3:0>, 可设定 FLASH 访问的等待时间。

2.4.6 特性功能寄存器

FLASH 访问等待时间寄存器 (SCU_FLASHW)

偏移地址: 20H

复位值: 00000000_00000000_00000000_00000000_b

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留												ACCT<3:0>			

—	bit31-4	—	—
ACCT<3:0>	bit3-0	R/W	FLASH 读取访问等待时间设置位 0: 2TCLK 完成 FLASH 读取 1: 3TCLK 2: 4TCLK ... F: 17TCLK

注 1: 对 SCU_FLASHW 寄存器进行写操作前, 需要设置 SCU_PROT 寄存器, 关闭写保护。

注 2: TCLK 时钟周期与芯片系统时钟周期相同。

2.5 系统时钟

2.5.1 时钟源概述

- ◇ XTAL--10MHz 晶体振荡器（支持外部时钟输入）可配置为系统时钟源
- ◇ WDT_CLK--内部 32KHz RC 时钟振荡器用于 WDT 时钟源，可配置为系统时钟源

2.5.2 结构框图

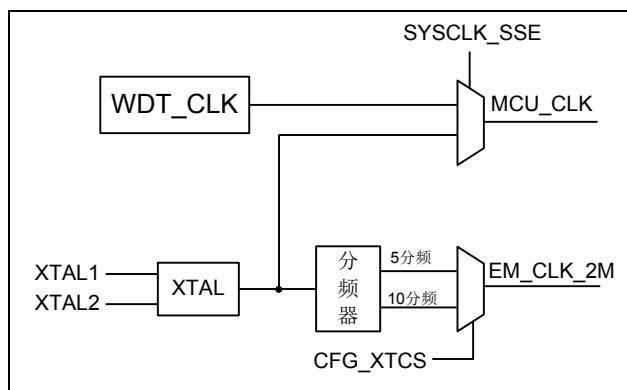


图 2-5 系统时钟电路结构框图

2.5.3 时钟源

XTAL

芯片使能外部时钟振荡器 XTAL。通过 XTAL1 和 XTAL2 端口外接 10MHz 或 20MHz 晶振，作为 XTAL 振荡器，需外接匹配电容。

XTAL 默认为芯片的主系统时钟源。

XTAL 振荡器电路示意图如下：

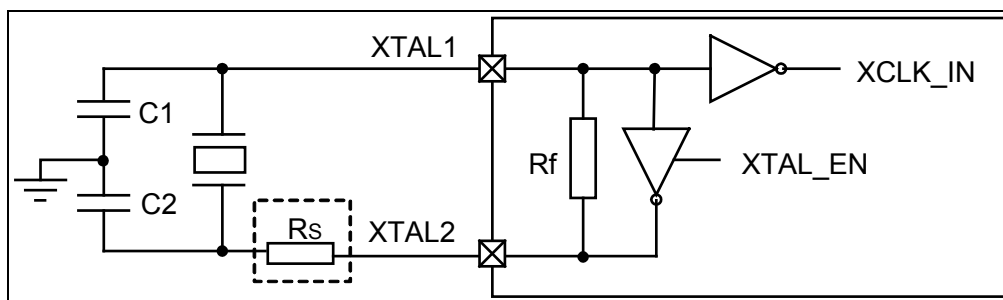


图 2-6 XTAL 振荡器电路结构示意图

注 1：电阻 Rs 为可选配置。

注 2：C1 和 C2 为晶振匹配电容，根据所使用的晶振，电容参考取值范围为 15~33pF。

WDT_CLK

芯片内置 32KHz RC 时钟振荡器，用作 WDT 计数时钟源，也可配置作为主系统时钟源。

2.5.4 系统时钟源切换

芯片上电复位后，XTAL 默认作为系统时钟源。配置 SYSCLK_SSE，可切换系统时钟源，芯片内置时钟无缝切换电路，保证时钟切换稳定。但无缝切换电路会对时钟切换产生一定周期的切换延迟，建议用户等待几个时钟周期以确保系统时钟切换完成。

2.5.5 外设模块时钟配置

芯片各外设功能模块的工作时钟源，可以通过外设时钟控制寄存器 SCU_SCLKEN 的各控制位使能或关闭，从而最大限度降低芯片功耗。

2.5.6 特殊功能寄存器

系统时钟控制寄存器(SCU_SCLKEN)															
偏移地址: 40 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								SSE	保留			EM		FLT	MOSC
—				bit 31-8				—				—			
SSE				bit 7				R/W				时钟源选择 1: WDT 时钟作为主时钟 0: 外部主晶振作为主时钟			
—				bit 6-4				—				—			
EM				bit 3				R/W				计量时钟使能位 0: 禁止 1: 使能			
—				bit 2				—				—			
FLT				bit 1				R/W				系统时钟 20ns 滤波器使能位 0: 禁止 1: 使能			
MOSC				bit 0				R/W				深度睡眠模式主晶振控制位 0: 深度睡眠模式下，关闭主晶振 1: 深度睡眠模式下，使能主晶振			

注：对 SCU_SCLKEN 寄存器进行写操作前，需要设置 SCU_PROT 寄存器，关闭写保护。

外设时钟控制寄存器 (SCU_PCLKEN)

偏移地址: 48_H

复位值: 00000000_00010001_00010011_10010111_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留											EM	保留			UAT R0
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留			T32 N0	保留		T16 N1	T16 N0	WDT	保留		ADC	保留	IAP	GPI O	SCU

—	bit 31-21	—	—
EM	bit 20	R/W	EM 时钟使能位 0: 禁止 1: 使能
—	bit 19-17	—	—
UATR0	bit 16	R/W	UART0 时钟使能位 0: 禁止 1: 使能
—	bit 15-13	—	—
T32N0	bit 12	R/W	T32N0 时钟使能位 0: 禁止 1: 使能
—	bit 11-10	—	—
T16N1	bit 9	R/W	T16N1 时钟使能位 0: 禁止 1: 使能
T16N0	bit 8	R/W	T16N0 时钟使能位 0: 禁止 1: 使能
WDT	bit 7	R/W	WDT 时钟使能位 0: 禁止 1: 使能
—	bit 6-5	—	—
ADC	bit 4	R/W	ADC 时钟使能位 0: 禁止 1: 使能
—	bit 3	—	—
IAP	bit 2	R/W	FLASH_IAP 时钟使能位 0: 禁止 1: 使能
GPIO	bit 1	R/W	GPIO 时钟使能位 0: 禁止 1: 使能

SCU	bit 0	R	SCU 时钟使能位 读取该位始终为 1
-----	-------	---	-------------------------------

注：对 SCU_PCLKEN 寄存器进行写操作前，需要设置 SCU_PROT 寄存器，关闭写保护。

系统唤醒时间控制寄存器 (SCU_WAKEUPTIME)

偏移地址：4CH

复位值：00000000_00000000_00000011_11111111_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留						VALUE<9:0>									

—	bit 31-10	—	—
VALUE<9:0>	bit 9-0	R/W	唤醒时间 Tmclk* WAKEUP_TIME

注：对 SCU_WAKEUPTIME 寄存器进行写操作前，需要设置 SCU_PROT 寄存器，关闭写保护。

2.6 系统校准寄存器

测试模式控制寄存器 (SCU_TESTCON)

偏移地址: 60_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留													SEL<2:0>		

—	bit 31-3	—	—
SEL<2:0>	bit 2-0	R/W	<p>测试管脚模式选择位 (配置字相应测试模式需使能)</p> <p>000: 管脚用作普通 GPIO 模式</p> <p>001: 管脚用作系统时钟测试模式</p> <p>010: 管脚用作 Flash 测试模式</p> <p>011: 管脚用作 EM 测试模式</p> <p>100: 管脚用作 SRAM 测试模式 1</p> <p>101: 管脚用作 SRAM 测试模式 2</p> <p>110: 管脚用作 SRAM 测试模式 3</p> <p>111: 管脚用作 SRAM 测试模式 4</p>

注: 对 SCU_TESTCON 寄存器进行写操作前, 需要设置 SCU_PROT 寄存器, 关闭写保护。

VR 校准控制寄存器 0 (SCU_VRCAL0)

偏移地址: 64_H

复位值: 00000000_00000000_XXXXXXXX_XXXXXXXX_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留			IOUT<4:0>					BOR<7:0>							

—	bit 31-13	—	—
IOUT<4:0>	bit 12-8	R/W	电流源输出校准码
BOR<7:0>	bit 7-0	R/W	BOR 触发电压点校准码

VR 校准控制寄存器 1 (SCU_VRCAL1)

偏移地址: 68_H

复位值: 00000000_00000000_XXXXXXXX_XXXXXXXX_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留				LDO_CAL<2:0>			保留	BGR_R2CTL<2:0>			保留	BGR_R1CTL<2:0>			

—	bit 31-11	—	—
LDO_CAL<2:0>	bit 10-8	R/W	VROUT 电压校准码
—	bit 7	—	—
BGR_R2CTL<2:0>	bit 6-4	R/W	Bandgap R2 校准码
—	bit 3	—	—
BGR_R1CTL<2:0>	bit 2-0	R/W	Bandgap R1 校准码

注: 对 SCU_VRCAL1 寄存器进行写操作前, 需要设置 SCU_PROT 寄存器, 关闭写保护。校准码仅在 VR_TM (CFG_WORD[8]) 为 0 时可软件写入

主时钟校准控制寄存器 (SCU_MCLKCAL)

偏移地址: 6C_H

复位值: 00000000_00000000_XXXXXXXX_XXXXXXXX_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留						CLK_FLT_CA L<1:0>		XOSCAMP<3:0>				XOSCRES<3:0>			

—	bit 31-10	—	—
CLK_FLT_CAL<1:0>	bit 9-8	R/W	主时钟滤波器配置寄存器
XOSCAMP<3:0>	bit 7-4	R/W	主时钟电容校准码
XOSCRES<3:0>	bit 3-0	R/W	主时钟电阻校准码

注: 对 SCU_MCLKCAL 寄存器进行写操作前, 需要设置 SCU_PROT 寄存器, 关闭写保护。校准码仅在 MCLK_TM (CFG_WORD[9]) 为 0 时可软件写入

WDT 校准控制寄存器 (SCU_WDTCAL)

偏移地址: 70_H

复位值: 00000000_00000000_XXXXXXXX_XXXXXXXX_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								WDT_CAL<7:0>							

—	bit 31-8	—	—
WDT_CAL<7:0>	bit 7-0	R/W	WDT 时钟校准码

注: 对 SCU_WDTCAL 寄存器进行写操作前, 需要设置 SCU_PROT 寄存器, 关闭写保护。校准码仅在 WDT_TM (CFG_WORD[10]) 为 0 时可软件写入

温度传感器校准控制寄存器 (SCU_TMPSCAL)

偏移地址: 74_H

复位值: 00000000_00000000_XXXXXXXX_XXXXXXXX_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								CAL_VREF2<2:0>			CAL_VREF1<2:0>				

—	bit 31-7	—	—
VREF2_CAL<2:0>	bit 6-4	R/W	温度传感器 VREF 校准
—	bit 3	—	—
VREF1_CAL <2:0>	bit 2-0	R/W	温度传感器 Bandgap 校准

计量前端校准控制寄存器 (SCU_AFECAL)

偏移地址: 78_H

复位值: 00000000_00000000_XXXXXXXX_XXXXXXXX_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								VREF_CAL3<5:0>							

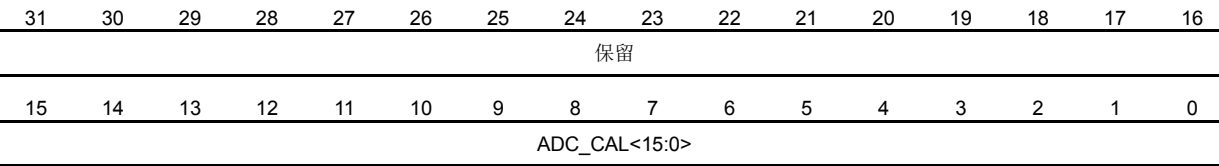
—	bit 31-6	—	—
VREF_CAL3<5:0>	bit 5-0	R/W	系统计量前端校准码 3

注: 对 SCU_AFECAL 寄存器进行写操作前, 需要设置 SCU_PROT 寄存器, 关闭写保护。校准码仅在 AFE_TM (CFG_WORD[12]) 为 0 时可软件写入

ADC 偏移校准控制寄存器 (SCU_ADCCAL)

偏移地址: 7C_H

复位值: 00000000_00000000_XXXXXXXX_XXXXXXXX_B



—	bit 31-16	—	—
ADC_CAL <15:0>	bit 15-0	R	ADC 偏移校准码

注: 对 SCU_ADCCAL 寄存器进行写操作前, 需要设置 SCU_PROT 寄存器, 关闭写保护。校准码仅在 TMPS_TM (CFG_WORD[11]) 为 0 时可软件写入

2.7 中断和异常处理

2.7.1 中断和异常

Cortex-M0 内核支持嵌套向量中断控制器 NVIC(Nested Vectored Interrupt Controller)，具体功能如下：

- ◇ 支持中断嵌套
- ◇ 支持中断向量
- ◇ 支持中断优先级动态调整
- ◇ 支持中断可屏蔽

对 Cortex-M0 内核来说，打断程序正常执行流程的事件均称之为异常，中断也是其中一种异常。为便于理解，本文档将内核的中断等事件称为异常，将外设模块的中断称为中断。

异常/中断优先级操作说明：

操作类型	描述
抢占	产生条件：ISR 或线程正在执行时，出现新的优先级更高的异常/中断。 操作结果：如果当前处于线程状态，则产生异常/中断挂起中断；如果当前处于 ISR 状态，则产生中断嵌套，处理器自动保存工作状态并压栈。
末尾连锁	产生条件：当前 ISR 执行结束，正在返回时，出现新的优先级更高的异常/中断。 操作结果：跳过出栈操作，处理新的异常/中断。
返回	产生条件：当前 ISR 执行结束，正在返回时，没有出现新的优先级更高的异常/中断。 操作结果：执行出栈操作，并将处理器状态恢复为进入 ISR 之前的状态。
迟来	产生条件：当前 ISR 执行开始，正在保存时，出现新的优先级更高的异常/中断。 操作结果：处理器转去处理优先级更高的异常/中断。

表 2-2 异常/中断优先级操作类型说明说明表

注：ISR – Interrupt Service Routine，中断服务程序。

异常/中断优先级：

编号	类型	优先级	简介
0	N/A	N/A	没有异常在运行
1	复位	-3 (最高)	复位
2	NMI	-2	不可屏蔽中断 (来自外设 NMI 中断输入)
3	Hard Fault	-1	所有被禁用的 Fault，都将升级为 Hard Fault
4~10	保留	NA	-
11	SVC	可编程控制	系统服务调用
12~13	保留	NA	-
14	PendSV	可编程控制	为系统设备而设的“可悬挂请求”
15	SysTick	可编程控制	系统定时计数器
16	IRQ0	可编程控制	外设中断 0

编号	类型	优先级	简介
17	IRQ1	可编程控制	外设中断 1
...
47	IRQ31	可编程控制	外设中断 31

表 2-3 异常/中断优先级列表

Cortex-M0 支持如下异常/中断:

NMI 中断、Hard Fault 异常、SVC 异常、PendSV 异常、SysTick 异常、和 32 个外设中断请求 IRQ0~IRQ31。

其中 Hard Fault 异常、SVC 异常、PendSV 异常、SysTick 异常为 Cortex-M0 内核异常源，只受 Cortex-M0 内核控制，而 NMI 中断与 32 个 IRQ 可由芯片配置控制。

虽然 Cortex-M0 对 NMI 不支持中断使能位，但为了防止芯片上电初始化完成前，误产生 NMI 中断源，而误进中断，芯片提供了 NMI 使能位 NMIEN，可在 NMI 中断源配置完成后再设置 NMIEN=1。

对于 32 个 IRQ，Cortex-M0 内核提供 32 个 IRQ 使能位，可对每个中断请求独立控制。配置 NVIC_ISEER 和 NVIC_ICER 中断控制寄存器可使能或禁止 IRQ。

配置 NVIC_PR0~NVIC_PR7 优先级控制寄存器，可设置 IRQ0~IRQ31 的中断优先级。如果同时产生多个 IRQ 请求，则最先响应优先级最高的 IRQ；如果同时产生多个相同最高优先级的 IRQ 请求，则按照中断向量分配表，最先响应向量表编号最低的 IRQ，即如果同时产生中断优先级相同的 IRQ0 与 IRQ1，则先响应 IRQ0。

2.7.2 中断和异常向量的分配

编号	类型	功能	说明
0~15	异常	Reserved	Cortex-M0 内核异常，包括 NMI 不可屏蔽中断
16	IRQ0	GPIO0INT	外部端口中断 0
17	IRQ1	GPIO1INT	外部端口中断 1
18	IRQ2	GPIO2INT	外部端口中断 2
19	IRQ3	GPIO3INT	外部端口中断 3
20	IRQ4	GPIO4INT	外部端口中断 4
21	IRQ5	GPIO5INT	外部端口中断 5
22	IRQ6	GPIO6INT	外部端口中断 6
23	IRQ7	GPIO7INT	外部端口中断 7
24	IRQ8	GPIO8INT	外部端口中断 8
25	IRQ9	GPIO9INT	外部端口中断 9
26	IRQ10	GPIO10INT	外部端口中断 10
27	IRQ11	GPIO11INT	外部端口中断 11
28	IRQ12	T16N0INT	16 位定时器/计数器 0 中断
29	IRQ13	T16N1INT	16 位定时器/计数器 1 中断
30	IRQ14	Reserved	预留
31	IRQ15	Reserved	预留

编号	类型	功能	说明
32	IRQ16	T32N0INT	32 位定时器/计数器 0 中断
33	IRQ17	Reserved	预留
34	IRQ18	Reserved	预留
35	IRQ19	Reserved	预留
36	IRQ20	WDTINT	看门狗中断
37	IRQ21	Reserved	预留
38	IRQ22	Reserved	预留
39	IRQ23	ADCINT	模数转换中断
40	IRQ24	Reserved	预留
41	IRQ25	Reserved	预留
42	IRQ26	Reserved	预留
43	IRQ27	UART0TINT	UART0 发送中断
44	IRQ28	UART0RINT	UART0 接收中断
45	IRQ29	Reserved	预留
46	IRQ30	Reserved	预留
47	IRQ31	EMINT	EM 模块中断

表 2-4 IRQ 分配列表

2.7.3 特殊功能寄存器

NMI 控制寄存器 (SCU_NMIC)

偏移地址: 04_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留											CS<4:0>			EN	

-	bit31-6	-	-
CS<4:0>	bit5-1	R/W	NMI 不可屏蔽中断选择位 00000: IRQ0 00001: IRQ1 ... 11111: IRQ31
EN	bit0	R/W	NMI 不可屏蔽中断使能位 0: 禁止 1: 使能

注: 对 SCU_NMIC 寄存器进行写操作前, 需要设置 SCU_PROT 寄存器, 关闭写保护。

硬件错误标志寄存器 (SCU_FAULTFLAG)

偏移地址: 0C_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留															FLAG

-	bit31-1	-	-
FLAG	bit0	R/W	硬件错误标志位 0: 未发生读指令代码为空 1: 发生读指令代码为空 (硬件自动置 1, 软件写 0 清除)

注 1: 读指令代码为空表示 Cortex-M0 内核读 Flash 内指令时读到的值为 FFFFFFFF_H。

注 2: 清除硬件错误标志位时, 需要设置 SCU_PROT 寄存器, 关闭写保护。

IRQ0~31 置中断请求使能寄存器 (NVIC_IUSER)

偏移地址: 0000_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
SETENA<31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SETENA<15:0>															

SETENA<31:0>	bit31-0	R	IRQ 使能位 0: 中断禁止 1: 中断使能
		W	IRQ 使能位 0: 写 0 无效 1: 写 1 使能中断请求

IRQ0~31 清中断请求使能寄存器 (NVIC_ICER)

偏移地址: 0080_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
CLRENA<31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CLRENA <15:0>															

CLRENA<31:0>	bit31-0	R	IRQ 禁止位
--------------	---------	---	----------------

			0: 中断禁止 1: 中断使能
		W	清 IRQ 使能位 0: 写 0 无效 1: 写 1 禁止中断请求

IRQ0~31 置中断挂起寄存器 (NVIC_ISPR)

偏移地址: 0100_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
SETPEND<31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SETPEND <15:0>															

SETPEND<31:0>	bit31-0	R	置 IRQ 挂起位 0: 中断未挂起 1: 中断挂起
		W	置 IRQ 挂起位 0: 写 0 无效 1: 写 1 挂起中断

IRQ0~31 清中断挂起寄存器 (NVIC_ICPR)

偏移地址: 0180_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
CLRPEND <31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CLRPEND <15:0>															

CLRPEND<31:0>	bit31-0	R	清 IRQ 挂起位 0: 中断未挂起 1: 中断挂起
		W	清 IRQ 挂起位 0: 写 0 无效 1: 写 1 清除挂起中断

IRQ0~3 优先级控制寄存器 (NVIC_PR0)

偏移地址: 0300_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PRI_3<1:0>		保留						PRI_2<1:0>		保留					
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PRI_1<1:0>		保留						PRI_0<1:0>		保留					

PRI_3<1:0>	bit31-30	R/W	IRQ3 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit29-24	-	-
PRI_2<1:0>	bit23-22	R/W	IRQ2 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit21-16	-	-
PRI_1<1:0>	bit15-14	R/W	IRQ1 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit13-8	-	-
PRI_0<1:0>	bit7-6	R/W	IRQ0 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit5-0	-	-

IRQ4~7 优先级控制寄存器 (NVIC_PR1)

偏移地址: 0304_{C_H}

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PRI_7<1:0>		保留						PRI_6<1:0>		保留					
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PRI_5<1:0>		保留						PRI_4<1:0>		保留					

PRI_7<1:0>	bit31-30	R/W	IRQ7 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit29-24	-	-
PRI_6<1:0>	bit23-22	R/W	IRQ6 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit21-16	-	-
PRI_5<1:0>	bit15-14	R/W	IRQ5 优先级设置位

			00: 最高优先级 11: 最低优先级
-	bit13-8	-	-
PRI_4<1:0>	bit7-6	R/W	IRQ4 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit5-0	-	-

IRQ8~11 优先级控制寄存器 (NVIC_PR2)

偏移地址: 0308C_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PRI_11<1:0>		保留						PRI_10<1:0>		保留					
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PRI_9<1:0>		保留						PRI_8<1:0>		保留					

PRI_11<1:0>	bit31-30	R/W	IRQ11 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit29-24	-	-
PRI_10<1:0>	bit23-22	R/W	IRQ10 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit21-16	-	-
PRI_9<1:0>	bit15-14	R/W	IRQ9 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit13-8	-	-
PRI_8<1:0>	bit7-6	R/W	IRQ8 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit5-0	-	-

IRQ12~15 优先级控制寄存器 (NVIC_PR3)

偏移地址: 030C_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PRI_15<1:0>		保留						PRI_14<1:0>		保留					
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PRI_13<1:0>		保留						PRI_12<1:0>		保留					

PRI_15<1:0>	bit31-30	R/W	IRQ15 优先级设置位
-------------	----------	-----	---------------------

			00: 最高优先级 11: 最低优先级
-	bit29-24	-	-
PRI_14<1:0>	bit23-22	R/W	IRQ14 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit21-16	-	-
PRI_13<1:0>	bit15-14	R/W	IRQ13 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit13-8	-	-
PRI_12<1:0>	bit7-6	R/W	IRQ12 优先级设置位 00: 最高优先级 11: 最低优先级

IRQ16~19 优先级控制寄存器 (NVIC_PR4)

偏移地址: 0310_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PRI_19<1:0>	保留						PRI_18<1:0>	保留							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PRI_17<1:0>	保留						PRI_16<1:0>	保留							

PRI_19<1:0>	bit31-30	R/W	IRQ19 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit29-24	-	-
PRI_18<1:0>	bit23-22	R/W	IRQ18 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit21-16	-	-
PRI_17<1:0>	bit15-14	R/W	IRQ17 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit13-8	-	-
PRI_16<1:0>	bit7-6	R/W	IRQ16 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit5-0	-	-

IRQ20~23 优先级控制寄存器 (NVIC_PR5)

偏移地址: 0314_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PRI_23<1:0>		保留						PRI_22<1:0>		保留					
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PRI_21<1:0>		保留						PRI_20<1:0>		保留					

PRI_23<1:0>	bit31-30	R/W	IRQ23 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit29-24	-	-
PRI_22<1:0>	bit23-22	R/W	IRQ22 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit21-16	-	-
PRI_21<1:0>	bit15-14	R/W	IRQ21 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit13-8	-	-
PRI_20<1:0>	bit7-6	R/W	IRQ20 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit5-0	-	-

IRQ24~27 优先级控制寄存器 (NVIC_PR6)

偏移地址: 18_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PRI_27<1:0>		保留						PRI_26<1:0>		保留					
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PRI_25<1:0>		保留						PRI_24<1:0>		保留					

PRI_27<1:0>	bit31-30	R/W	IRQ27 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit29-24	-	-
PRI_26<1:0>	bit23-22	R/W	IRQ26 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit21-16	-	-
PRI_25<1:0>	bit15-14	R/W	IRQ25 优先级设置位

			00: 最高优先级 11: 最低优先级
-	bit13-8	-	-
PRI_24<1:0>	bit7-6	R/W	IRQ24 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit5-0	-	-

IRQ28~31 优先级控制寄存器 (NVIC_PR7)

偏移地址: 1C_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PRI_31<1:0>	保留						PRI_30<1:0>	保留							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PRI_29<1:0>	保留						PRI_28<1:0>	保留							

PRI_31<1:0>	bit31-30	R/W	IRQ31 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit29-24	-	-
PRI_30<1:0>	bit23-22	R/W	IRQ30 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit21-16	-	-
PRI_29<1:0>	bit15-14	R/W	IRQ29 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit13-8	-	-
PRI_28<1:0>	bit7-6	R/W	IRQ28 优先级设置位 00: 最高优先级 11: 最低优先级
-	bit5-0	-	-

2.8 系统控制块 (SCB)

2.8.1 概述

系统控制块提供芯片内核系统实现的状态信息，并对内核系统工作进行控制。

2.8.2 特殊功能寄存器

CPUID 寄存器 (SCB_CPUID)

偏移地址: 00_H

复位值: 01000001_00001100_11000010_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
IMPLEMENTER<7:0>								VARIANT<3:0>			CONSTANT<3:0>				
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PARTNO<11:0>												REVISION<3:0>			

IMPLEMENTER<7:0>	bit31-24	R	处理器实现者编号 0x41, ARM
VARIANT<3:0>	bit23-20	R	主版本号 R=0x0, 作为mpn版本编号格式中的主要编号
CONSTANT<3:0>	bit19-16	R	处理器构架 0xC, ARMv6-M
PARTNO<11:0>	bit15-4	R	处理器分类号 0xC20, Cortex-M0
REVISION<3:0>	bit3-0	R	次版本号 P=0x0, 作为mpn版本编号格式中的次要编号

中断控制和状态寄存器 (SCB_ICSR)

偏移地址: 04_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
NMI PEN DSE T	保留				PEN DST SET	PEN DST CLR	保留			ISR END DIN G	保留				VECTPENDING NG<5:4>
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
VECTPENDING<3:0>						保留				VECTACTIVE<5:0>					

NMIPENDSET	bit31	R/W	NMI 中断挂起控制位 0: 不置 NMI 中断挂起 1: 置 NMI 中断挂起
-	bit30-29	R	-

PENDSTSET	bit26	R/W	置 SysTick 异常挂起位 0: 无效 1: 置 SysTick 异常挂起
PENDSTCLR	bit25	W	清 SysTick 异常挂起位 0: 无效 1: 清除 SysTick 异常挂起
-	bit24-23	R	-
ISRPENDING	bit22	R	中断挂起标志位 0: 无中断挂起 1: 有中断挂起
-	bit21-18	R	-
VECTPENDING<5:0>	bit17-12	R	当前的挂起中, 优先级最高的异常/中断号 0x0: 无挂起异常/中断 非 0: 当前被挂起的异常/中断中, 优先级最高的异常/中断号
-	bit11-6	R	-
VECTACTIVE<5:0>	bit5-0	R	当前被处理的异常/中断号 0x0: 线程 (Thread) 模式 非 0: 当前被处理的异常/中断号

应用中断和复位控制寄存器 (SCB_AIRCR)

偏移地址: 0C_H

复位值: 11111010_00000101_00000000_00000000_b

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
VECTKEY<15:0>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ENDI	保留												SYS	VEC	
ANN	保留												RES	TCL	保留
ESS	保留												ETR	RAC	
	保留												EQ	TIVE	

VECTKEY<15:0>	bit31-16	W	向量关键码位 只能写0x05FA, 其它无效
ENDIANNESS	bit15	R	存储器数据格式选择位 0: 小端格式 1: 大端格式
-	bit14-3	-	-
SYSRESETREQ	bit2	W	系统复位请求位 0: 无效 1: 请求系统复位, 复位后自动清零
VECTCLRACTIVE	bit1	W	异常/中断状态清除位 该位只能写 0; 写 1 会产生 HardFault 异常

-	bit0	-	-
---	------	---	---

注：寄存器 SCB_AIRCR 只能进行字写入，且高半字只能写入 0x05FA，否则对该寄存器的写入操作无效。

系统控制寄存器 (SCB_SCR)

偏移地址：10_H

复位值：00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留											SEV ONP END	保留	SLE EPD EEP	SLE EPO NEXI T	保留

-	bit31-5	-	-
SEVONPEND	bit4	R/W	中断被挂起时，是否作为唤醒事件的选择位 0：中断被挂起时，不作为唤醒事件 1：中断被挂起时，作为唤醒事件
-	bit3	-	-
SLEEPDEEP	bit2	R/W	休眠模式选择位 0：睡眠模式 1：深度睡眠模式
SLEEPONEXIT	bit1	R/W	从 ISR 中断处理程序返回到线程模式时，是否进入休眠状态的选择位 0：不进入休眠状态 1：进入休眠状态
-	bit0	-	-

配置和控制寄存器 (SCB_CCR)

偏移地址：14_H

复位值：00000000_00000000_00000010_00001000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留						STK ALIG N	保留					UNA LIGN _TR P	保留		

-	bit31-10	-	-
---	----------	---	---

STKALIGN	bit9	R	非堆栈对齐标志位 读取始终为1，指示异常入口8字节堆栈对齐
-	bit8-4	-	-
UNALIGN_TRP	bit3	R	字或半字访问操作的非对齐故障标志位 读取始终为 1，指示非对齐访问产生硬故障
-	bit2-0	-	-

系统处理程序优先级寄存器 2 (SCB_SHPR2)

偏移地址: 1C_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PRI_11<7:0>								保留							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留															

PRI_11<7:0>	bit31-24	R/W	SVC all (异常编号11) 的优先级设置位
-	bit23-0	-	-

系统处理程序优先级寄存器 3 (SCB_SHPR3)

偏移地址: 20_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PRI_15<7:0>								PRI_14<7:0>							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留															

PRI_15<7:0>	bit31-24	R/W	SysTick (异常编号 15) 的优先级设置位
PRI_14<7:0>	bit23-16	R/W	PendSV (异常编号 14) 的优先级设置位
-	bit15-0	-	-

2.9 系统定时器 (SYSTICK)

2.9.1 概述

SysTick 是一个系统递减计数器，配置 SYST_RVR 寄存器，可设定计数初值。当 SysTick 计数为 0 时，SYST_CSR.COUNTFLAG 状态位置 1，并重载 SYS_RVR 中的计数初值。在处理器调试停机时，SysTick 停止计数。在计数过程中，如果将 SYST_RVR 寄存器设置为 0，则计数器递减计数到 0 后，停止计数。

SysTick 的当前计数值可以通过读 SYST_CVR 寄存器获得。如果写 SYST_CVR 寄存器，则将该寄存器清零，并且将 SYST_CSR COUNTFLAG 位清 0，写操作不会触发 SysTick 异常事件。

访问 SysTick 寄存器时，需使用字操作方式。配置 SysTick 计数器的步骤如下：

1. 设置计数器重装值寄存器 SYST_RVR；
2. 清除计数器当前值寄存器 SYST_CVR；
3. 设置控制和状态寄存器 SYST_CSR。

2.9.2 特殊功能寄存器

SYSTICK 控制和状态寄存器 (SYST_CSR)

偏移地址：10_H

复位值：00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	COU NTF LAG			
保留																			
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	保留	CLK	IE	EN

-	bit31-17	-	-
COUNTFLAG	bit16	R	SYSTICK 递减计数到零的标志位 0: 未计数到 0 1: 计数到 0 该位读操作后清0，或写SYST_CVR寄存器清0
-	bit15-3	-	-
CLKS	bit2	R/W	SYSTICK 时钟源选择位 0: 基准时钟 1: 处理器时钟
IE	bit1	R/W	SYSTICK 异常挂起使能位 0: 计数到 0 时，不产生异常挂起 1: 计数到0时，产生异常挂起
EN	bit0	R/W	SYSTICK 计数器使能位

			0: 禁止 1: 使能
--	--	--	----------------

注 1: 处理器时钟为芯片内核工作时钟 HCLK, 时钟频率与系统时钟频率相同。

注 2: SYSTICK 基准时钟, 实际是处理器时钟 3 分频后的时钟, 频率为 FHCLK/3。

SYSTICK 重装值寄存器(SYST_RVR)

偏移地址: 14_H

复位值: 00000000_11111111_11111111_11111111_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留								RELOAD<23:16>							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RELOAD<15:0>															

-	bit31-24	-	-
RELOAD	bit23-0	R/W	SYSTICK 计数器重载值 计数范围0x00_0001~0xFF_FFFF。如果为0, SysTick不计数。

SYSTICK 当前值寄存器 (SYST_CVR)

偏移地址: 18_H

复位值: 00000000_11111111_11111111_11111111_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留								CURRENT <23:16>							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CURRENT <15:0>															

-	bit31-24	-	-
CURRENT	bit23-0	R/W	SYSTICK 计数器当前值 读取时返回 SysTick 计数器的当前值。 写入任何值都会将该寄存器清零, 同时还会清零SYST_CSR.COUNTFLAG标志位。

SYSTICK 校准值寄存器 (SYST_CALIB)

偏移地址: 1C_H

复位值: 01000000_00000010_10001011_00001010_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
NOR	SKE	保留						TENMS<23:16>							
EF	W														
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TENMS <15:0>															

NOREF	bit31	R	基准时钟标志位 0: 不提供基准时钟 1: 提供基准时钟
SKEW	bit30	R	TENMS 校准值是否准确的标志位 0: TENMS 校准值准确 1: TENMS 校准值不准确
-	bit29-24	-	-
TENMS<23:0>	bit23-0	R/W	SYSTICK 校准值 读取为 0 时，表示校准值未知

第3章 存储器资源

3.1 内部存储器地址映射

芯片内部存储器包括程序存储器，数据存储器，外设寄存器和系统内核寄存器，各存储器区域的地址映射关系如下图所示，图中对系统内核寄存器区域的地址映射进行了详细描述。

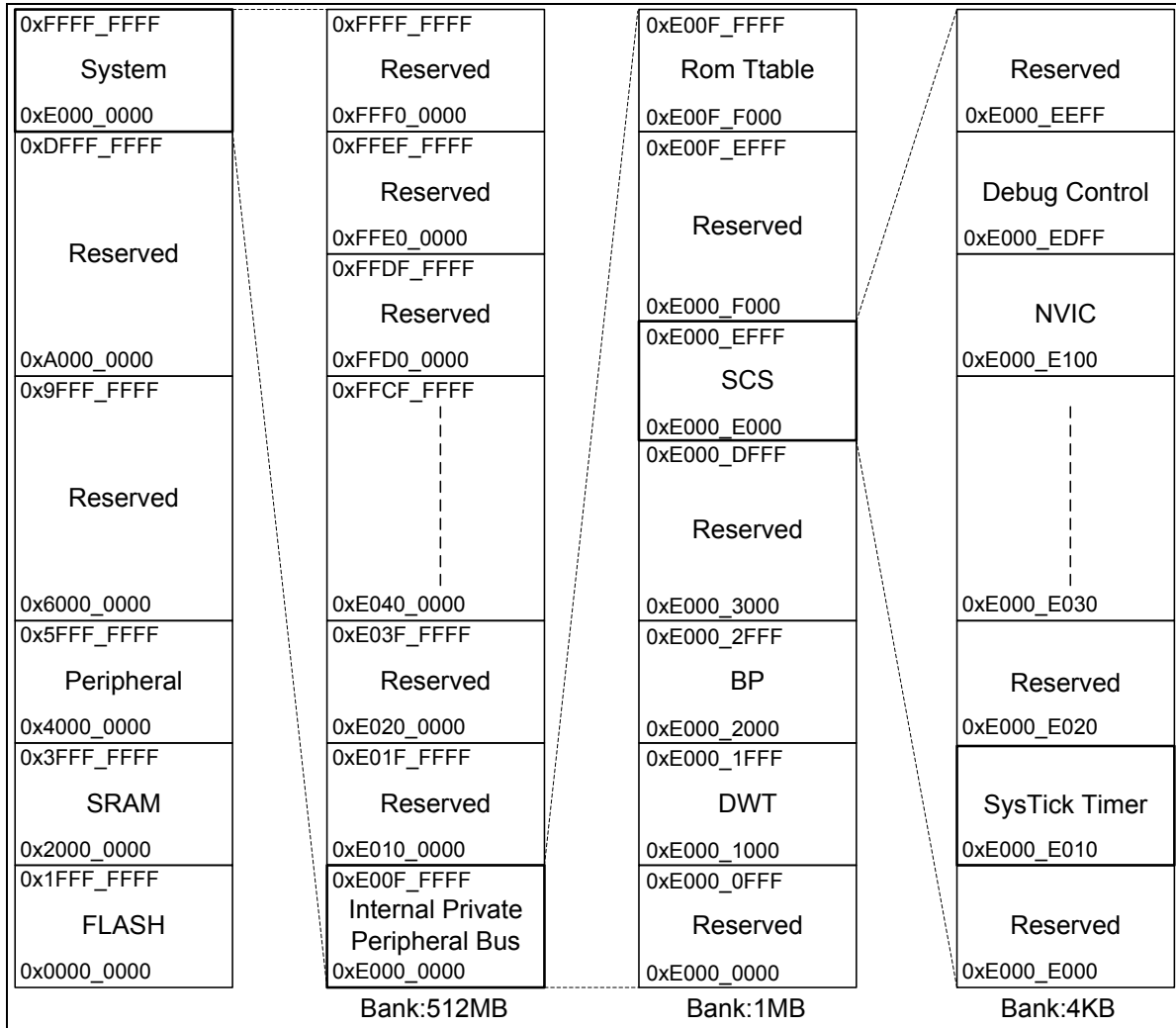


图 3-1 内部存储系统分配示意图

3.2 程序存储器（FLASH）

3.2.1 芯片配置字

芯片配置字位于 FLASH 存储器的信息区，用户可在 ISP 编程时进行设置。芯片的各种功能配置由芯片配置字和各功能相关寄存器共同设置完成。芯片配置字包括外部 XTAL 振荡器工作频率的选择、WDT 使能控制、BOR 电压选择等。

寄存器名称	芯片配置字寄存器（SCU_CFGWORD）	
地址	4000001C _H	
CFG_XTCS	bit 0	XTAL 振荡器时钟频率选择位 0: 20MHz 1: 10MHz
CLKFLT_EN	bit 1	系统时钟滤波器使能位 0: 禁止 1: 使能
PWRTEB	bit 2	上电 72ms 延时使能位 0: 使能 1: 禁止
WDTEN	bit 3	WDT 硬件看门狗使能位 0: 禁止 1: 使能
BORV	bit 4	掉电复位电压选择位 0: 2.5V 1: 2.7V
-	bit 5	
BOREN	bit 6	掉电复位使能位 0: 禁止 1: 使能
-	bit 7	
BGR_TM	bit 8	BGR 测试模式使能位 0: 使能 1: 禁止
MCLK_TM	bit 9	MCLK 测试模式使能位 0: 使能 1: 禁止
WDT_TM	bit 10	WDT 测试模式使能位 0: 使能 1: 禁止
ADC_TM	bit 11	ADC 测试模式使能位 0: 使能 1: 禁止
AFE_TM	bit 12	AFE 测试模式使能位 0: 使能

寄存器名称	芯片配置字寄存器 (SCU_CFGWORD)	
		1: 禁止
SRAM_TM	bit 13	SRAM 测试模式使能位 0: 使能 1: 禁止
FLASH_TM	bit 14	FLASH 测试模式使能位 0: 使能 1: 禁止
DEBUG	bit 15	SWD 调试模式使能位 0: 使能 1: 禁止

3.2.2 程序区FLASH

芯片内部的程序存储器 FLASH 总容量为 36K 字节，地址范围为 0000_0000_H~0000_8FFF_H，共分 36 页，每页 1K 字节。程序存储器 FLASH 主要是为内核运行过程中提供指令和数据，当程序在数据存储器 SRAM 运行时，可通过操作 IAP 模块对程序存储器 FLASH 编程、擦除操作。

如需在 SWD 调试模式下对 Flash 进行编程、擦除、读取等操作，需将配置字(0x4000_001C 地址) DEBUG 位(BIT15)写“0”。

3.2.3 自编程模块 (IAP)

芯片内部 FLASH 存储器，支持应用中自编程操作 IAP (In-Application Programming)。

3.2.3.1 IAP概述

- ◇ 支持 IAP 误操作下保护 FLASH 数据，所以进行 IAP 操作前需先进行解锁，去除相关寄存器的写保护
- ◇ 支持程序存储器 FLASH 全擦除模式和页擦除模式
- ◇ 支持字编程模式，每个字包含 4 个字节
- ◇ IAP 自编程操作程序需放在芯片的 SRAM 中执行，并在程序中对 FLASH 擦除或编程结果进行校验
- ◇ IAP 操作过程中需软件禁止全局中断

3.2.3.2 IAP操作流程

- ◇ IAP 操作请求流程
 - 首先通过 IAP 控制寄存器，置位访问 FLASH 请求信号，查询得到允许应答。
 - 再进行对应的 IAP 操作，IAP 操作是指 FLASH 全擦除，页擦除和编程三种操作。
 - 操作完成后清除 FLASH 请求信号，查询应答信号也被清零后，结束本次 FLASH 的访问操作。
 - 具体流程图如下所示：

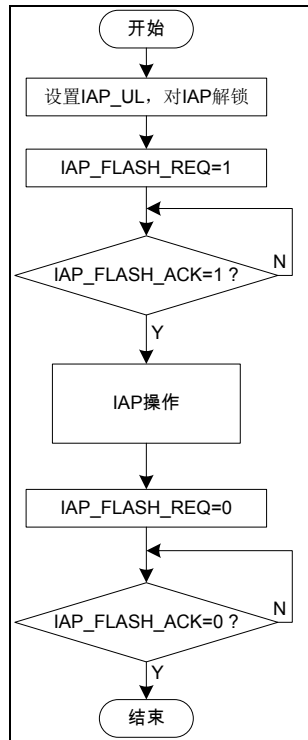


图 3-2 IAP 操作请求流程图

- ◇ IAP 对 FLASH 全擦除流程，本流程只在芯片调试模式使能时有效，即将配置字（0x4000_001C 地址）DEBUG 位(BIT15)写“0”有效。

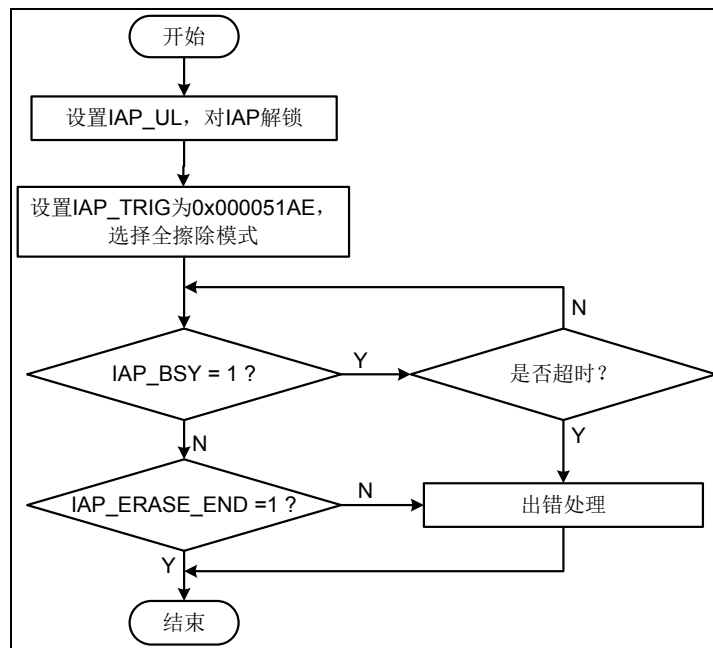


图 3-3 IAP 全擦除操作流程

◇ IAP 页擦除操作流程

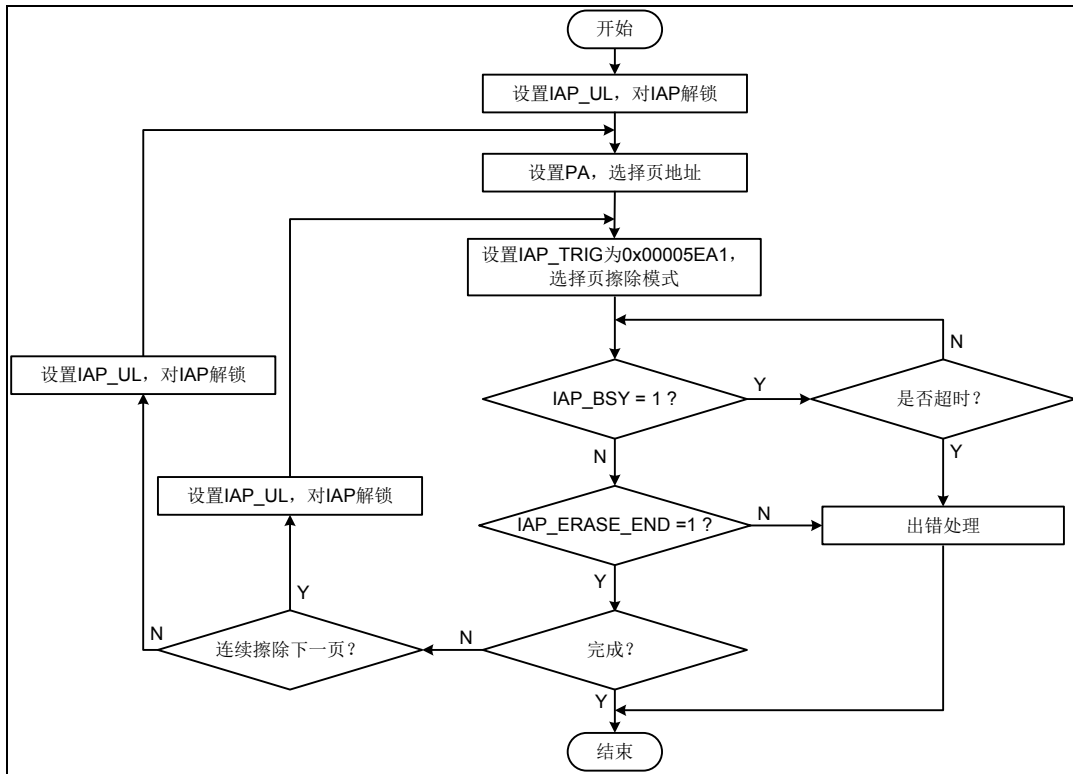


图 3-4 IAP 页擦除流程图

◇ IAP 编程操作流程

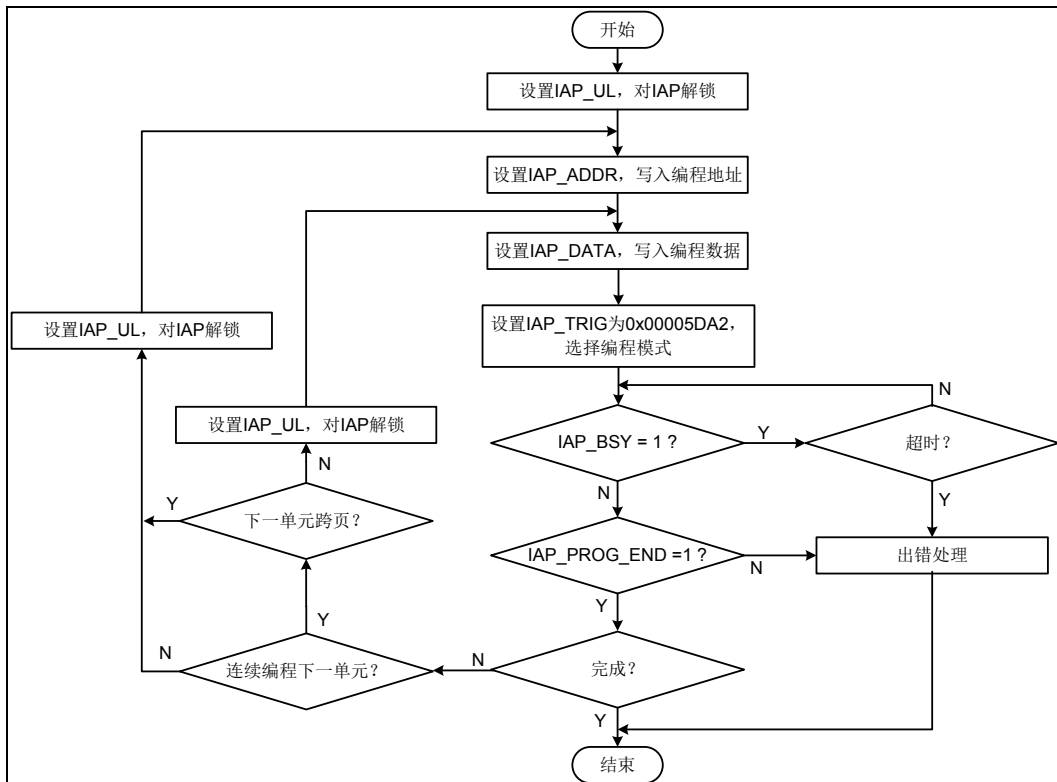


图 3-5 IAP 编程操作流程

3.2.3.3 特殊功能寄存器

IAP 解锁寄存器 (IAP_UL)

偏移地址: 10_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
UL<31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
UL <15:0>															

UL<31:0>	bit31-0	R/W	IAP 解锁: 写入 0x0000_00A5; IAP 上锁: 写入其它值; 写入 IAP 触发寄存器 IAP_TRIG, IAP 自动上锁; 写保留地址, IAP 上锁; IAP 软件复位后, IAP 上锁。
----------	---------	-----	---

注 1: IAP 上锁后, 处于写保护状态的寄存器为 IAP_CON, IAP_ADDR, IAP_DATA, IAP_TRIG。

注 2: 写保留地址, IAP 上锁, 是指对 40000800_H~40000BFF_H 空间中未定义的地址单元, 进行写操作时, IAP 上锁。

IAP 控制寄存器 (IAP_CON)

偏移地址: 00_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留									FLASH_SEL	FLASH_ACK	FLASH_REQ		RST	EN	

-	bit31-7	-	-
FLASH_SEL	Bit6	R/W	FLASH 选择信号 0: 使能 IAP 访问 FLASH 存储器 1: 禁止 IAP 访问 FLASH 存储器
FLASH_ACK	bit5	R	FLASH 应答信号 0: 不允许访问 1: 允许 IAP 访问 FLASH 存储器
FLASH_REQ	bit4	R/W	IAP 访问 FLASH 请求信号 0: 无请求 1: IAP 请求访问 FLASH 存储器
-	bit3-2	-	-
RST	bit1	W	IAP 软件复位 0: 读取时始终为 0 1: 复位

EN	bit0	R/W	IAP 使能位 0: 禁止 1: 使能
----	------	-----	----------------------------------

注：对 IAP_CON 寄存器进行写操作前，需要先设置 IAP_UL 寄存器，对 IAP 解锁，去除写保护。

IAP 地址寄存器 (IAP_ADDR)

偏移地址：04_H

复位值：00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PA<15:10>							CA<7:0>							保留	

-	bit31-16	-	-
PA<15:10>	bit15-10	R/W	IAP 页地址 (擦除模式) 0x00~0x23: 共 36 页，对应的地址范围 0x0000_0000~0x0000_8FFF
CA<7:0>	bit9-2	R/W	IAP 单元地址 擦除模式时，单元地址无效 编程模式时，作为当前页中被编程单元的相对地址， 每页 256 个单元，每单元 4 字节。编程前需保证该单元 已经被擦除
-	bit1-0	-	-

注 1：对 IAP_ADDR 寄存器进行写操作前，需要先设置 IAP_UL 寄存器，对 IAP 解锁，去除写保护。

注 2：完成页擦除后，IAP_PA 自动+1；

注 3：完成单元编程后，IAP_CA 自动+1；由于 IAP_CA 只在当前页中进行单元寻址，所以跨页编程时，必须重新填写 IAP_PA，指定下一页地址。

IAP 数据寄存器 (IAP_DATA)

偏移地址：08_H

复位值：00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
DATA<31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DATA<15:0>															

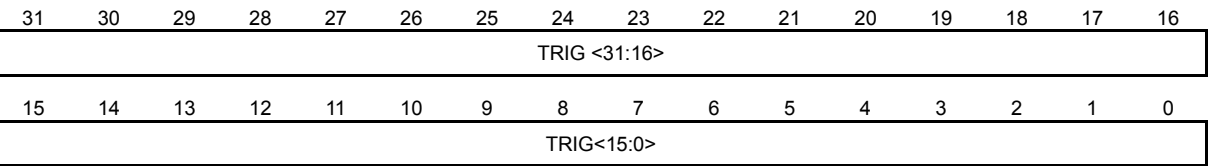
DATA<31:0>	bit31-0	R/W	IAP 单元数据
------------	---------	-----	----------

注：对 IAP_DATA 寄存器进行写操作前，需要先设置 IAP_UL 寄存器，对 IAP 解锁，去除写保护。

IAP 触发寄存器 (IAP_TRIG)

偏移地址: 0C_H

复位值: 00000000_00000000_00000000_00000000_B



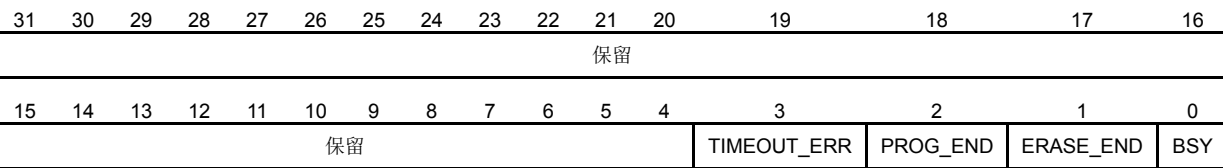
TRIG<31:0>	bit31-0	R/W	IAP 操作命令 (写入该寄存器后, IAP 重新上锁) 0x0000_51AE: 全擦除 (仅在 SWD 调试时有效) 0x0000_5EA1: 页擦除 0x0000_5DA2: 编程模式 其它: 无操作 (IAP 完成后, 硬件自动更改为无操作)
------------	---------	-----	--

注: 对 IAP_TRIG 寄存器进行写操作前, 需要先设置 IAP_UL 寄存器, 对 IAP 解锁, 去除写保护。

IAP 状态寄存器 (IAP_STA)

偏移地址: 14_H

复位值: 00000000_00000000_00000000_00000000_B



-	bit31-4	-	-
TIMEOUT_ERR	bit3	R/W	IAP 超时错误标志 0: 写 0 清除, 触发 IAP_TRIG 自动清除, 或 IAP 软件复位清除 1: IAP 操作超时
PROG_END	bit2	R/W	IAP 编程结束标志 0: 写 0 清除, 触发 IAP_TRIG 自动清除, 或 IAP 软件复位清除 1: 当前单元编程完成
ERASE_END	bit1	R/W	IAP 页擦除结束标志 0: 写 0 清除, 触发 IAP_TRIG 自动清除, 或 IAP 软件复位清除 1: 当前页擦除完成
BSY	bit0	R	IAP 工作状态 0: 空闲, IAP 软件复位可将该位清零 1: IAP 操作正在进行中

3.3 数据存储 (SRAM)

芯片内部集成 2K 字节数据存储 SRAM，地址范围为 2000_0000_H~2000_07FF_H。

3.4 外设寄存器

3.4.1 外设寄存器映射

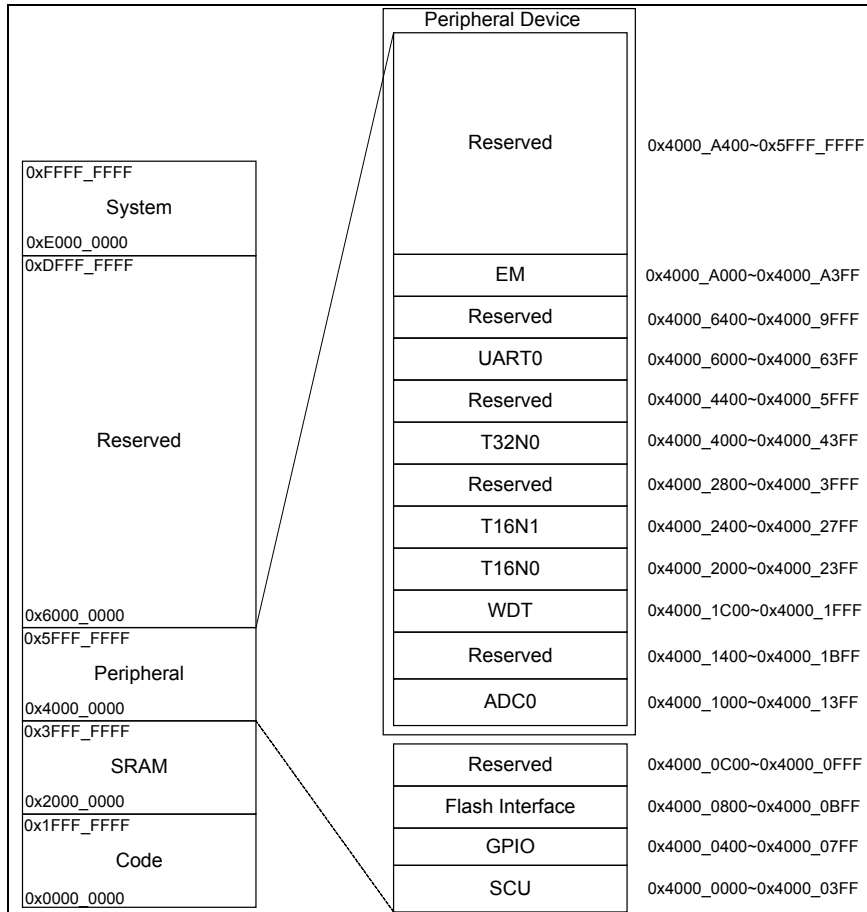


图 3-6 外设存储器分配示意图

注: Reserved 保留寄存器区域为只读，读出值为 00000000_H。

3.4.2 系统控制单元（SCU）寄存器列表

SCU 寄存器列表		
寄存器名称	寄存器偏移地址	寄存器描述
SCU 基地址: 4000_0000 _H		
SCU_PROT	0000 _H	系统设置保护寄存器
SCU_NMIC	0004 _H	NMI 控制寄存器
SCU_PWRC	0008 _H	复位寄存器
SCU_FAULTFLAG	000C _H	硬件错误标志寄存器
SCU_CFGWORD	001C _H	配置字寄存器
SCU_FLASHW	0020 _H	FLASH 访问等待时间寄存器
SCU_SCLKEN	0040 _H	系统时钟控制寄存器
SCU_PCLKEN	0048 _H	外设时钟控制寄存器
SCU_WAKEUPTIME	004C _H	唤醒时间控制寄存器
SCU_TESTCON	0060 _H	测试模式控制寄存器
SCU_VRCAL0	0064 _H	VR 校准控制寄存器 0
SCU_VRCAL1	0068 _H	VR 校准控制寄存器 1
SCU_MCLKCAL	006C _H	主时钟校准控制寄存器
SCU_WDTCAL	0070 _H	WDT 校准控制寄存器
SCU_TMPSCAL	0074 _H	温度传感器校准控制寄存器
SCU_AFECAL	0078 _H	计量前端校准控制寄存器
SCU_ADCCAL	007C _H	ADC 偏移校准控制寄存器

3.4.3 GPIO寄存器列表

GPIO 寄存器列表		
寄存器名称	寄存器偏移地址	寄存器描述
GPIO 基地址: 4000_0400 _H		
GPIO_DATA	0000 _H	GPIO 端口数据寄存器
GPIO_DATABSR	0004 _H	GPIO 端口输出置位寄存器
GPIO_DATABCR	0008 _H	GPIO 端口输出清零寄存器
GPIO_DATAARR	000C _H	GPIO 端口输出翻转寄存器
GPIO_DIR	0010 _H	GPIO 端口方向控制寄存器
GPIO_DIRBSR	0014 _H	GPIO 端口方向置位寄存器
GPIO_DIRBCR	0018 _H	GPIO 端口方向清零寄存器
GPIO_DIRARR	001C _H	GPIO 端口方向翻转寄存器
GPIO_ERIF	0020 _H	GPIO 端口上升沿中断标志寄存器
GPIO_EFIF	0024 _H	GPIO 端口下降沿中断标志寄存器
GPIO_LVIF	0028 _H	GPIO 端口电平变化中断标志寄存器
GPIO_ERIE	0030 _H	GPIO 端口上升沿中断使能寄存器
GPIO_EFIE	0034 _H	GPIO 端口下降沿中断使能寄存器
GPIO_LVIE	0038 _H	GPIO 端口电平变化中断使能寄存器
GPIO_FLTCON	0040 _H	外设复用管脚输入信号滤波控制寄存器

GPIO 寄存器列表		
寄存器名称	寄存器偏移地址	寄存器描述
GPIO_FLTEN	0044 _H	GPIO 端口 20ns 滤波使能寄存器
GPIO_TXPC	0048 _H	UART 脉宽调制寄存器
GPIO_MOD0	0080 _H	GPIO0 端口工作控制寄存器
GPIO_MOD1	0084 _H	GPIO1 端口工作控制寄存器
GPIO_MOD2	0088 _H	GPIO2 端口工作控制寄存器
GPIO_MOD3	008C _H	GPIO3 端口工作控制寄存器
GPIO_MOD4	0090 _H	GPIO4 端口工作控制寄存器
GPIO_MOD5	0094 _H	GPIO5 端口工作控制寄存器
GPIO_MOD6	0098 _H	GPIO6 端口工作控制寄存器
GPIO_MOD7	009C _H	GPIO7 端口工作控制寄存器
GPIO_MOD8	00A0 _H	GPIO8 端口工作控制寄存器
GPIO_MOD9	00A4 _H	GPIO9 端口工作控制寄存器
GPIO_MOD10	00A8 _H	GPIO10 端口工作控制寄存器
GPIO_MOD11	00AC _H	GPIO11 端口工作控制寄存器

3.4.4 IAP 寄存器列表

IAP 寄存器列表		
寄存器名称	寄存器偏移地址	寄存器描述
IAP 基地址: 4000_0800 _H		
IAP_CON	0000 _H	IAP 控制寄存器
IAP_ADDR	0004 _H	IAP 地址寄存器
IAP_DATA	0008 _H	IAP 数据寄存器
IAP_TRIG	000C _H	IAP 触发寄存器
IAP_UL	0010 _H	IAP 解锁寄存器
IAP_STA	0014 _H	IAP 状态寄存器

3.4.5 ADC0 寄存器列表

ADC 寄存器列表		
寄存器名称	寄存器偏移地址	寄存器描述
ADC 基地址: 4000_1000 _H		
ADC_DR	0000 _H	ADC 转换值寄存器
ADC_CON0	0004 _H	ADC 控制寄存器 0
ADC_CON1	0008 _H	ADC 控制寄存器 1
ADC_CHS	000C _H	ADC 通道选择寄存器
ADC_INT	0010 _H	ADC 中断寄存器

3.4.6 WDT寄存器列表

WDT 寄存器列表		
寄存器名称	寄存器偏移地址	寄存器描述
WDT 基地址: 4000_1C00 _H		
WDT_LOAD	0000 _H	WDT 计数器装载值寄存器
WDT_VALUE	0004 _H	WDT 计数器当前值寄存器
WDT_CON	0008 _H	WDT 控制寄存器
WDT_INTCLR	000C _H	WDT 中断标志清除寄存器
WDT_RIS	0010 _H	WDT 中断标志寄存器
WDT_LOCK	0100 _H	WDT 访问使能寄存器
WDT_TSCON	0300 _H	WDT 测试控制寄存器
WDT_TSOP	0304 _H	WDT 测试结果输出寄存器

3.4.7 T16N0/T16N1 寄存器列表

T16N 寄存器列表		
寄存器名称	寄存器偏移地址	寄存器描述
T16N0 基地址: 4000_2000 _H		
T16N1 基地址: 4000_2400 _H		
T16N_CNT	0000 _H	T16N 计数值寄存器
T16N_CON0	0004 _H	T16N 控制寄存器 0
T16N_CON1	0008 _H	T16N 控制寄存器 1
T16N_INT	000C _H	T16N 中断标志寄存器
T16N_PRECNT	0010 _H	T16N 预分频器计数值寄存器
T16N_PREMAT	0014 _H	T16N 预分频器计数比例寄存器
T16N_MAT0	0020 _H	T16N 计数匹配寄存器 0
T16N_MAT1	0024 _H	T16N 计数匹配寄存器 1
T16N_MAT2	0028 _H	T16N 计数匹配寄存器 2
T16N_MAT3	002C _H	T16N 计数匹配寄存器 3

3.4.8 T32N0 寄存器列表

T32N 寄存器列表		
寄存器名称	寄存器偏移地址	寄存器描述
T32N0 基地址: 4000_4000 _H		
T32N_CNT	0000 _H	T32N 计数值寄存器
T32N_CON0	0004 _H	T32N 控制寄存器 0
T32N_CON1	0008 _H	T32N 控制寄存器 1
T32N_INT	000C _H	T32N 中断标志寄存器
T32N_PRECNT	0010 _H	T32N 预分频器计数值寄存器
T32N_PREMAT	0014 _H	T32N 预分频器计数比例寄存器
T32N_MAT0	0020 _H	T32N 计数匹配寄存器 0
T32N_MAT1	0024 _H	T32N 计数匹配寄存器 1
T32N_MAT2	0028 _H	T32N 计数匹配寄存器 2
T32N_MAT3	002C _H	T32N 计数匹配寄存器 3

3.4.9 UART0 寄存器列表

UART 寄存器列表		
寄存器名称	寄存器偏移地址	寄存器描述
UART0 基地址: 4000_6000 _H		
UART_CON	0000 _H	UART 控制寄存器
UART_STAT	0004 _H	UART 状态寄存器
UART_BRR	0008 _H	UART 波特率寄存器
UART_INT	000C _H	UART 中断寄存器
UART_TXBUF0	0010 _H	UART 发送缓冲寄存器 0
UART_TXBUF1	0014 _H	UART 发送缓冲寄存器 1
UART_TXBUF2	0018 _H	UART 发送缓冲寄存器 2
UART_TXBUF3	001C _H	UART 发送缓冲寄存器 3
UART_RXBUF0	0020 _H	UART 接收缓冲寄存器 0
UART_RXBUF1	0024 _H	UART 接收缓冲寄存器 1
UART_RXBUF2	0028 _H	UART 接收缓冲寄存器 2
UART_RXBUF3	002C _H	UART 接收缓冲寄存器 3

3.4.10 EM寄存器列表

EM 寄存器列表		
寄存器名称	寄存器偏移地址	寄存器描述
EM 基地址: 4000_A000 _H		
EM_PROT	0000 _H	计量配置保护寄存器
EM_ESR	0008 _H	计量状态寄存器
EM_START	000C _H	计量启动寄存器
EM_INT	0010 _H	计量中断寄存器
EM_PE	0020 _H	正向有功电能寄存器
EM_NE	0024 _H	负向有功电能寄存器
EM_AE	0028 _H	绝对值有功电能寄存器
EM_PFSET	0030 _H	高频脉冲常数寄存器
EM_PAGAIN	0034 _H	有功功率增益寄存器
EM_APHCAL	0038 _H	角差校正寄存器
EM_PSTART	003C _H	启动功率门限寄存器
EM_AFEC	0040 _H	模拟前端控制寄存器
EM_CRC1	0044 _H	CRC1 校验码寄存器
EM_IARMS	0050 _H	电流有效值寄存器
EM_URMS	0054 _H	电压有效值寄存器
EM_PA	0058 _H	平均有功功率寄存器
EM_APHASE	005C _H	电流电压相角寄存器
EM_FRQ	0060 _H	电压频率寄存器
EM_SA	0064 _H	视在功率寄存器
EM_AFAC	0068 _H	功率因数寄存器

EM 寄存器列表		
寄存器名称	寄存器偏移地址	寄存器描述
EM_UGAIN	0070 _H	电压有效值增益寄存器
EM_IAGAIN	0074 _H	电流有效值增益寄存器
EM_UOFF	0078 _H	电压有效值失调补偿寄存器
EM_IAOFF	007C _H	电流有效值失调补偿寄存器
EM_PAOFF	0080 _H	有功功率失调补偿寄存器
EM_CRC2	0084 _H	CRC2 校验码寄存器
EM_TESTMOD	0200 _H	计量测试模式控制寄存器
EM_VREFCAL	0204 _H	参考源校准寄存器
EM_ZXFLT	020C _H	电压过零滤波控制寄存器
EM_IADATA	0210 _H	电流路 ADC 数据寄存器
EM_UDATA	0214 _H	电压路 ADC 数据寄存器

3.5 内核寄存器

3.5.1 系统定时器 (SYSTICK) 寄存器列表

SYSTICK 寄存器列表		
寄存器名称	寄存器偏移地址	寄存器描述
SYSTICK 基地址: E000_E000 _H		
SYST_CSR	0010 _H	SYSTICK 控制和状态寄存器
SYST_RVR	0014 _H	SYSTICK 重装值寄存器
SYST_CVR	0018 _H	SYSTICK 当前值寄存器
SYST_CALIB	001C _H	SYSTICK 校准值寄存器

3.5.2 中断控制器 (NVIC) 寄存器列表

NVIC 寄存器列表		
寄存器名称	寄存器偏移地址	寄存器描述
NVIC 基地址: E000_E100 _H		
NVIC_ISER	0000 _H	IRQ0~31 置中断请求使能寄存器
NVIC_ICER	0080 _H	IRQ0~31 清中断请求使能寄存器
NVIC_ISPR	0100 _H	IRQ0~31 置中断挂起寄存器
NVIC_ICPR	0180 _H	IRQ0~31 清中断挂起寄存器
NVIC_PR0	0300 _H	IRQ0~3 优先级控制寄存器
NVIC_PR1	0304 _H	IRQ4~7 优先级控制寄存器
NVIC_PR2	0308 _H	IRQ8~11 优先级控制寄存器
NVIC_PR3	030C _H	IRQ12~15 优先级控制寄存器
NVIC_PR4	0310 _H	IRQ16~19 优先级控制寄存器
NVIC_PR5	0314 _H	IRQ20~23 优先级控制寄存器
NVIC_PR6	0318 _H	IRQ24~27 优先级控制寄存器
NVIC_PR7	031C _H	IRQ28~31 优先级控制寄存器

3.5.3 系统控制块（SCB）寄存器列表

SCB 寄存器列表		
寄存器名称	寄存器偏移地址	寄存器描述
SCB 基地址: E000_ED00 _H		
SCB_CPUID	0000 _H	CPUID 寄存器
SCB_ICSR	0004 _H	中断控制和状态寄存器
SCB_AIRCR	000C _H	应用中断和复位控制寄存器
SCB_SCR	0010 _H	系统控制寄存器
SCB_CCR	0014 _H	配置和控制寄存器
SCB_SHPR2	001C _H	系统处理程序优先级寄存器 2
SCB_SHPR3	0020 _H	系统处理程序优先级寄存器 3

第4章 输入输出端口（GPIO）

4.1 概述

本芯片支持一组 GPIO 端口，共 12 个 I/O。

所有 I/O 端口都是 TTL 施密特输入和 CMOS 输出驱动（可配置为开漏输出），每个 I/O 端口的复用功能和工作模式由端口控制寄存器（GPIO_MOD）配置。

当 I/O 端口配置为通用数字 I/O 功能时，其输出状态由端口方向控制寄存器（GPIO_DIR）配置，输入状态由相应端口控制寄存器（GPIO_MOD）的管脚数字输入功能使能位 INE（GPIO_MOD.2）配置。当 I/O 端口处于输出状态时，其电平由端口数据寄存器（GPIO_DATA）决定，1 为高电平，0 为低电平；当 I/O 端口处于输入状态时，其电平状态可通过读取端口数据寄存器（GPIO_DATA）获得。

端口输出电平支持位操作。将 GPIO 输出置位寄存器（GPIO_DATABSR）相应位写 1，可将相应位的 GPIO 端口设置为高电平；将 GPIO 输出清零寄存器（GPIO_DATABCR）相应位写 1，可将相应位的 GPIO 端口设置为低电平；将 GPIO 输出翻转寄存器（GPIO_DATABRR）相应位写 1，可将相应位的 GPIO 端口电平取反。

端口方向控制支持位操作。将 GPIO 端口方向置位寄存器（GPIO_DIRBSR）相应位写 1，可将相应位的 GPIO 端口设置为输入；将 GPIO 端口方向清零寄存器（GPIO_DIRBCR）相应位写 1，可将相应位的 GPIO 端口设置为输出；将 GPIO 输出翻转寄存器（GPIO_DIRBRR）相应位写 1，可将相应位的 GPIO 端口方向取反。

当 I/O 端口配置为复用功能时，作为芯片外设功能模块的复用端口，其输出状态仍需通过端口方向控制寄存器（GPIO_DIR）进行配置，输入状态仍需通过相应端口控制寄存器（GPIO_MOD）的管脚数字输入功能使能位 INE（GPIO_MOD.2）进行配置。

当 I/O 端口复用为芯片外设功能模块的输入端口时，由滤波控制寄存器 GPIO_FLTCON 控制其输入信号是否被滤波，增强端口的抗干扰能力。

当 I/O 端口复用为芯片外设功能模块的输入端口，或用作外部端口中断输入功能时，由 GPIO 端口 20ns 滤波使能寄存器 GPIO_FLTEN 控制其是否具有 20ns 滤波特性。

每个 I/O 端口均支持开漏输出，由相应端口控制寄存器（GPIO_MOD）的开漏输出使能位 ODE（GPIO_MOD.4）控制开漏输出是否使能。

每个 I/O 端口均支持弱上拉或弱下拉，由相应端口控制寄存器（GPIO_MOD）的端口输入弱上拉/下拉使能位 WPE（GPIO_MOD.5）控制其弱上拉功能是否使能，由相应端口控制寄存器（GPIO_MOD）的端口输入弱上拉/下拉选择位 WPS（GPIO_MOD.6）选择弱上拉或弱下拉。

每个 I/O 端口均支持电流驱动能力可配置，由相应端口控制寄存器（GPIO_MOD）的端口输出驱动能力选择位 DS（GPIO_MOD.7）选择 I/O 端口的输出驱动能力，可选择为强电流驱动 I/O 端口，或者普通驱动 I/O 端口。

4.2 结构框图

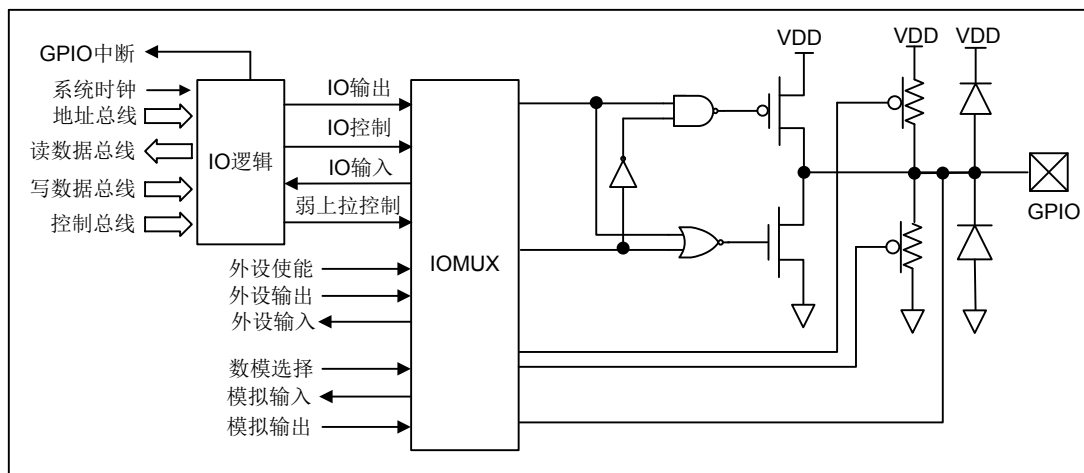


图 4-1 IO 端口电流结构图

4.3 外部端口中断

支持 12 个外部端口中断 (PINT0~PINT11)，其中 PINT0~PINT11 有各自独立的中断向量 IRQ0~IRQ11。

每个外部端口中断，均支持上升沿、下降沿和电平变化三种触发方式，分别通过 GPIO 端口上升沿中断使能寄存器 (GPIO_ERIE)，GPIO 端口下降沿中断使能寄存器 (GPIO_EFIE)，GPIO 端口电平变化中断使能寄存器 (GPIO_LVIE)，对每个外部端口中断标志是否触发外部端口中断请求进行配置。

4.4 特殊功能寄存器

GPIO 端口数据寄存器 (GPIO_DATA)

偏移地址: 00_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留				DATA<11:0>											

—	bit31-12	—	—
DATA<11:0>	bit11-0	R/W	GPIO 端口输入/输出电平 0: 低电平 1: 高电平

GPIO 端口输出置位寄存器 (GPIO_DATABSR)

偏移地址: 04_H

复位值: xxxxxxxx_xxxxxxxx_xxxxxxxx_xxxxxxxx_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留				DATABSR <11:0>											

—	bit31-12	—	—
DATABSR <11:0>	bit11-0	W	GPIO 端口输出置位选择 0: 不改变输出电平 1: 相应端口输出高电平

GPIO 端口输出清零寄存器 (GPIO_DATABCR)

偏移地址: 08_H

复位值: xxxxxxxx_xxxxxxxx_xxxxxxxx_xxxxxxxx_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留				DATABCR <11:0>											

—	bit31-12	—	—
DATABCR <11:0>	bit11-0	W	GPIO 端口输出清零选择 0: 不改变输出电平 1: 相应端口输出低电平

GPIO 端口输出翻转寄存器 (GPIO_DATABRR)

偏移地址: 0C_H

复位值: xxxxxxxx_xxxxxxxx_xxxxxxxx_xxxxxxxx_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留				DATABRR <11:0>											

—	bit31-12	—	—
DATABRR <11:0>	bit11-0	W	GPIO 端口输出翻转选择 0: 不改变输出电平 1: 相应端口输出翻转

GPIO 端口方向控制寄存器 (GPIO_DIR)

偏移地址: 10_H

复位值: 11111111_11111111_11111111_11111111_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留				DIR <11:0>											

—	bit31-12	—	—
DIR <11:0>	bit11-0	W	GPIO 端口方向控制位 0: 输出 1: 输入

GPIO 端口方向置位寄存器 (GPIO_DIRBSR)

偏移地址: 14_H

复位值: xxxxxxxx_xxxxxxxx_xxxxxxxx_xxxxxxxx_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留				DIRBSR<11:0>											

—	bit31-12	—	—
DIRBSR <11:0>	bit11-0	W	GPIO 端口方向置位选择 0: 不改变端口方向 1: 相应端口方向设为输入

GPIO 端口方向清零寄存器 (GPIO_DIRBCR)

偏移地址: 18_H

复位值: xxxxxxxx_xxxxxxxx_xxxxxxxx_xxxxxxxx_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留				DIRBCR<11:0>											

—	bit31-12	—	—
DIRBCR <11:0>	bit11-0	W	GPIO 端口方向清零选择 0: 不改变端口方向 1: 相应端口方向设为输出

GPIO 端口方向翻转寄存器 (GPIO_DIRBRR)

偏移地址: 1C_H

复位值: XXXXXXXX_XXXXXXXX_XXXXXXXX_XXXXXXXX_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留				DIRBRR<11:0>											

—	bit31-12	—	—
DIRBRR <11:0>	bit11-0	W	GPIO 端口方向翻转选择 0: 不改变端口方向 1: 相应端口方向翻转

GPIO 端口上升沿中断标志寄存器 (GPIO_ERIF)

偏移地址: 20_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留				ERIF<11:0>											

—	bit31-12	—	—
ERIF <11:0>	bit11-0	R/W	GPIO 端口上升沿中断标志位 0: 无中断 1: 有中断, 可软件写 0 清除

GPIO 端口下降沿中断标志寄存器 (GPIO_EFIF)

偏移地址: 24_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留				EFIF<11:0>											

—	bit31-12	—	—
EFIF <11:0>	bit11-0	R/W	GPIO 端口下降沿中断标志位 0: 无中断 1: 有中断, 可软件写 0 清除

GPIO 端口电平变化中断标志寄存器 (GPIO_LVIF)

偏移地址: 28_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留				LVIF<11:0>											

—	bit31-12	—	—
LVIF <11:0>	bit11-0	R/W	GPIO 端口电平变化中断标志位 0: 无中断 1: 有中断, 可软件写 0 清除

GPIO 端口上升沿中断使能寄存器 (GPIO_ERIE)

偏移地址: 30_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留				ERIE<11:0>											

—	bit31-12	—	—
ERIE <11:0>	bit11-0	R/W	GPIO 端口上升沿中断使能位 0: 禁止 1: 使能

GPIO 端口下降沿中断使能寄存器 (GPIO_EFIE)

偏移地址: 34_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留				EFIE<11:0>											

—	bit31-12	—	—
EFIE <11:0>	bit11-0	R/W	GPIO 端口下降沿中断使能位 0: 禁止 1: 使能

GPIO 端口电平变化中断使能寄存器 (GPIO_LVIE)

偏移地址: 38_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留				LVIE<11:0>											

—	bit31-12	—	—
LVIE <11:0>	bit11-0	R/W	GPIO 端口电平变化中断使能位 0: 禁止 1: 使能

注: GPIO 端口中断禁止时, 端口信号变化时, 仍会置起对应的端口中断标志位, 只是不会产生中断请求。

外设复用管脚输入信号滤波控制寄存器 (GPIO_FLTCON)

偏移地址: 40_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留	FLT_CHS<2:0>			FLT_STAT	FLT_EN	FLT_TIME<9:0>									

—	bit31-15	—	—
FLT_CHS<2:0>	bit14-12	R/W	外设复用管脚输入信号滤波选择位 只有被选中的外设复用管脚输入信号才会被滤波: 000: T16N0CK0/T16N0IN0 001: T16N1CK0/T16N1IN0 010: T32N0CK0/T32N0IN0 011: 未用 100: T16N0CK1/T16N0IN1 101: T16N1CK1/T16N1IN1 110: T32N0CK1/T32N0IN1 111: 未用
FLT_STAT	bit11	R	外设复用管脚输入信号滤波后状态位 0: 低电平 1: 高电平
FLT_EN	bit10	R/W	外设复用管脚输入信号滤波使能位 0: 禁止 1: 使能
FLT_TIME<9:0>	bit9-0	R/W	外设复用管脚输入信号滤波时间控制位

			以一个 PCLK 时钟周期 T 为时间单位： 0x000: - 0x001: 1T (100ns@10MHz) 0x010: 2T (200ns@10MHz) 0x3FE: 1022T 0x3FF: -
--	--	--	---

注：外设复用管脚，是指 GPIO 端口复用为外设模块输入功能，或用作外部端口中断输入功能。

GPIO 端口 20ns 滤波使能寄存器 (GPIO_FLTEN)

偏移地址: 44_H

复位值: 11111111_11111111_11111111_11111111_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留				FLTEN <11:0>											

—	bit31-12	—	—
FLTEN<11:0>	bit11-0	R/W	GPIO 端口 20ns 滤波使能位 0: 禁止 1: 使能

GPIO0 端口工作控制寄存器 (GPIO_MOD0)

偏移地址: 80_H

复位值: 00000000_00000000_00000000_00000100_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DS	WPS	WPE	ODE	-	INE	FUNC<1:0>	

—	bit31-8	—	—
DS	bit7	R/W	端口输出驱动能力选择位 0: 普通电流驱动 1: 强电流驱动
WPS	bit6	R/W	端口弱上拉/下拉选择位 (仅在 WPE 使能时有效) 0: 弱上拉 1: 弱下拉
WPE	bit5	R/W	端口弱上拉/下拉使能位 0: 禁止

			1: 使能
ODE	bit4	R/W	端口输出开漏使能位 0: 禁止, 端口为推挽输出 1: 使能, 端口为开漏输出
-	bit3	-	-
INE	bit2	-	管脚数字输入功能使能位 0: 禁止 1: 使能
FUNC<1:0>	bit1-0	R/W	端口复用功能控制位 00: 通用 I/O 端口 01: 通用 I/O 端口 10: T16N0CK0/T16N0IN0/T16N0OUT0 端口, (T16N0CK0/T16N0IN0 功能需在 GPIO_MOD2.FUNC 设置为通用 I/O 端口时有效) 11: 通用 I/O 端口

GPIO1 端口工作控制寄存器 (GPIO_MOD1)

偏移地址: 84_H

复位值: 00000000_00000000_00000000_00000100_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DS	WPS	WPE	ODE	-	INE	FUNC<1:0>	

—	bit31-8	—	—
DS	bit7	R/W	端口输出驱动能力选择位 0: 普通电流驱动 1: 强电流驱动
WPS	bit6	R/W	端口弱上拉/下拉选择位 (仅在 WPE 使能时有效) 0: 弱上拉 1: 弱下拉
WPE	bit5	R/W	端口弱上拉/下拉使能位 0: 禁止 1: 使能
ODE	bit4	R/W	端口输出开漏使能位 0: 禁止, 端口为推挽输出 1: 使能, 端口为开漏输出
-	bit3	-	-
INE	bit2	-	管脚数字输入功能使能位 0: 禁止

			1: 使能
FUNC<1:0>	bit1-0	R/W	<p>端口复用功能控制位</p> <p>00: 通用 I/O 端口</p> <p>01: 通用 I/O 端口</p> <p>10: T16N1CK0/T16N1IN0/T16N1OUT0 (T16N1CK0/T16N1IN0 功能需在 GPIO_MOD3.FUNC 设置为通用 I/O 端口时有效)</p> <p>11: 通用 I/O 端口</p>

GPIO2 端口工作控制寄存器 (GPIO_MOD2)

偏移地址: 88_H

复位值: 00000000_00000000_00000000_00000100_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DS	WPS	WPE	ODE	-	INE	FUNC<1:0>	

—	bit31-8	—	—
DS	bit7	R/W	<p>端口输出驱动能力选择位</p> <p>0: 普通电流驱动</p> <p>1: 强电流驱动</p>
WPS	bit6	R/W	<p>端口弱上拉/下拉选择位 (仅在 WPE 使能时有效)</p> <p>0: 弱上拉</p> <p>1: 弱下拉</p>
WPE	bit5	R/W	<p>端口弱上拉/下拉使能位</p> <p>0: 禁止</p> <p>1: 使能</p>
ODE	bit4	R/W	<p>端口输出开漏使能位</p> <p>0: 禁止, 端口为推挽输出</p> <p>1: 使能, 端口为开漏输出</p>
-	bit3	-	-
INE	bit2	-	<p>管脚数字输入功能使能位</p> <p>0: 禁止</p> <p>1: 使能</p>
FUNC<1:0>	bit1-0	R/W	<p>端口复用功能控制位</p> <p>00: 通用 I/O 端口</p> <p>01: T16N0CK0/T16N0IN0/T16N0OUT0 端口</p> <p>10: 通用 I/O 端口</p> <p>11: CF1 端口</p>

GPIO3 端口工作控制寄存器 (GPIO_MOD3)

偏移地址: 8C_H

复位值: 00000000_00000000_00000000_00000100_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DS	WPS	WPE	ODE	-	INE	FUNC<1:0>	

—	bit31-8	—	—
DS	bit7	R/W	端口输出驱动能力选择位 0: 普通电流驱动 1: 强电流驱动
WPS	bit6	R/W	端口弱上拉/下拉选择位 (仅在 WPE 使能时有效) 0: 弱上拉 1: 弱下拉
WPE	bit5	R/W	端口弱上拉/下拉使能位 0: 禁止 1: 使能
ODE	bit4	R/W	端口输出开漏使能位 0: 禁止, 端口为推挽输出 1: 使能, 端口为开漏输出
-	bit3	-	-
INE	bit2	-	管脚数字输入功能使能位 0: 禁止 1: 使能
FUNC<1:0>	bit1-0	R/W	端口复用功能控制位 00: 通用 I/O 端口 01: T16N1CK0/T16N1IN0/T16N1OUT0 端口 10: UART0_TX 端口 11: ZX 端口

GPIO4 端口工作控制寄存器 (GPIO_MOD4)

偏移地址: 90_H

复位值: 00000000_00000000_00000000_00000100_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DS	WPS	WPE	ODE	-	INE	FUNC<1:0>	

—	bit31-8	—	—
---	---------	---	---

DS	bit7	R/W	端口输出驱动能力选择位 0: 普通电流驱动 1: 强电流驱动
WPS	bit6	R/W	端口弱上拉/下拉选择位 (仅在 WPE 使能时有效) 0: 弱上拉 1: 弱下拉
WPE	bit5	R/W	端口弱上拉/下拉使能位 0: 禁止 1: 使能
ODE	bit4	R/W	端口输出开漏使能位 0: 禁止, 端口为推挽输出 1: 使能, 端口为开漏输出
-	bit3	-	-
INE	bit2	-	管脚数字输入功能使能位 0: 禁止 1: 使能
FUNC<1:0>	bit1-0	R/W	端口复用功能控制位 00: 通用 I/O 端口 01: T16N0CK1/T16N0IN1/T16N0OUT1 端口 10: CF1 11: 通用 I/O 端口

GPIO5 端口工作控制寄存器 (GPIO_MOD5)

偏移地址: 94_H

复位值: 00000000_00000000_00000000_00000100_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DS	WPS	WPE	ODE	-	INE	FUNC<1:0>	

—	bit31-8	—	—
DS	bit7	R/W	端口输出驱动能力选择位 0: 普通电流驱动 1: 强电流驱动
WPS	bit6	R/W	端口弱上拉/下拉选择位 (仅在 WPE 使能时有效) 0: 弱上拉 1: 弱下拉
WPE	bit5	R/W	端口弱上拉/下拉使能位 0: 禁止 1: 使能

ODE	bit4	R/W	端口输出开漏使能位 0: 禁止, 端口为推挽输出 1: 使能, 端口为开漏输出
-	bit3	-	-
INE	bit2	-	管脚数字输入功能使能位 0: 禁止 1: 使能
FUNC<1:0>	bit1-0	R/W	端口复用功能控制位 00: 通用 I/O 端口 01: T16N1CK1/T16N1IN1/T16N1OUT1 端口 10: ZX 端口 11: 通用 I/O 端口

GPIO6 端口工作控制寄存器 (GPIO_MOD6)

偏移地址: 98_H

复位值: 00000000_00000000_00000000_00000100_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DS	WPS	WPE	ODE	-	INE	FUNC<1:0>	

—	bit31-8	—	—
DS	bit7	R/W	端口输出驱动能力选择位 0: 普通电流驱动 1: 强电流驱动
WPS	bit6	R/W	端口弱上拉/下拉选择位 (仅在 WPE 使能时有效) 0: 弱上拉 1: 弱下拉
WPE	bit5	R/W	端口弱上拉/下拉使能位 0: 禁止 1: 使能
ODE	bit4	R/W	端口输出开漏使能位 0: 禁止, 端口为推挽输出 1: 使能, 端口为开漏输出
-	bit3	-	-
INE	bit2	-	管脚数字输入功能使能位 0: 禁止 1: 使能
FUNC<1:0>	bit1-0	R/W	端口复用功能控制位 00: 通用 I/O 端口 01: UART0_RX 端口

			10: T32N0CK0/T32N0IN0/T32N0OUT0 端口 (T32N0CK0/T32N0IN0 功能需在 GPIO_MOD8.FUNC 设置为通用 I/O 端口时有效) 11: 通用 I/O 端口
--	--	--	---

GPIO7 端口工作控制寄存器 (GPIO_MOD7)

偏移地址: 9C_H

复位值: 00000000_00000000_00000000_00000100_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DS	WPS	WPE	ODE	-	INE	FUNC<1:0>	

—	bit31-8	—	—
DS	bit7	R/W	端口输出驱动能力选择位 0: 普通电流驱动 1: 强电流驱动
WPS	bit6	R/W	端口弱上拉/下拉选择位 (仅在 WPE 使能时有效) 0: 弱上拉 1: 弱下拉
WPE	bit5	R/W	端口弱上拉/下拉使能位 0: 禁止 1: 使能
ODE	bit4	R/W	端口输出开漏使能位 0: 禁止, 端口为推挽输出 1: 使能, 端口为开漏输出
-	bit3	-	-
INE	bit2	-	管脚数字输入功能使能位 0: 禁止 1: 使能
FUNC<1:0>	bit1-0	R/W	端口复用功能控制位 00: 通用 I/O 端口 01: UART0_TX0 端口 10: T32N0CK1/T32N0IN1/T32N0OUT1 端口 (T32N0CK1/T32N0IN1 功能需在 GPIO_MOD9.FUNC 设置为通用 I/O 端口时有效) 11: 通用 I/O 端口

注 1: GPIO7FUNC=01 时, UART0 的 TX 数据被 T16N0 PWM 脉冲的低电平调制后, 再输出到 GPIO7 端口。
 注 2: GPIO7FUNC=11 时, UART0 的 TX 数据被 T16N0 PWM 脉冲的高电平调制后, 再输出到 GPIO7 端口。
 注 3: GPIO7FUNC=10 时, UART0 的 TX 数据直接输出到 GPIO7 端口。

GPIO8 端口工作控制寄存器 (GPIO_MOD8)

偏移地址: A0_H

复位值: 00000000_00000000_00000000_00000100_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DS	WPS	WPE	ODE	-	INE	FUNC<1:0>	

—	bit31-8	—	—
DS	bit7	R/W	端口输出驱动能力选择位 0: 普通电流驱动 1: 强电流驱动
WPS	bit6	R/W	端口弱上拉/下拉选择位 (仅在 WPE 使能时有效) 0: 弱上拉 1: 弱下拉
WPE	bit5	R/W	端口弱上拉/下拉使能位 0: 禁止 1: 使能
ODE	bit4	R/W	端口输出开漏使能位 0: 禁止, 端口为推挽输出 1: 使能, 端口为开漏输出
-	bit3	-	-
INE	bit2	-	管脚数字输入功能使能位 0: 禁止 1: 使能
FUNC<1:0>	bit1-0	R/W	端口复用功能控制位 00: 通用 I/O 端口 01: T32N0CK0/T32N0IN0/T32N0OUT0 端口 10: UART0_RX 端口 (需在 GPIO_MOD6.FUNC 设置为非 UART0_RX 端口时有效) 11: 通用 I/O 端口

GPIO9 端口工作控制寄存器 (GPIO_MOD9)

偏移地址: A4_H

复位值: 00000000_00000000_00000000_00000100_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DS	WPS	WPE	ODE	-	INE	FUNC<1:0>	

—	bit31-8	—	—
DS	bit7	R/W	端口输出驱动能力选择位 0: 普通电流驱动 1: 强电流驱动
WPS	bit6	R/W	端口弱上拉/下拉选择位 (仅在 WPE 使能时有效) 0: 弱上拉 1: 弱下拉
WPE	bit5	R/W	端口弱上拉/下拉使能位 0: 禁止 1: 使能
ODE	bit4	R/W	端口输出开漏使能位 0: 禁止, 端口为推挽输出 1: 使能, 端口为开漏输出
-	bit3	-	-
INE	bit2	-	管脚数字输入功能使能位 0: 禁止 1: 使能
FUNC<1:0>	bit1-0	R/W	端口复用功能控制位 00: 通用 I/O 端口 01: T32N0CK1/T32N0IN1/T32N0OUT1 端口 10: UART0_TX 端口 11: 通用 I/O 端口

GPIO10 端口工作控制寄存器 (GPIO_MOD10)

偏移地址: A8_H

复位值: 00000000_00000000_00000000_00000100_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DS	WPS	WPE	ODE	-	INE	FUNC<1:0>	

—	bit31-8	—	—
---	---------	---	---

DS	bit7	R/W	端口输出驱动能力选择位 0: 普通电流驱动 1: 强电流驱动
WPS	bit6	R/W	端口弱上拉/下拉选择位 (仅在 WPE 使能时有效) 0: 弱上拉 1: 弱下拉
WPE	bit5	R/W	端口弱上拉/下拉使能位 0: 禁止 1: 使能
ODE	bit4	R/W	端口输出开漏使能位 0: 禁止, 端口为推挽输出 1: 使能, 端口为开漏输出
-	bit3	-	-
INE	bit2	-	管脚数字输入功能使能位 0: 禁止 1: 使能
FUNC<1:0>	bit1-0	R/W	端口复用功能控制位 00: 通用 I/O 端口 01: CF1 端口 10: T16N0CK1/T16N0IN1/T16N0OUT1 端口 (T16N0CK1/T16N0IN1 功能需在 GPIO_MOD5.FUNC 设置为通用 I/O 端口时有效) 11: 通用 I/O 端口

GPIO11 端口工作控制寄存器 (GPIO_MOD11)

偏移地址: AC_H

复位值: 00000000_00000000_00000000_00000100_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DS	WPS	WPE	ODE	-	INE	FUNC<1:0>	

—	bit31-8	—	—
DS	bit7	R/W	端口输出驱动能力选择位 0: 普通电流驱动 1: 强电流驱动
WPS	bit6	R/W	端口弱上拉/下拉选择位 (仅在 WPE 使能时有效) 0: 弱上拉 1: 弱下拉

WPE	bit5	R/W	端口弱上拉/下拉使能位 0: 禁止 1: 使能
ODE	bit4	R/W	端口输出开漏使能位 0: 禁止, 端口为推挽输出 1: 使能, 端口为开漏输出
-	bit3	-	-
INE	bit2	-	管脚数字输入功能使能位 0: 禁止 1: 使能
FUNC<1:0>	bit1-0	R/W	端口复用功能控制位 00: 通用 I/O 端口 01: ZX 端口 10: T16N1CK1/T16N1IN1/T16N1OUT1 端口 (T16N1CK1/T16N1IN1 功能需在 GPIO_MOD5.FUNC 设置为通用 I/O 端口时有效) 11: 通用 I/O 端口

第5章 外设

5.1 定时器/计数器

5.1.1 16 位定时器/计数器 (T16N0/T16N1)

以 T16N0 为例, T16N1 同 T16N0。

5.1.1.1 概述

- ◇ 支持定时/计数工作模式可配置
- ◇ 支持 1 组 16 位可配置定时/计数寄存器 T16N_CNT;
- ◇ 支持 1 组 8 位可配置预分频器计数匹配寄存器 T16N_PREMAT;
- ◇ 支持 4 组 16 位计数匹配寄存器 T16N_MAT0/T16N_MAT1/T16N_MAT2/T16N_MAT3, 计数匹配后支持下列操作:
 - 产生中断
 - 支持 T16N_CNT 计数寄存器三种操作: 保持, 清 0, 或继续计数
 - 支持 T16N0OUT0/T16N0OUT1 端口四种操作: 保持, 清 0, 置 1, 或取反
- ◇ 支持输入捕捉功能
 - 支持捕捉边沿选择
 - 支持捕捉次数可配置
- ◇ 支持输出调制功能 PWM

5.1.1.2 结构框图

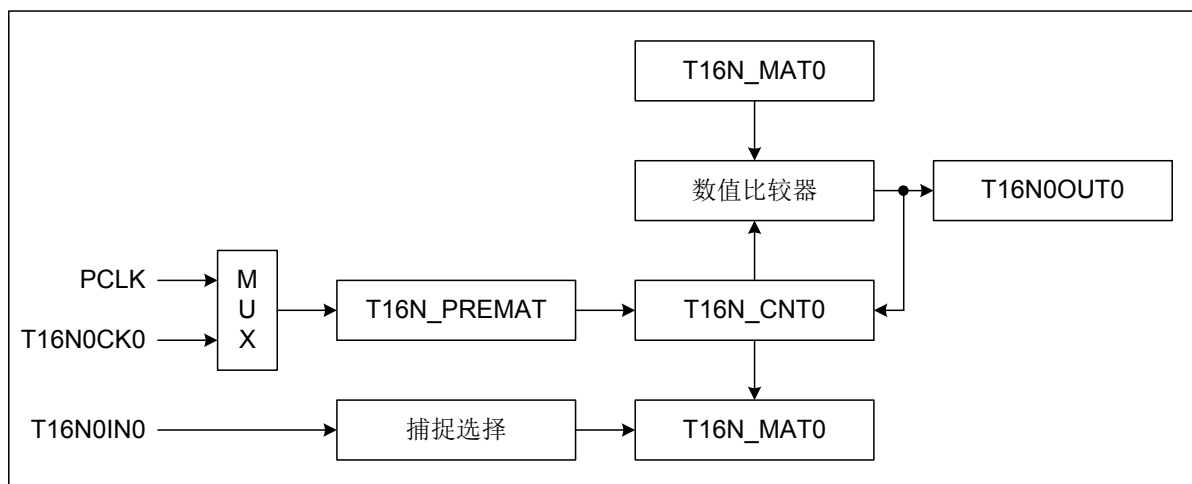


图 5-1 T16N 电路结构框图

5.1.1.3 T16N 定时/计数功能

设置 MOD<1:0>=00 或 01, T16N 工作在定时/计数模式。

设置 EN=1, 使能 T16N, 计数值寄存器 T16N_CNT 从预设值开始累加计数。

设置 CS, 选择计数时钟源。时钟源为内部时钟 PCLK 时, 为定时模式, 时钟源为外部时钟 T16N0CK0/T16N0CK1 端口输入时, 为计数模式。

设置 SYNC，选择外部时钟 T16N0CK0/T16N0CK1 是否被内部时钟 PCLK 同步。当选择外部时钟被同步时，为同步计数模式，否则为异步计数模式。同步计数模式时，T16N0CK0/T16N0CK1 端口输入的高/低电平脉宽必须分别大于 2 个 PCLK 时钟周期。

设置 EDGE，选择外部时钟计数方式：上升沿计数，下降沿计数，或上升/下降沿均计数，其中上升/下降沿均计数只适用于同步计数模式。

设置 MAT0S/MAT1S/MAT2S/MAT3S<1:0>，选择计数匹配后 T16N_CNT 计数值寄存器的工作状态：

MAT0S/MAT1S/MAT2S/MAT3S<1:0>=00：当 T16N_CNT 计数值匹配 T16N_MAT0/T16N_MAT1/T16N_MAT2/T16N_MAT3 时，继续累加计数，不产生中断，当计数到 0xFFFF 后，下一次累加计数溢出，T16N_CNT 的值为 0x0000，并产生中断，重新开始累加计数。

MAT0S/MAT1S/MAT2S/MAT3S<1:0>=01：当 T16N_CNT 计数值匹配 T16N_MAT0/T16N_MAT1/T16N_MAT2/T16N_MAT3 时，计数值将保持，即在下一个计数时钟（经过预分频之后的时钟）到来时，T16N_CNT 不再累加计数，只产生中断。

MAT0S/MAT1S/MAT2S/MAT3S<1:0>=10：当 T16N_CNT 计数值匹配 T16N_MAT0/T16N_MAT1/T16N_MAT2/T16N_MAT3 时，计数值在下一个计数时钟（经过预分频之后的时钟）到来时被清 0，并产生中断，重新开始累加计数。

MAT0S/MAT1S/MAT2S/MAT3S<1:0>=11：当 T16N_CNT 计数值匹配 T16N_MAT0/T16N_MAT1/T16N_MAT2/T16N_MAT3 时，继续累加计数，并在下一个计数时钟（经过预分频之后的时钟）到来时，产生中断，当计数到 0xFFFF_H，下一次累加计数溢出，T16N_CNT 的值为 0x0000，并产生中断，重新开始累加计数。

举例说明：T16N_CNT 计数值匹配 T16N_MAT0/T16N_MAT1/T16N_MAT2/T16N_MAT3 后的工作方式

T16N_MAT0<15:0>=0x0002，MAT0S<1:0>=00，继续计数，不产生中断；

T16N_MAT1<15:0>=0x0004，MAT1S<1:0>=11，继续计数，产生中断；

T16N_MAT2<15:0>=0x0006，MAT2S<1:0>=10，清 0，产生中断，重新计数。

预分频设置为 1:1，采用内部 PCLK 时钟源。计数匹配功能示意图如下所示：

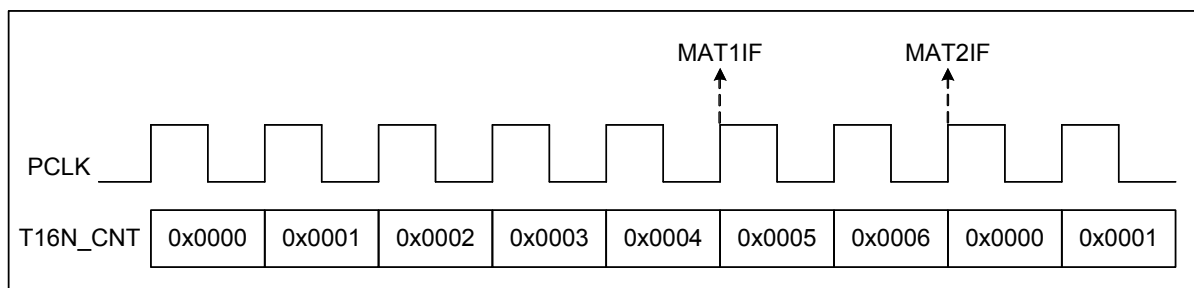


图 5-2 T16N 计数匹配功能示意图

5.1.1.4 T16N输入捕捉功能

设置 MOD<1:0>=10，使 T16N 工作在捕捉模式。

在捕捉工作模式下，需设置 CS<1:0>=00，使 T16N_CNT 采用内部 PCLK 时钟源计数；并且设置 MAT0S/MAT1S/MAT2S/MAT3S <1:0>=00，计数匹配不影响 T16N_CNT 的工作。

对端口 T16N0IN0 和 T16N0IN1 的状态进行捕捉检测。

当 T16N0IN0 端口的状态变化符合所设定的捕捉事件时，将 T16N_CNT 的当前值装载到 T16N_MAT0 寄存器中，产生 T16N_CAP0IF 中断，并将 T16N_CNT 清零。

当 T16N0IN1 端口的状态变化符合所设定的捕捉事件时，将 T16N_CNT 的当前值装载到 T16N_MAT1 寄存器中，产生 CAP1IF 中断，并将 T16N_CNT 清零。

当 T16N_CNT 计数直到溢出时，仍未检测到设定的捕捉事件，T16N_CNT 的值被清零，并重新开始累加计数。

设置 CAPPE 和 CAPNE，选择 T16N0IN0 和 T16N0IN1 端口信号的捕捉事件：捕捉上升沿，捕捉下降沿，捕捉上升沿/下降沿。

设置 CAPIS0，选择 T16N0IN0 是否作为捕捉输入端口；设置 CAPIS1，选择 T16N0IN1 是否作为捕捉输入端口；可同时选择两个端口作为捕捉输入端口。

设置 CAPT，可选择捕捉事件发生的次数。

举例说明：捕捉 T16N0IN0 端口上升沿/下降沿，捕捉 8 次；预分频设置为 1:1。

MOD<1:0>=10，CS<1:0>=00，MAT0S<1:0>=00，

CAPPE=1，CAPNE=1，CAPIS0=1，CAPT<3:0>=0111。

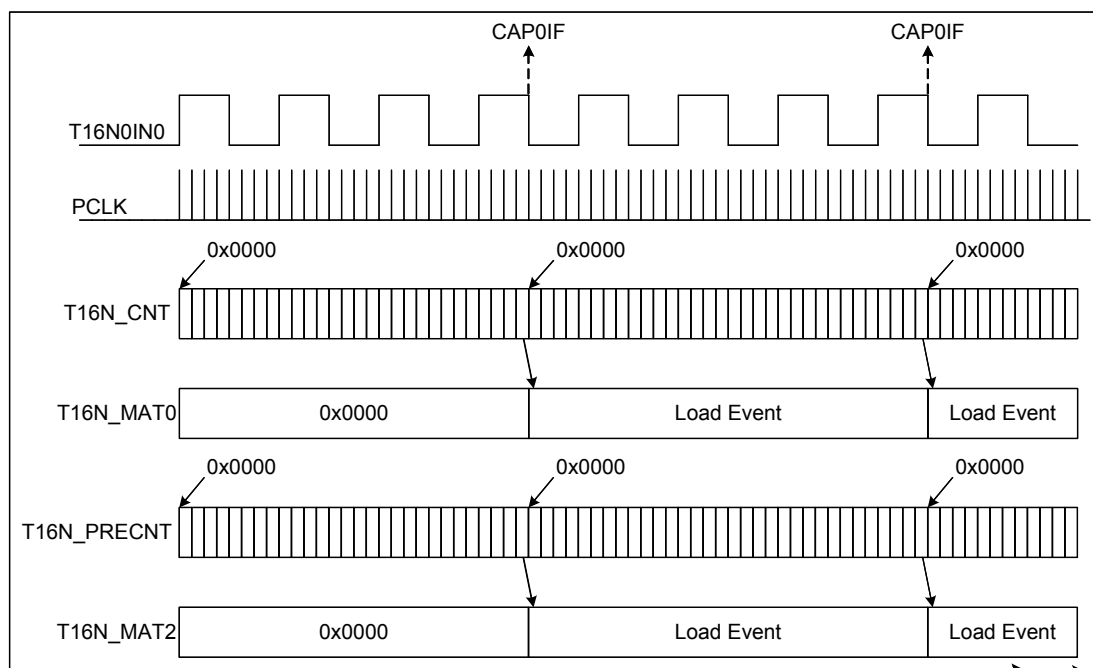


图 5-3 T16N 捕捉功能示意图

在捕捉工作模式下，修改 T16N 预分频器计数匹配寄存器 T16N_PREMAT 时，预分频器计数不会被清零。因此，首次捕捉可以从一个非零预分频器计数开始。当捕捉事件匹配发生时，产生的中断标志位必须通过软件清除，并及时读取捕捉到 T16N_MAT0/T16N_MAT1/T16N_MAT2/T16N_MAT3 寄存器的值，在下次捕捉事件发生时，T16N_MAT0/T16N_MAT1/T16N_MAT2/T16N_MAT3 寄存器会装载为新的计数值。

5.1.1.5 T16N 输出调制功能

设置 MOD<1:0>=11，使 T16N 工作在调制模式。

在调制工作模式下，需设置 CS<1:0>=00，使 T16N_CNT 采用内部 PCLK 时钟源计数。

设置 MOE0，选择 T16N0OUT0 是否使能为匹配输出端口，使能时启用 T16N_MAT0/T16N_MAT1 匹配寄存器和 T16N_CNT 进行匹配；设置 MOE1，选择 T16N0OUT1 是否使能为匹配输出端口，使能时启用 T16N_MAT2/T16N_MAT3 匹配寄存器和 T16N_CNT 进行匹配。

设置 MOM0/MOM1/MOM2/MOM3<1:0>，选择计数匹配发生时，对 T16N_OUT 端口的影响：保持，清 0，置 1，取反。

举例说明：在 T16N_OUT0 和 T16N_OUT1 端口，产生双边 PWM 波形。

MOE0=1，MOE1=1；T16N_OUT0 和 T16N_OUT1 匹配输出端口使能

MOM0<1:0>=10；T16N_MAT0 匹配，T16N_OUT0 输出高电平

MOM1<1:0>=01；T16N_MAT1 匹配，T16N_OUT0 输出低电平

MOM2<1:0>=10；T16N_MAT2 匹配，T16N_OUT1 输出高电平

MOM3<1:0>=01；T16N_MAT3 匹配，T16N_OUT1 输出低电平

T16N_MAT0 = 0x0002；T16N_MAT1 = 0x0004；

T16N_MAT2 = 0x0006；T16N_MAT3 = 0x0008；

MOD<1:0>=11；T16N 设置为调制输出

MAT0S<1:0>=11；T16N_CNT 继续计数，并产生中断

MAT1S<1:0>=11；T16N_CNT 继续计数，并产生中断

MAT2S<1:0>=11；T16N_CNT 继续计数，并产生中断

MAT3S<1:0>=10；T16N_CNT 清 0，并产生中断

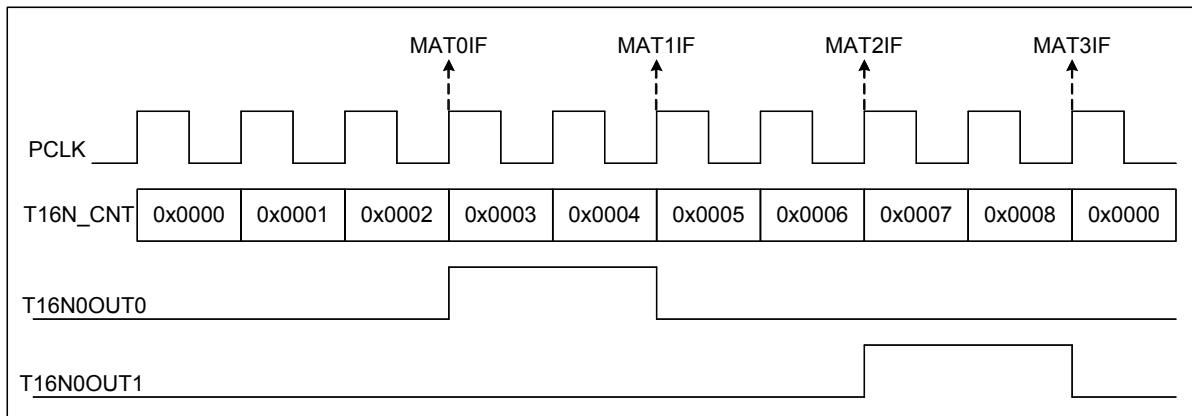


图 5-4 T16N 输出调制功能示意图

在调制工作模式下，配置 T16N 预分频器计数匹配寄存器 T16N_PREMAT，可以控制 PWM 调制脉冲周期和精度。

5.1.1.6 特殊功能寄存器

T16N 计数值寄存器 (T16N_CNT)

偏移地址: 00_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CNT<15:0>															

—	bit31-16	—	—
CNT<15:0>	bit 15-0	R/W	T16N计数值

T16N 控制寄存器 0 (T16N_CON0)

偏移地址: 04_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
保留															ASYWEN	
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
MAT3S<1:0> >		MAT2S<1:0> >		MAT1S<1:0> >		MAT0S<1:0> >		MOD<1:0>		EDGE<1:0>		SYNC		CS<1:0>		EN

—	bit 31~17	—	未使用
ASYWEN	bit 16	R/W	外部时钟异步计数模式下，对计数器的写使能位 0：禁止写 T16N_CNT 和 T16N_PRECNT，如果强制写，有可能写操作不成功 1：使能写 T16N_CNT 和 T16N_PRECNT

MAT3S<1:0>	bit 15~14	R/W	<p>T16N_CNT 匹配 T16N_MAT3 后的工作模式选择位</p> <p>00: T16N_CNT 继续计数, 不产生中断 01: T16N_CNT 保持, 产生中断 10: T16N_CNT 清 0 并重新计数, 产生中断 11: T16N_CNT 继续计数, 产生中断</p>
MAT2S<1:0>	bit 13~12	R/W	<p>T16N_CNT 匹配 T16N_MAT2 后的工作模式选择位</p> <p>00: T16N_CNT 继续计数, 不产生中断 01: T16N_CNT 保持, 产生中断 10: T16N_CNT 清 0 并重新计数, 产生中断 11: T16N_CNT 继续计数, 产生中断</p>
MAT1S<1:0>	bit 11~10	R/W	<p>T16N_CNT 匹配 T16N_MAT1 后的工作模式选择位</p> <p>00: T16N_CNT 继续计数, 不产生中断 01: T16N_CNT 保持, 产生中断 10: T16N_CNT 清 0 并重新计数, 产生中断 11: T16N_CNT 继续计数, 产生中断</p>
MAT0S<1:0>	bit 9~8	R/W	<p>T16N_CNT 匹配 T16N_MAT0 后的工作模式选择位</p> <p>00: T16N_CNT 继续计数, 不产生中断 01: T16N_CNT 保持, 产生中断 10: T16N_CNT 清 0 并重新计数, 产生中断 11: T16N_CNT 继续计数, 产生中断</p>
MOD<1:0>	bit 7~6	R/W	<p>工作模式选择位</p> <p>00: 定时/计数模式 01: 定时/计数模式 10: 捕捉模式 11: 调制模式</p>
EDGE<1:0>	bit 5~4	R/W	<p>外部时钟计数边沿选择位</p> <p>00: 上升沿计数 01: 下降沿计数 10: 上升沿/下降沿均计数 (仅同步计数模式) 11: 上升沿/下降沿均计数 (仅同步计数模式)</p>
SYNC	bit 3	R/W	<p>外部时钟同步使能位</p> <p>0: 不同步外部时钟 T16N0CK0/T16N0CK1, 为异步计数模式 1: 通过 PCLK 对外部时钟 T16N0CK0/T16N0CK1 同步, 为同步计数模式, 外部时钟的高/低电平至少保持 2 个 PCLK 时钟周期</p>

CS<1:0>	bit 2~1	R/W	T16N 计数时钟源选择位 00: 内部时钟 PCLK 01: 外部时钟 T16N0CK0 10: 外部时钟 T16N0CK1 11: 内部时钟 PCLK
EN	bit 0	R/W	T16N 使能位 0: 禁止 1: 使能

注：PCLK 为芯片内部外设模块时钟源，时钟频率与芯片系统时钟频率相同。

T16N 控制寄存器 1 (T16N_CON1)

偏移地址：08_H

复位值：00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
MOM3<1:0>		MOM2<1:0>		MOM1<1:0>		MOM0<1:0>		保留						MOE	MOE
														1	0
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								CAPT<3:0>			CAPI	CAPI	CAP	CAP	
											S1	S0	NE	PE	

MOM3<1:0>	bit31-30	R/W	T16N_MAT3 匹配后的端口 1 工作模式选择位 00: 匹配端口保持 01: 匹配端口清 0 10: 匹配端口置 1 11: 匹配端口取反
MOM2<1:0>	bit29-28	R/W	T16N_MAT2 匹配后的端口 1 工作模式选择位 00: 匹配端口保持 01: 匹配端口清 0 10: 匹配端口置 1 11: 匹配端口取反
MOM1<1:0>	bit27-26	R/W	T16N_MAT1 匹配后的端口 0 工作模式选择位 00: 匹配端口保持 01: 匹配端口清 0 10: 匹配端口置 1 11: 匹配端口取反
MOM0<1:0>	bit25-24	R/W	T16N_MAT0 匹配后的端口 0 工作模式选择位 00: 匹配端口保持 01: 匹配端口清 0 10: 匹配端口置 1 11: 匹配端口取反
—	bit23-18	—	—
MOE1	bit17	R/W	输出端口 1 使能位

			0: 禁止 1: 使能
MOE0	bit16	R/W	输出端口 0 使能位 0: 禁止 1: 使能
—	bit15-8	—	—
CAPT<3:0>	bit7-4	R/W	捕捉次数控制位 0: 捕捉 1 次后, 产生装载动作 1: 捕捉 2 次后, 产生装载动作 2: 捕捉 3 次后, 产生装载动作 F: 捕捉 16 次后, 产生装载动作
CAPIS1	bit3	R/W	捕捉输入端口 1 使能位 0: 禁止 1: 使能
CAPIS0	bit2	R/W	捕捉输入端口 0 使能位 0: 禁止 1: 使能
CAPNE	bit1	R/W	下降沿捕捉使能位 0: 禁止 1: 使能
CAPPE	bit0	R/W	上升沿捕捉使能位 0: 禁止 1: 使能

T16N 中断标志寄存器 (T16N_INT)

偏移地址: 0C_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留									CAP 1IE	CAP 0IE	IE	MAT 3IE	MAT 2IE	MAT 1IE	MAT 0IE
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留									CAP 1IF	CAP 0IF	IF	MAT 3IF	MAT 2IF	MAT 1IF	MAT 0IF

—	bit31-23	—	—
CAP1IE	bit22	R/W	输入端口 1 捕捉中断使能位 0: 禁止 1: 使能
CAP0IE	bit21	R/W	输入端口 0 捕捉中断使能位 0: 禁止 1: 使能
IE	bit20	R/W	匹配 0xFFFF 中断使能位

			0: 禁止 1: 使能
MAT3IE	bit19	R/W	匹配 3 中断使能位 0: 禁止 1: 使能
MAT2IE	bit18	R/W	匹配 2 中断使能位 0: 禁止 1: 使能
MAT1IE	bit17	R/W	匹配 1 中断使能位 0: 禁止 1: 使能
MAT0IE	bit16	R/W	匹配 0 中断使能位 0: 禁止 1: 使能
—	bit15-7	—	—
CAP1IF	bit6	R/W	输入端口 1 捕捉成功中断标志位 0: 输入端口 1 捕捉未成功 1: 输入端口 1 捕捉成功
CAP0IF	bit5	R/W	输入端口 0 捕捉成功中断标志位 0: 输入端口 0 捕捉未成功 1: 输入端口 0 捕捉成功
IF	bit4	R/W	匹配 0xFFFF 中断标志位 0: 计数器值不等于 0xFFFF 1: 计数器值等于 0xFFFF
MAT3IF	bit3	R/W	匹配 3 中断标志位 0: 计数器值与匹配寄存器 3 不相等 1: 计数器值与匹配寄存器 3 相等
MAT2IF	bit2	R/W	匹配 2 中断标志位 0: 计数器值与匹配寄存器 2 不相等 1: 计数器值与匹配寄存器 2 相等
MAT1IF	bit1	R/W	匹配 1 中断标志位 0: 计数器值与匹配寄存器 1 不相等 1: 计数器值与匹配寄存器 1 相等
MAT0IF	bit0	R/W	匹配 0 中断标志位 0: 计数器值与匹配寄存器 0 不相等 1: 计数器值与匹配寄存器 0 相等

注 1: 在定时/计数, 捕捉, 调制模式下, 均可对计数器 T16N_CNT 值与匹配寄存器 T16N_INT.MATx 值比较是否相等。

注 2: T16N 中断禁止时, 如果满足条件仍会置起对应的中断标志位, 只是不会产生中断请求。

T16N 预分频器计数值寄存器 (T16N_PRECNT)

偏移地址: 10_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								PRECNT<7:0>							

—	bit31-8	—	—
PRECNT<7:0>	bit7-0	R/W	T16N预分频器计数值

T16N 预分频器计数比例寄存器 (T16N_PREMAT)

偏移地址: 14_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								PREMAT<7:0>							

—	bit31-8	—	—
PREMAT<7:0>	bit7-0	R/W	预分频比例设置位 00: 预分频1: 1 01: 预分频1: 2 02: 预分频1: 3 FE: 预分频1: 255 FF: 预分频1: 256

T16N 计数匹配寄存器 0 (T16N_MAT0)

偏移地址: 20_H

复位值: 00000000_00000000_11111111_11111111_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MAT0<15:0>															

—	bit31-16	—	—
MAT0<15:0>	bit15-0	R/W	T16N计数匹配值0

T16N 计数匹配寄存器 1 (T16N_MAT1)

偏移地址: 24_H

复位值: 00000000_00000000_11111111_11111111_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MAT1<15:0>															

—	bit31-16	—	—
MAT1<15:0>	bit15-0	R/W	T16N计数匹配值1

T16N 计数匹配寄存器 2 (T16N_MAT2)

偏移地址: 28_H

复位值: 00000000_00000000_11111111_11111111_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MAT2<15:0>															

—	bit31-16	—	—
MAT2<15:0>	bit15-0	R/W	T16N计数匹配值2

T16N 计数匹配寄存器 3 (T16N_MAT3)

偏移地址: 2C_H

复位值: 00000000_00000000_11111111_11111111_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MAT3<15:0>															

—	bit31-16	—	—
MAT3<15:0>	bit15-0	R/W	T16N计数匹配值3

5.1.1.7 T16N应用说明

芯片支持 2 个 16 位定时器/计数器，分别为 T16N0，T16N1。

5.1.2 32 位定时器/计数器T32N (T32N0)

5.1.2.1 概述

- ◇ 支持定时/计数工作模式可配置;
- ◇ 支持 1 组 32 位可配置定时/计数寄存器 T32N_CNT;
- ◇ 支持 1 组 8 位可配置预分频器计数匹配寄存器 T32N_PREMAT;
- ◇ 支持 4 组 32 位匹配寄存器 T32N_MAT0/T32N_MAT1/T32N_MAT2/ T32N_MAT3, 计数匹配后支持下列操作:
 - 产生中断
 - 支持 T32N_CNT 计数寄存器三种操作: 保持, 清 0, 或继续计数
 - 支持 T32N0OUT0/T32N0OUT1 端口四种操作: 保持, 清 0, 置 1, 或取反
- ◇ 支持输入捕捉功能
 - 支持捕捉边沿可配置
 - 支持捕捉次数可配置
- ◇ 支持输出调制功能 PWM

5.1.2.2 结构框图

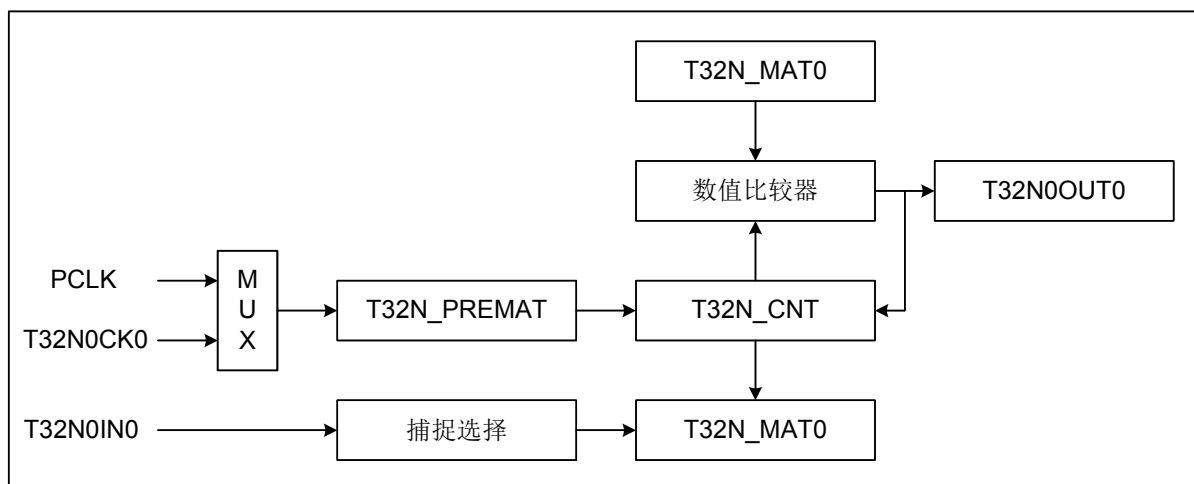


图 5-5 T32N 电路结构框图

5.1.2.3 T32N定时/计数功能

设置 MOD<1:0> =00 或 01, 时 T32N 工作在定时/计数模式。

设置 EN=1, 使能 T32N, 计数值寄存器 T32N_CNT 从预设值开始累加计数。

设置 CS, 选择择计数时钟源。时钟源为内部时钟 PCLK 时, 为定时模式; 时钟源为外部时钟 T32N0CK0/T32N0CK1 端口输入时, 为计数模式。

设置 SYNC, 选择外部时钟 T32N0CK0/T32N0CK1 是否被内部时钟 PCLK 同步。当选择外部时钟被同步时, 为同步计数模式, 否则为异步计数模式。同步计数模式时, T32N0CK0/T32N0CK1 端口输入的高/低电平脉宽必须分别大于 2 个 PCLK 时钟周期。

设置 EDGE, 选择外部时钟计数方式: 上升沿计数, 下降沿计数, 或上升/下降沿均计数, 其中上升/下降沿均计数只适用于同步计数模式。

设置 MAT0S/MAT1S/MAT2S/MAT3S<1:0>, 选择计数匹配后 T32N_CNT 计数值寄存器的工作状态。

MAT0S/MAT1S/MAT2S/MAT3S<1:0>=00: 当 T32N_CNT 计数值匹配 T32N_MAT0/T32N_MAT1/T32N_MAT2/T32N_MAT3 时, 继续累加计数, 不产生中断, 当计数到 0xFFFFFFFF 后, 下一次累加计数溢出, T32N_CNT 的值为 0x00000000, 并产生中断, 重新开始累加计数。

MAT0S/MAT1S/MAT2S/MAT3S<1:0>=01: 当 T32N_CNT 计数值匹配 T32N_MAT0/T32N_MAT1/T32N_MAT2/T32N_MAT3 时, 计数值将保持, 即在下一个计数时钟 (经过预分频之后的时钟) 到来时, T32N_CNT 不再累加计数, 只产生中断。

MAT0S/MAT1S/MAT2S/MAT3S<1:0>=10: 当 T32N_CNT 计数值匹配 T32N_MAT0/T32N_MAT1/T32N_MAT2/T32N_MAT3 时, 计数值在下一个计数时钟 (经过预分频之后的时钟) 到来时被清 0, 并产生中断, 重新开始累加计数。

MAT0S/MAT1S/MAT2S/MAT3S<1:0>=11: 当 T32N_CNT 计数值匹配 T32N_MAT0/T32N_MAT1/T32N_MAT2/T32N_MAT3 时, 继续累加计数, 并在下一个计数时钟 (经过预分频之后的时钟) 到来时, 产生中断, 当计数到 0xFFFFFFFF 后, 下一次累加计数溢出, T32N_CNT 的值为 0x00000000, 并产生中断, 重新开始累加计数。

举例说明: T32N_CNT 计数值匹配 T32N_MAT0/T32N_MAT1/T32N_MAT2/T32N_MAT3 后的工作方式

T32N_MAT0<31:0>=0x00000002, MAT0S<1:0>=00, 继续计数, 不产生中断;

T32N_MAT1<31:0>=0x00000004, MAT1S<1:0>=11, 继续计数, 产生中断;

T32N_MAT2<31:0>=0x00000006, MAT2S<1:0>=10, 清 0, 产生中断, 重新计数。

预分频设置为 1:1, 采用内部 PCLK 时钟源。计数匹配功能示意图如下所示:

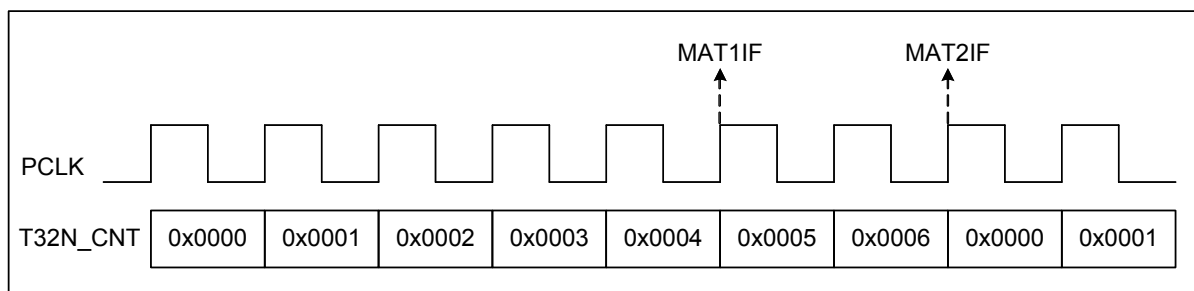


图 5-6 T32N 计数匹配功能示意图

5.1.2.4 T32N 输入捕捉功能

设置 MOD<1:0>=10, 使 T32N 工作在捕捉模式。

在捕捉工作模式下, 需设置 CS<1:0>=00, 使 T32N_CNT 采用内部 PCLK 时钟源计数; 并且设置 MAT0S/MAT1S/MAT2S/MAT3S <1:0>=00, 计数匹配不影响 T32N_CNT 的工作。

对端口 T32N0IN0 和 T32N0IN1 的状态进行捕捉检测。

当 T32N0IN0 端口的状态变化符合所设定的捕捉事件时, 将 T32N_CNT 的当前值装载到 T32N_MAT0 寄存器中, 产生 CAP0IF 中断, 并将 T32N_CNT 清零。

当 T32N0IN1 端口的状态变化符合所设定的捕捉事件时, 将 T32N_CNT 的当前值装载到 T32N_MAT1 寄存器中, 产生 CAP1IF 中断, 并将 T32N_CNT 清零。

当 T32N_CNT 计数直到溢出时, 仍未检测到设定的捕捉事件, T32N_CNT 的值被清零, 并重新开始累加计数。

设置 CAPPE 和 CAPNE, 选择 T32N0IN0 和 T32N0IN1 端口信号的捕捉事件: 捕捉上升沿, 捕捉下降沿, 捕捉上升沿/下降沿。

设置 CAPIS0, 选择 T32N0IN0 是否作为捕捉输入端口; 设置 CAPIS1, 选择 T32N0IN1 是否作为捕捉输入端口; 可同时选择两个端口作为捕捉输入端口。

设置 CAPT, 可选择捕捉事件发生的次数。

举例说明: 当捕捉 T32N0IN0 端口上升沿/下降沿, 捕捉 8 次; 预分频设置为 1:1。

MOD<1:0>=10, CS<1:0>=00, MAT0S<1:0>=00,

CAPPE=1; CAPNE=1, CAPIS0=1, CAPT<3:0>=0111。

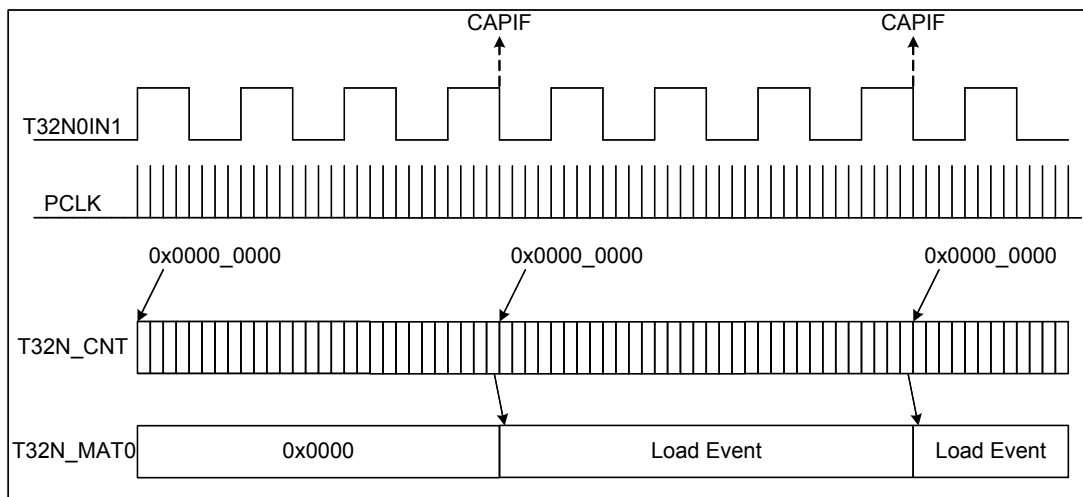


图 5-7 T32N 捕捉功能示意图

在捕捉工作模式时, 修改 T32N 预分频器计数匹配寄存器 T32N_PREMAT 时, 预分频器计数不会被清零。因此, 首次捕捉可以从一个非零预分频器计数开始。当捕捉事件匹配发生时, 产生的中断标志位必须通过软件清除, 并及时读取捕捉到的 T32N_MAT0/T32N_MAT1/T32N_MAT2/T32N_MAT3 寄存器的值, 在下次捕捉事件发生时, T32N_MAT0/T32N_MAT1/T32N_MAT2/T32N_MAT3 寄存器会装载为新的计数值。

5.1.2.5 T32N 输出调制功能

设置 MOD<1:0>=11, 使 T32N 工作在调制模式。

在调制工作模式下, 需设置 CS<1:0>=00, 使 T32N_CNT 采用内部 PCLK 时钟源计数。

设置 MOE0, 选择 T32N0OUT0 是否使能为匹配输出端口, 使能时启用 T32N_MAT0/T32N_MAT1 匹配寄存器和 T32N_CNT 进行匹配; 设置 MOE1, 选择 T32N0OUT1 是否使能为匹配输出端口, 使能时启用 T32N_MAT2/T32N_MAT3 匹配寄存器和 T32N_CNT 进行匹配。

设置 MOM0/MOM1/MOM2/MOM3<1:0>, 选择计数匹配发生时, 对 T32N0OUT 端口的影响: 保持, 清 0, 置 1, 取反。

举例说明: 在 T32N0OUT0 和 T32N0OUT1 端口, 产生双边 PWM 波形。

MOE0=1, MOE1=1; T32N0OUT0 和 T32N0OUT1 匹配输出端口使能

MOM0<1:0>=10; T32N_MAT0 匹配, T32N0OUT0 输出高电平

MOM1<1:0>=01; T32N_MAT1 匹配, T32N0OUT0 输出低电平

MOM2<1:0>=10; T32N_MAT2 匹配, T32N0OUT1 输出高电平

MOM3<1:0>=01; T32N_MAT3 匹配, T32N0OUT1 输出低电平

T32N_MAT0 = 0x00000002; T32N_MAT1 = 0x00000004;

T32N_MAT2 = 0x00000006; T32N_MAT3 = 0x00000008;

MOD<1:0>=11; T32N 设置为调制输出

MAT0S<1:0>=11; T32N_CNT 继续计数, 并产生中断

MAT1S<1:0>=11; T32N_CNT 继续计数, 并产生中断

MAT2S<1:0>=11; T32N_CNT 继续计数, 并产生中断

MAT3S<1:0>=10; T32N_CNT 清 0, 并产生中断

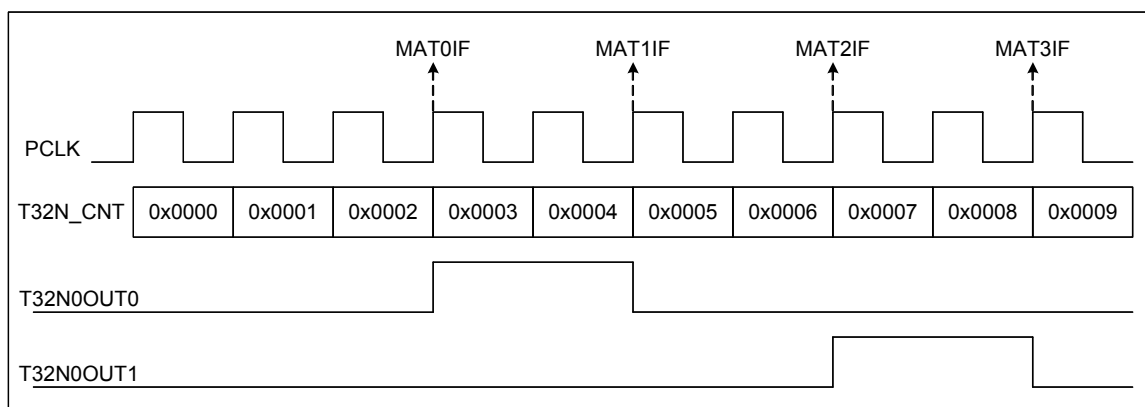


图 5-8 T32N 输出调制功能示意图

在调制工作模式下, 配置 T32N 预分频器计数匹配寄存器 T32N_PREMAT, 可以控制 PWM 调制脉冲周期和精度。

5.1.2.6 特殊功能寄存器

T32N 计数值寄存器 (T32N_CNT)

偏移地址: 00_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
CNT<31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CNT<15:0>															

CNT<31:0>	bit 31-0	R/W	T32N计数值
-----------	----------	-----	---------

T32N 控制寄存器 0 (T32N_CON0)

偏移地址: 04_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
保留															ASYNC_	
															WREN	
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
MAT3S<1:0>		MAT2S<1:0>		MAT1S<1:0>		MAT0S<1:0>		MOD<1:0>		EDGE<1:0>		SYNC		CS<1:0>		EN

—	bit31-17	—	—
ASYNC_WREN	bit16	R/W	外部时钟异步计数模式下，对计数器的写使能位 0: 禁止写 T32N_CNT 和 T32N_PRECNT，如果强制写，有可能写操作不成功 1: 使能写T32N_CNT和T32N_PRECNT
MAT3S<1:0>	bit15-14	R/W	T32N_CNT 匹配 T32N_MAT3 后的工作模式选择位 00: T32N_CNT 继续计数，不产生中断 01: T32N_CNT 保持，产生中断 10: T32N_CNT 清 0 并重新计数，产生中断 11: T32N_CNT 继续计数，产生中断
MAT2S<1:0>	bit13-12	R/W	T32N_CNT 匹配 T32N_MAT2 后的工作模式选择位 00: T32N_CNT 继续计数，不产生中断 01: T32N_CNT 保持，产生中断 10: T32N_CNT 清 0 并重新计数，产生中断 11: T32N_CNT 继续计数，产生中断
MAT1S<1:0>	bit11-10	R/W	T32N_CNT 匹配 T32N_MAT1 后的工作模式选择位 00: T32N_CNT 继续计数，不产生中断 01: T32N_CNT 保持，产生中断 10: T32N_CNT 清 0 并重新计数，产生中断 11: T32N_CNT 继续计数，产生中断
MAT0S<1:0>	bit9-8	R/W	T32N_CNT 匹配 T32N_MAT0 后的工作模式选择位

			00: T32N_CNT 继续计数, 不产生中断 01: T32N_CNT 保持, 产生中断 10: T32N_CNT 清 0 并重新计数, 产生中断 11: T32N_CNT 继续计数, 产生中断
MOD<1:0>	bit7-6	R/W	工作模式选择位 00: 定时/计数模式 01: 定时/计数模式 10: 捕捉模式 11: 调制模式
EDGE<1:0>	bit5-4	R/W	外部时钟计数边沿选择位 00: 上升沿计数 01: 下降沿计数 10: 上升沿/下降沿均计数 (仅同步计数模式) 11: 上升沿/下降沿均计数 (仅同步计数模式)
SYNC	bit3	R/W	外部时钟同步使能位 0: 不同步外部时钟 T32N0CK0/T32N0CK1, 为异步计数模式 1: 通过 PCLK 对外部时钟 T32N0CK0/T32N0CK1 同步, 为同步计数模式, 外部时钟的高/低电平至少保持 2 个 PCLK 时钟周期
CS<1:0>	bit2-1	R/W	T32N 计数时钟源选择位 00: 内部时钟 PCLK 01: 外部时钟 T32N0CK0 时钟输入 10: 外部时钟 T32N0CK1 时钟输入 11: 内部时钟 PCLK
EN	bit0	R/W	T32N使能位 0: 禁止 1: 使能

T32N 控制寄存器 1 (T32N_CON1)

偏移地址: 08_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
MOM3<1:0>	MOM2<1:0>	MOM1<1:0>	MOM0<1:0>	保留						MOE1	MOE0				
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								CAPT<3:0>			CAPIS1	CAPIS0	CAPNE	CAPPE	

MOM3<1:0>	bit31-30	R/W	T32N_MAT3 匹配后的端口 1 工作模式选择位 00: 匹配端口保持 01: 匹配端口清 0 10: 匹配端口置 1
-----------	----------	-----	---

			11: 匹配端口取反
MOM2<1:0>	bit29-28	R/W	T32N_MAT2 匹配后的端口 1 工作模式选择位 00: 匹配端口保持 01: 匹配端口清 0 10: 匹配端口置 1 11: 匹配端口取反
MOM1<1:0>	bit27-26	R/W	T32N_MAT1 匹配后的端口 0 工作模式选择位 00: 匹配端口保持 01: 匹配端口清 0 10: 匹配端口置 1 11: 匹配端口取反
MOM0<1:0>	bit25-24	R/W	T32N_MAT0 匹配后的端口 0 工作模式选择位 00: 匹配端口保持 01: 匹配端口清 0 10: 匹配端口置 1 11: 匹配端口取反
—	bit23-18	—	—
MOE1	bit17	R/W	输出端口 1 使能位 0: 禁止 1: 使能
MOE0	bit16	R/W	输出端口 0 使能位 0: 禁止 1: 使能
—	bit15-8	—	—
CAPT<3:0>	bit7-4	R/W	捕捉次数控制位 0: 捕捉 1 次后, 产生装载动作 1: 捕捉 2 次后, 产生装载动作 2: 捕捉 3 次后, 产生装载动作 F: 捕捉 16 次后, 产生装载动作
CAPIS1	bit3	R/W	捕捉输入端口 1 使能位 0: 禁止 1: 使能
CAPIS0	bit2	R/W	捕捉输入端口 0 使能位 0: 禁止 1: 使能
CAPNE	bit1	R/W	下降沿捕捉使能位 0: 禁止 1: 使能
CAPPE	bit0	R/W	上升沿捕捉使能位

			0: 禁止 1: 使能
--	--	--	----------------

T32N 中断标志寄存器 (T32N_INT)

偏移地址: 0C_H

复位值: 00000000_00000000_00000000_00000000_b

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留									CAP 1IE	CAP 0IE	IE	MAT 3IE	MAT 2IE	MAT 1IE	MAT0 IE
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留									CAP 1IF	CAP 0IF	IF	MAT 3IF	MAT 2IF	MAT 1IF	MAT0 IF

—	bit31-23	—	—
CAP1IE	bit22	R/W	输入端口 1 捕捉中断使能位 0: 禁止 1: 使能
CAP0IE	bit21	R/W	输入端口 0 捕捉中断使能位 0: 禁止 1: 使能
IE	bit20	R/W	匹配 0xFFFFFFFF 中断使能位 0: 禁止 1: 使能
MAT3IE	bit19	R/W	匹配 3 中断使能位 0: 禁止 1: 使能
MAT2IE	bit18	R/W	匹配 2 中断使能位 0: 禁止 1: 使能
MAT1IE	bit17	R/W	匹配 1 中断使能位 0: 禁止 1: 使能
MAT0IE	bit16	R/W	匹配 0 中断使能位 0: 禁止 1: 使能
—	bit15-7	—	—
CAP1IF	bit6	R/W	输入端口 1 捕捉成功中断标志位 0: 输入端口 1 捕捉未成功 1: 输入端口 1 捕捉成功
CAP0IF	bit5	R/W	输入端口 0 捕捉成功中断标志位 0: 输入端口 0 捕捉未成功 1: 输入端口 0 捕捉成功

IF	bit4	R/W	匹配 0xFFFFFFFF 中断标志位 0: 计数器值不等于 0xFFFFFFFF 1: 计数器值等于 0xFFFFFFFF
MAT3IF	bit3	R/W	匹配 3 中断标志位 0: 计数器值与匹配寄存器 3 不相等 1: 计数器值与匹配寄存器 3 相等
MAT2IF	bit2	R/W	匹配 2 中断标志位 0: 计数器值与匹配寄存器 2 不相等 1: 计数器值与匹配寄存器 2 相等
MAT1IF	bit1	R/W	匹配 1 中断标志位 0: 计数器值与匹配寄存器 1 不相等 1: 计数器值与匹配寄存器 1 相等
MAT0IF	bit0	R/W	匹配 0 中断标志位 0: 计数器值与匹配寄存器 0 不相等 1: 计数器值与匹配寄存器 0 相等

注 1: 在定时/计数, 捕捉, 调制模式下, 均可对计数器 T32N_CNT 值与匹配寄存器 T32N_INT.MAT 值比较是否相等。

注 2: T32N 中断禁止时, 如果满足条件仍会置起对应的中断标志位, 只是不会产生中断请求。

T32N 预分频器计数值寄存器 (T32N_PRECNT)

偏移地址: 10_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								PRECNT<7:0>							

—	bit31-8	—	—
PRECNT<7:0>	bit7-0	R/W	T32N预分频器计数值

T32N 预分频器计数比例寄存器 (T32N_PREMAT)

偏移地址: 14_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								PREMAT<7:0>							

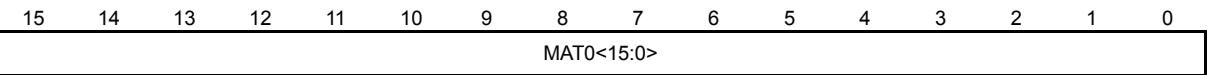
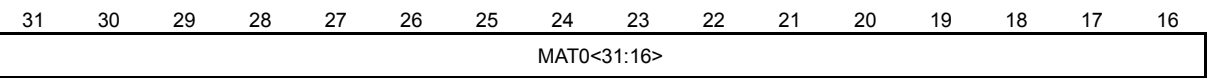
—	bit31-8	—	—
---	---------	---	---

PREMAT<7:0>	bit7-0	R/W	预分频比例设置 00: 预分频1: 1 01: 预分频1: 2 02: 预分频1: 3 FE: 预分频1: 255 FF: 预分频1: 256
-------------	--------	-----	--

T32N 计数匹配寄存器 0 (T32N_MAT0)

偏移地址: 20_H

复位值: 11111111_11111111_11111111_11111111_B

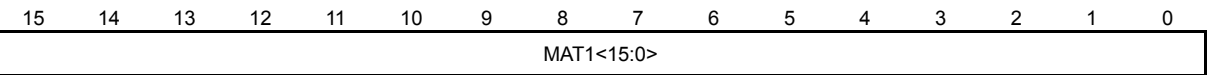
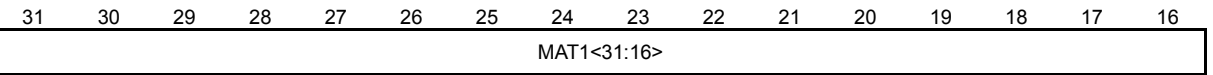


MAT0<31:0>	bit31-0	R/W	T32N计数匹配值0
------------	---------	-----	------------

T32N 计数匹配寄存器 1 (T32N_MAT1)

偏移地址: 24_H

复位值: 11111111_11111111_11111111_11111111_B

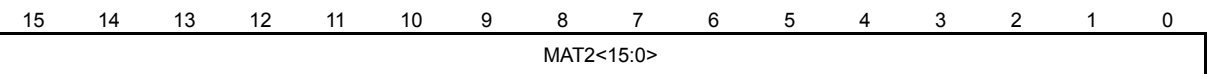
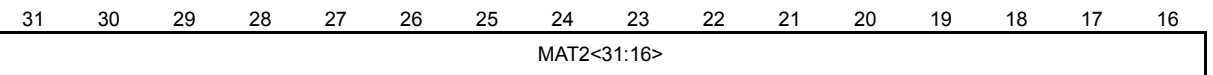


MAT1<31:0>	bit31-0	R/W	T32N计数匹配值1
------------	---------	-----	------------

T32N 计数匹配寄存器 2 (T32N_MAT2)

偏移地址: 28_H

复位值: 11111111_11111111_11111111_11111111_B

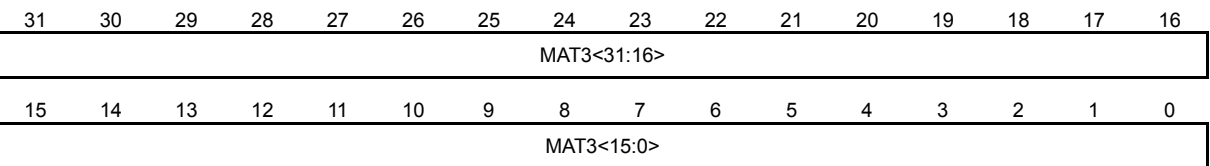


MAT2<31:0>	bit31-0	R/W	T32N计数匹配值2
------------	---------	-----	------------

T32N 计数匹配寄存器 3 (T32N_MAT3)

偏移地址: 2C_H

复位值: 11111111_11111111_11111111_11111111_B



MAT3<31:0>	bit31-0	R/W	T32N计数匹配值3
------------	---------	-----	------------

5. 1. 2. 7 T32N应用说明

芯片支持 1 个 32 位定时器/计数器，为 T32N0。

5.2 通用异步接收/发送器 (UART)

5.2.1 概述

- ◇ 支持异步接收和异步发送。
- ◇ 支持全/半双工通讯模式。
- ◇ 支持 8/9 位数据传输格式
- ◇ 支持 4 级发送缓冲寄存器和 4 级接收缓冲寄存器
- ◇ 支持通讯传输波特率可配置。
- ◇ 兼容 RS-232/RS-442/RS-485 的通讯接口。
- ◇ 支持 PWM 调制输出，且 PWM 占空比线性可调

5.2.2 UART数据格式

UART 通讯每帧数据由 1 位起始位，8/9 位数据位、可配置奇偶校验位和停止位组成。配置 TX9E 和 RX9E 选择发送和接收的数据位数。配置 TXPS 和 RXPS 选择发送和接收数据的奇偶校验位。配置 TXFS 选择发送 1 位或 2 位停止位。接收数据时，只判断第 1 位停止位，若不为高电平则产生“帧错误”中断标志。在没有数据传输时，通讯端口处于高电平状态。

帧数据格式如下图所示：

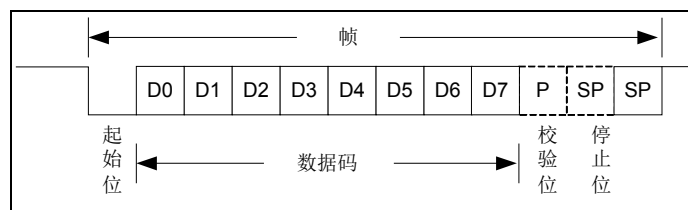


图 5-9 UART 八位数据格式示意图

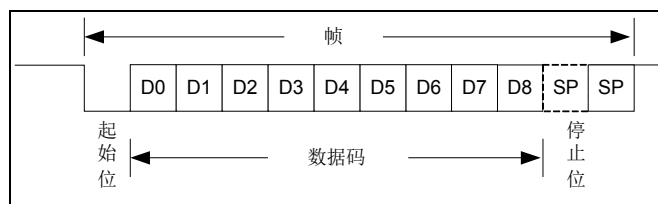


图 5-10 UART 九位数据格式示意图

数据发送和接收时，均是低位在前，高位在后，即先发送或接收数据的 LSB。通过发送缓冲寄存器 UART_TXBUF0 写入发送的数据，通过接收缓冲寄存器 UART_RXBUF0 读取接收的数据。

当发送 9 位数据时，可以通过设置 TXPS 进行校验位的配置。当 TXPS=00 或 01 时，第 9 位数据通过 TX9D0 写入；当 TXPS=10 时，由硬件自动产生偶校验位，作为第 9 位数据；当 TXPS=11 时，由硬件自动产生奇校验位，作为第 9 位数据。

当接收 9 位数据时，可以通过设置 RXPS 进行校验位的配置。当 RXPS=00 或 01 时，第 9 位数据通过 RX9D0 读取，不进行奇偶校验。当 RXPS=10 时，第 9 位数据通过 RX9D0 读取，硬件自动对低 8 位数据进行偶校验，当 RXPS=11 时，第 9 位数据通过 RX9D0 读

取，硬件自动对低 8 位数据进行奇校验；如果奇偶校验正确，则奇偶校验错误标志位 RXPERR 为 0，否则为 1。

5.2.3 UART异步发送器

发送数据时，起始位 START 和停止位 STOP 由芯片硬件电路自动产生，用户只需要配置相应的 I/O 端口复用功能；配置 BRR 和 CLKS，设定传输波特率；配置 TX9E 和 TXPS，选择发送的数据格式；配置 TXFS，选择发送的停止位数；配置 TXEN，使能数据发送；将要发送的数据写入发送缓冲寄存器 UART_TXBUF0，就可以开始数据的异步发送。如果数据格式支持奇偶校验位，硬件电路会根据相应的数据位产生校验位，在数据位后自动发送校验位。

支持 4 级发送缓冲寄存器 UART_TXBUF0，UART_TXBUF1，UART_TXBUF2，UART_TXBUF3 和 1 级发送移位寄存器，可进行数据的连续发送，直到发送缓冲寄存器和移位寄存器全空，最多可连续写入和发送 5 帧数据。在发送缓冲寄存器和移位寄存器均满时，如果仍继续写入新的数据，则新数据会被忽略，不会被发送。

发送缓冲寄存器 UART_TXBUF1，UART_TXBUF2，UART_TXBUF3 为只读寄存器，只能通过发送缓冲寄存器 UART_TXBUF0 写入待发送的数据。

发送缓冲寄存器数据遵循先进先出原则，即如果依次连续写入 4 个发送数据 A，B，C，D，对应的发送缓冲寄存器分别为 UART_TXBUF0，UART_TXBUF1，UART_TXBUF2，UART_TXBUF3。数据从写入到发送到端口的数据流示意图如下所示：

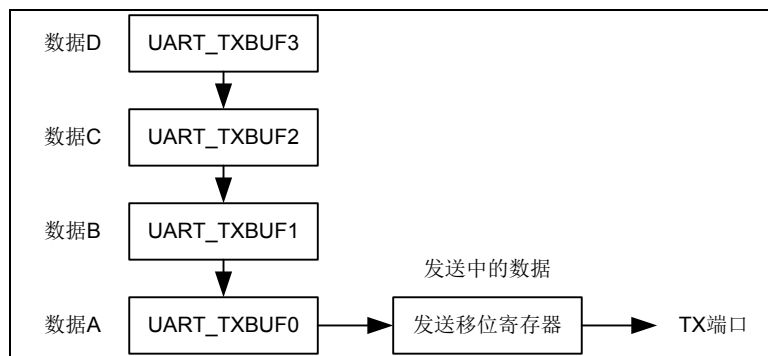


图 5-11 UART 发送数据流示意图

当 4 级发送缓冲寄存器和发送移位寄存器均空时，数据发送状态标志位 TXBSY=0，可连续写 5 次发送缓冲寄存器 UART_TXBUF0，其中第 1 次写入的数据，直接传送到发送移位寄存器进行发送，后 4 次写入的数据，存放在 4 级发送缓冲寄存器中；

在数据发送过程中，当 4 级发送缓冲寄存器全空时，缓冲寄存器标志位 TXBUFIF=1，可连续写 4 次 UART_TXBUF0。

支持每发送完一个字节数据产生中断，及 4 级发送缓冲寄存器全空时产生中断。

可以通过响应 UART 发送中断请求，或查询中断标志位的方式完成数据发送过程。

发送数据的操作流程图示例如下：

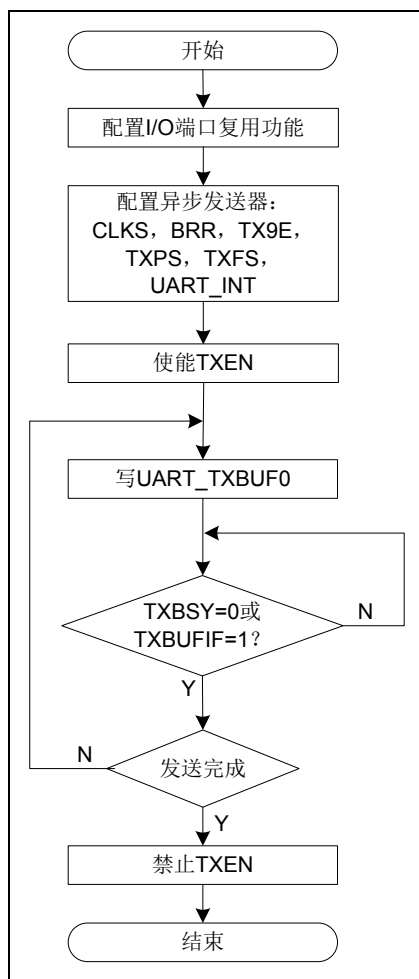


图 5-12 UART 发送数据操作流程

注：单字节数据发送时，可判断标志位 TXBSY；连续数据发送时，可判断标志位 TXBUFIF。

5.2.4 UART异步接收器

接收数据时，配置相应的 I/O 端口复用功能；配置 BRR 和 CLKS，设定传输波特率；配置 RX9E 和 RXPS，选择接收的数据格式；配置 RXEN，使能数据接收，就可以开始数据的异步接收。如果数据格式支持奇偶校验位，硬件电路会自动判断奇偶校验位是否正确，若不正确则会置起奇偶校验错误标志位 RXPERR。如果接收到的第 1 位停止位不为高电平，则会置起帧错误标志位 RXFERR。

支持 4 级接收缓冲器 UART_RXBUF0，UART_RXBUF1，UART_RXBUF2，UART_RXBUF3 和 1 级接收移位寄存器，可进行数据的连续接收，直到接收缓冲器和移位寄存器全满，最多可连续接收 5 帧数据，再执行数据读取操作。只能通过读取接收缓冲寄存器 UART_RXBUF0，得到接收的数据。所以硬件电路在进行数据的奇偶校验时，只有 UART_RXBUF0 中的数据奇偶校验结果影响标志位 RXPERR，其它接收缓冲寄存器的数据奇偶校验结果，是在其数据被依次通过 UART_RXBUF0 读取时，才能影响标志位 RXPERR。

接收缓冲寄存器数据遵循先进先出原则，即如果依次连续接收 4 个数据 A，B，C，D，对应的接收缓冲寄存器分别为 UART_RXBUF0，UART_RXBUF1，UART_RXBUF2，UART_RXBUF3。数据从接收端口到各级缓冲寄存器的数据流示意图如下所示：

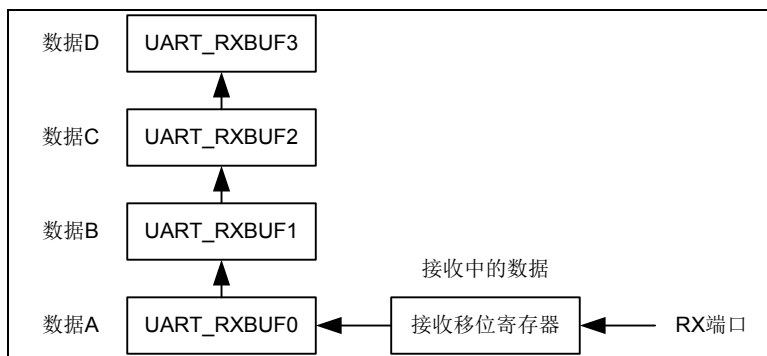


图 5-13 UART 接受数据流示意图

当 4 级接收缓冲寄存器和 1 级接收移位寄存器均满时，如果再次接收到数据起始位，会置起接收数据溢出错误标志位 **RXOVERR**，同时不会接收新数据，缓冲寄存器数据仍保持。

支持每接收完一个字节数据产生中断，及 4 级接收缓冲寄存器全满时产生中断。

可以通过响应 **UART** 接收中断请求，或查询中断标志位的方式完成数据接收过程。

接收数据的操作流程图示例如下：

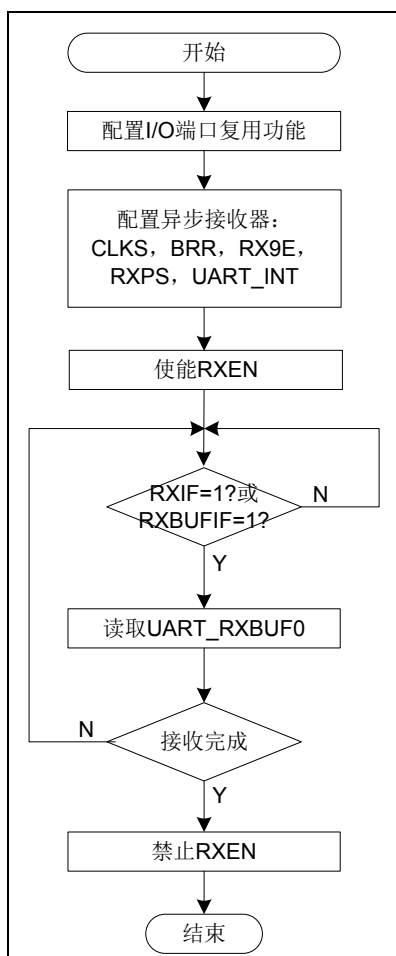


图 5-14 UART 接收数据操作流程图

注：单字节数据接收时，可判断标志位 **RXIF**；连续数据接收时，可判断标志位 **RXBUFIF**。

5.2.5 UART发送脉宽调制功能

发送脉宽调制模式是将 UART 传输到发送端口的信号电平，由 PWM 信号源进行调制后，再从发送端口 TX 输出。配置 PEN，可启用 UART 发送脉宽调制模式。

配置 PLV，选择发送端口 TX 被调制的信号电平。

UART 使用的 PWM 信号源，由 T16N0/T16N1 或 T32N0 提供。配置 PS<2:0>，可选择与 T16N0/T16N1 或 T32N0 输出端口对应的 PWM 信号源。

发送端口 TX 的调制输出波形如下图所示：

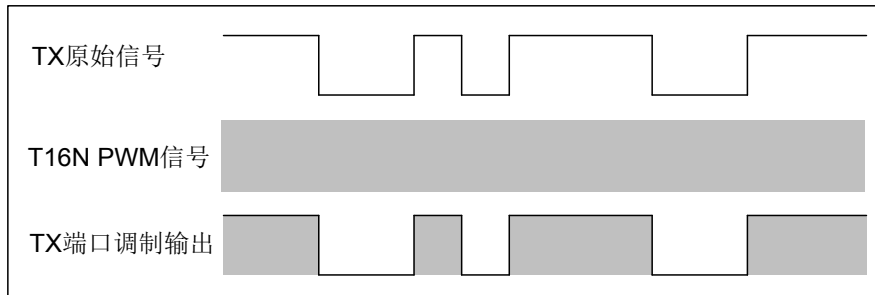


图 5-15 TX 高电平调制输出波形示意图

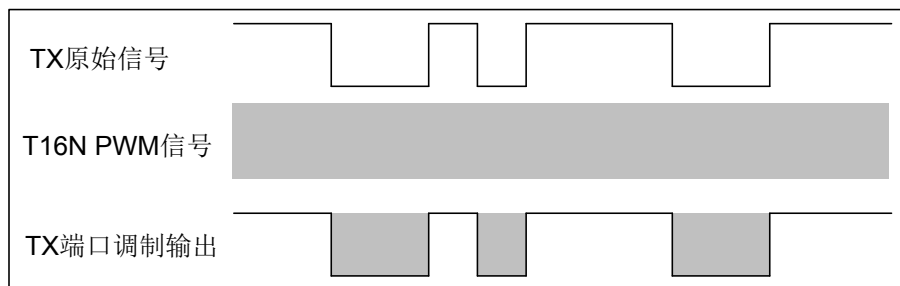


图 5-16 TX 低电平调制输出波形示意图

5.2.6 UART红外唤醒功能

芯片支持 UART 接收端口的红外唤醒功能，需要通过软件控制实现。使能 UART 接收复用端口 RX 的外部端口中断 PINT 功能，通过端口的 PINT 中断实现芯片的红外唤醒功能。对中断和唤醒的具体控制操作，可参考外部端口中断和睡眠模式，唤醒模式的相关章节描述。

5.2.7 特殊功能寄存器

UART 控制寄存器 (UART_CON)

偏移地址: 00_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留							TXFS	RXPS<1:0>	TXPS<1:0>	RX9E	TX9E	RXEN	TXEN		

—	bit31-9	—	—
TXFS	bit8	R/W	发送帧停止位选择位 0: 1 位停止位 1: 2 位停止位
RXPS<1:0>	bit7-6	R/W	接收校验位选择位 0x: 接收第 9 位数据位 10: 接收偶校验位 11: 接收奇校验位
TXPS<1:0>	bit5-4	R/W	发送校验位选择位 0x: 发送第 9 位数据位 10: 发送偶校验位 11: 发送奇校验位
RX9E	bit3	R/W	接收帧数据位数选择位 0: 8 位 1: 9 位
TX9E	bit2	R/W	发送帧数据位数选择位 0: 8 位 1: 9 位
RXEN	bit1	R/W	接收使能位 0: 禁止 1: 使能
TXEN	bit0	R/W	发送使能位 0: 禁止 1: 使能

UART 状态寄存器 (UART_STAT)

偏移地址: 04_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留					RXFIFO<2:0>				保留					TXFIFO<2:0>	
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留												RXP ERR	RXO VER R	RXF ERR	TXB SY

—	bit31-27	—	—
RXFIFO<2:0>	bit26-24	R	接收缓冲区中已接收到的数据帧数 表示被占用的接收缓冲寄存器的个数
—	bit23-19	—	—
TXFIFO<2:0>	bit18-16	R	发送缓冲区中待发送的数据帧数 表示被占用的发送缓冲寄存器的个数
—	bit15-4	—	—
RXPERR	bit3	R	接收数据奇偶校验错误标志位 0: 奇偶校验正确 1: 奇偶校验错误
RXOVERR	bit2	R	接收数据溢出标志位 0: 未溢出 1: 溢出
RXFERR	bit1	R	接收帧错误标志位 0: 帧正确 1: 帧错误
TXBSY	bit0	R	发送状态标志位 0: 数据发送完成 1: 正在发送数据

UART 波特率寄存器 (UART_BRR)

偏移地址: 08_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CLKS<5:0>							BRR <9:0>								

—	bit31-16	—	—
CLKS<5:0>	bit15-10	R/W	波特率时钟设置 CLKS =000000: 64 分频 CLKS =000001: 16 分频

			CLKS =000010: 8 分频 CLKS =000011: 8 分频 CLKS >000011: CLKS +1 分频
BRR<9:0>	bit9-0	R/W	波特率设置位 通讯波特率: CLK/(BRR+1)

注: PCLK 为芯片内部外设模块时钟源, 时钟频率与芯片系统时钟频率相同。

UART 中断寄存器 (UART_INT)

偏移地址: 0C_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								RXB UFIE	RXIE	TXB UFIE	TXIE	RXB UFIF	RXIF	TXB UFIF	TXIF

—	bit31-8	—	—
RXBUFIE	bit7	R/W	4 级接收缓冲寄存器全满中断使能位 0: 禁止 1: 使能
RXIE	bit6	R/W	数据接收中断使能位 0: 禁止 1: 使能
TXBUFIE	bit5	R/W	4 级发送缓冲寄存器全空中断使能位 0: 禁止 1: 使能
TXIE	bit4	R/W	数据发送中断使能位 0: 禁止 1: 使能
RXBUFIF	bit3	R	4 级接收缓冲寄存器全满中断标志位 0: 无中断 1: 全满, 软件读 UART_RXBUF0 清除该标志位
RXIF	bit2	R/W	数据接收中断标志位 0: 无中断, 软件无法写1 1: 接收完成一个数据, 软件写 0 清除
TXBUFIF	bit1	R	4 级发送缓冲寄存器全空中断标志位 0: 无中断 1: 全空, 软件写 UART_TXBUF0 清除该标志位
TXIF	bit0	R/W	数据发送中断标志位 0: 无中断, 软件无法写1 1: 发送完成一个数据, 软件写 0 清除

注：UART 中断禁止时，如果满足条件仍会置起对应的中断标志位，只是不会产生中断请求。

UART 发送缓冲寄存器 0 (UART_TXBUF0)

偏移地址：10_H

复位值：00000000_00000000_00000001_11111111_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留							TX9D0	TXBUF0<7:0>							

—	bit31-9	—	—
TX9D0	bit8	R/W	发送帧的第 9 位 第 9 位数据位，或奇偶校验位
TXBUF0<7:0>	bit7-0	R/W	发送缓冲寄存器 8 位发送数据

注：UART 发送缓冲寄存器 0 只支持字操作，不支持字节或半字操作。

UART 发送缓冲寄存器 1 (UART_TXBUF1)

偏移地址：14_H

复位值：00000000_00000000_00000001_11111111_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留							TX9D1	TXBUF1<7:0>							

—	bit31-9	—	—
TX9D1	bit8	R/W	发送帧的第 9 位 第 9 位数据位，或奇偶校验位
TXBUF1<7:0>	bit7-0	R/W	发送缓冲寄存器 8 位发送数据

UART 发送缓冲寄存器 2 (UART_TXBUF2)

偏移地址：18_H

复位值：00000000_00000000_00000001_11111111_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留							TX9D2	TXBUF2<7:0>							

—	bit31-9	—	—
---	---------	---	---

TX9D2	bit8	R/W	发送帧的第 9 位 第 9 位数据位，或奇偶校验位
TXBUF2<7:0>	bit7-0	R/W	发送缓冲寄存器 8 位发送数据

UART 发送缓冲寄存器 3 (UART_TXBUF3)

偏移地址: 1C_H

复位值: 00000000_00000000_00000001_11111111_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留							TX9D3	TXBUF3<7:0>							

—	bit31-9	—	—
TX9D3	bit8	R/W	发送帧的第 9 位 第 9 位数据位，或奇偶校验位
TXBUF3<7:0>	bit7-0	R/W	发送缓冲寄存器 8 位发送数据

UART 接收缓冲寄存器 0 (UART_RXBUF0)

偏移地址: 20_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留							TX9D0	TXBUF0<7:0>							

—	bit31-9	—	—
RX9D0	bit8	R	接收帧的第 9 位 第 9 位数据位，或奇偶校验位
RXBUF0<7:0>	bit7-0	R	接收缓冲寄存器 8 位接收数据

注: UART 接收缓冲寄存器 0 只支持字操作，不支持字节或半字操作。

UART 接收缓冲寄存器 1 (UART_RXBUF1)

偏移地址: 24_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留							TX9D1	TXBUF1<7:0>							

—	bit31-9	—	—
RX9D1	bit8	R	接收帧的第 9 位 第 9 位数据位, 或奇偶校验位
RXBUF1<7:0>	bit7-0	R	接收缓冲寄存器 8 位接收数据

UART 接收缓冲寄存器 2 (UART_RXBUF2)

偏移地址: 28_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留							TX9D2	TXBUF2<7:0>							

—	bit31-9	—	—
RX9D2	bit8	R	接收帧的第 9 位 第 9 位数据位, 或奇偶校验位
RXBUF2<7:0>	bit7-0	R	接收缓冲寄存器 8 位接收数据

UART 接收缓冲寄存器 3 (UART_RXBUF3)

偏移地址: 2C_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留							TX9D3	TXBUF3<7:0>							

—	bit31-9	—	—
RX9D3	bit8	R	接收帧的第 9 位 第 9 位数据位, 或奇偶校验位
RXBUF3<7:0>	bit7-0	R	接收缓冲寄存器 8 位接收数据

UART 脉宽调制寄存器 (GPIO_TXPC)

偏移地址: 48_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留											PS<2:0>		PLV	PEN	

-	bit31-5	-	-
PS<2:0>	bit4-2	R/W	TX0 调制 PWM 脉冲选择位 000: T16N0OUT0 输出端口的 PWM 脉冲 001: T16N0OUT1 输出端口的 PWM 脉冲 010: T16N1OUT0 输出端口的 PWM 脉冲 011: T16N1OUT1 输出端口的 PWM 脉冲 100: T32N0OUT0 输出端口的 PWM 脉冲 101: T32N0OUT1 输出端口的 PWM 脉冲 11x: -
PLV	bit1	R/W	TX0 调制电平选择位 0: 低电平 1: 高电平
PEN	bit0	R/W	TX0 调制输出使能位 0: 禁止 1: 使能

注: GPIO_TXPC 寄存器的地址分配, 在外设寄存器地址映射表中, 位于 GPIO 区域, 但由于该寄存器主要用于配置 UART0 的发送脉宽调制功能, 所以将其放在本章节中描述。

5.2.8 UART应用说明

芯片支持 1 个通用异步接收/发送器, 为 UART0。

5.3 模/数转换器 (ADC)

5.3.1 概述

- ◇ 支持 12 位采样精度
- ◇ 支持 10 个模拟输入通道
- ◇ 支持环境温度检测
- ◇ 支持电源 VDD 电压检测
- ◇ 支持 ADC 中断标志 IF，可唤醒睡眠模式
- ◇ 支持正负向参考电压可配置
- ◇ 支持转换时钟可配置

5.3.2 结构框图

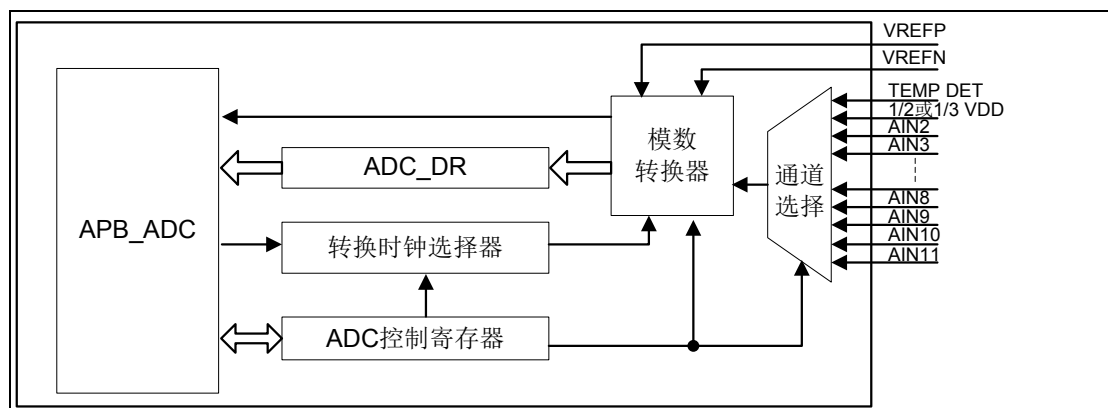


图 5-17 ADC 电路结构框图

5.3.3 ADC数据转换

配置 CHS<3:0>，可选择 ADC 模拟通道，若选择内部温度传感器通道或电源电压检测通道，还应配置相应的使能位；配置 CLKS，可选择工作时钟源；配置 CLKDIV<2:0>，可选择时钟源预分频；配置 STIME<3:0>，可选择 AD 采样时间；配置 VREFP<1:0>，可选择正向参考电压，配置 VREFN，可选择负向参考电压；配置 EN，使能 ADC；清除中断标志 IF；若需要产生 ADC 中断，则需使能 ADC 中断使能位 IE；最后配置 TRG，启动 A/D 转换，转换完成后，硬件电路自动将 TRG 清零。

ADC 在每次转换完成后，无论 ADC 中断是否使能，都会产生中断标志 IF，IF 需软件清零；启动下一次 A/D 转换时，需重新配置 TRG。

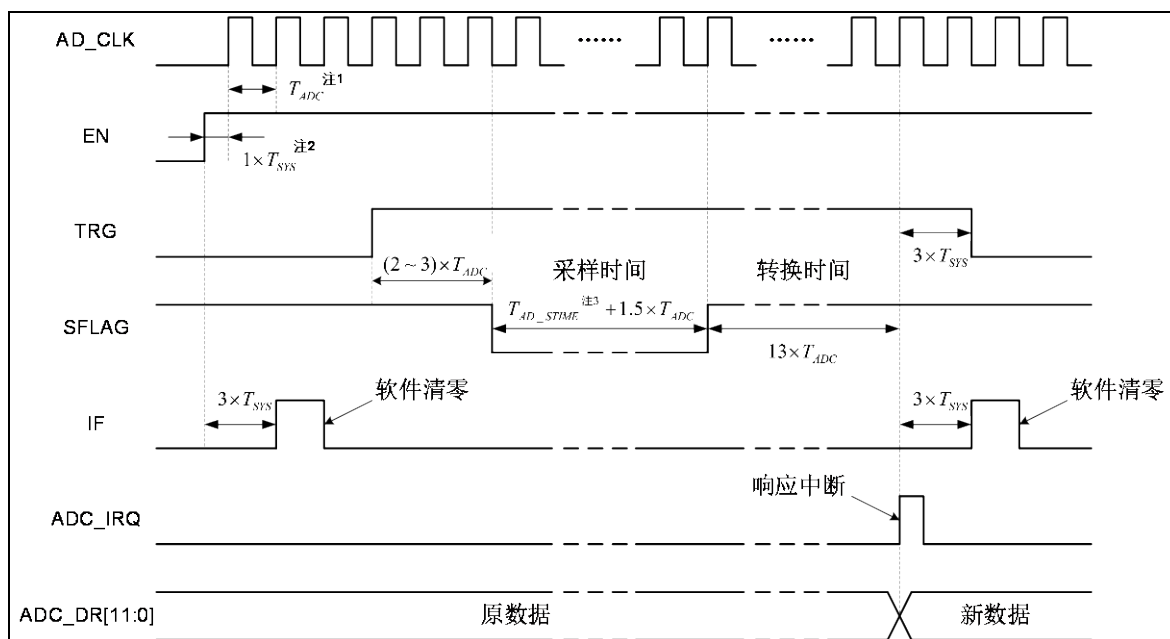


图 5-18 ADC 数据转换时序示意图

注 1: T_{ADC} 为 ADC 时钟周期, 可由 CLKS 和 CLKDIV<2:0> 进行选择。

注 2: T_{SYS} 为系统主晶振时钟周期。

注 3: T_{AD_STIME} 为 AD 采样时间, 可由 STIME<3:0> 进行选择。

5.3.4 环境温度检测功能

芯片内部集成温度传感器。使能内部温度传感器电路 (TMPS_EN=1), 将 ADC 模拟通道选择为内部温度传感器通道 (CHS=0000_B), 将 ADC 正向参考电压选择为温度传感器参考源 (VREFP=11_B), 启动 A/D 转换功能, 对当前环境温度对应的电压信号进行采样转换, 得到 ADC 转换值, 然后通过程序查表即可获得当前的环境温度。ADC 转换值与温度之间的对应表, 可与应用程序一同固化到程序存储器中。

芯片支持外部热敏电阻检测温度的功能。使能内部参考电流源 (IREF_EN=1), 由模拟端口 5 (AIN5) 对外输出 10uA 恒定电流, 在模拟端口 5 (AIN) 和参考地 (VSS) 之间串接热敏电阻。使能内部温度传感器电路 (TMPS_EN=1), 将 ADC 模拟通道选择为模拟通道 5 (CHS=0101_B), 将 ADC 正向参考电压选择为温度传感器参考源 (VREFP=11_B), 启动 A/D 转换功能, 对外部热敏电阻提供的电压信号进行采样转换, 得到 ADC 转换值, 然后通过程序查表即可获得当前的环境温度。ADC 转换值与温度之间的对应表, 可与应用程序一同固化到程序存储器中。

5.3.5 电源电压检测功能

芯片支持电源电压检测。使能电压电压检测电路 (VDET_EN=1), 使能内部温度传感器电路 (TMPS_EN=1), 设置电源电压检测选择位 (VDET_SEL), 将 ADC 模拟通道选择为电源电压检测通道 (CHS=0001_B), 将 ADC 正向参考电压选择为温度传感器参考源 (VREFP=11_B), 启动 A/D 转换功能, 对当前电源电压检测电路的电压信号进行采样转换, 得到 ADC 转换值, 然后通过程序计算得出当前的电源电压值。

5.3.6 特殊功能寄存器

ADC 转换值寄存器 (ADC_DR)

偏移地址: 00_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留				DR <11:0>											

—	bit31-12	—	—
DR<11:0>	bit11-0	R	ADC 转换结果

ADC 控制寄存器 0 (ADC_CON0)

偏移地址: 04_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留														TRG	EN

—	bit31-2	—	—
TRG	bit1	R/W	A/D 运行状态位 0: A/D 未运行, 或 A/D 运行结束 (硬件清 0, 且硬件清 0 优先) 1: A/D 正在运行, 该位置 1 启动 A/D 转换
EN	bit0	R/W	A/D 转换器使能位 0: 禁止 1: 使能

ADC 控制寄存器 1 (ADC_CON1)

偏移地址: 08_H

复位值: 00000000_00001111_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留											SFL AG	STIME<3:0>			
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TS_ TES T_E N	TMP S_E N	IREF _EN	VDE T_E N	VDE T_S EL	VRE FN	VREFP<1:0>			保留			HS_ EN	CLK S	CLKDIV<2:0>	

—	bit31-21	—	—
SFLAG	bit20	R	A/D 采样状态标志位 0: AD 采样中 1: AD 未采样
STIME<3:0>	bit19-16	R/W	A/D 采样时间选择位 0000: 1 个 AD 时钟 0001: 2 个 AD 时钟 …… 1111: 16 个 AD 时钟
TS_TEST_EN	bit15	R/W	内部温度传感器测试电路使能位 0: 禁用 1: 使能
TMPS_EN	bit14	R/W	内部温度传感器电路使能位 0: 禁用 1: 使能
IREF_EN	bit13	R/W	内部参考电流使能位 0: 禁用 1: 使能
VDET_EN	bit12	R/W	电源电压检测电路使能位 0: 禁用 1: 使能
VDET_SEL	bit11	R/W	电源电压检测选择位 (应用在电源电压检测) 0: VDD/2 1: VDD/3
VREFN	bit10	R/W	A/D 负向参考电压选择位 0: 内部负向参考电压 VSS 1: 外部负向参考电压 VREFN
VREFP<1:0>	bit9-8	R/W	A/D 正向参考电压选择位 00: 无参考 01: 内部正向参考电压 VDD 10: 外部正向参考电压 VREFP 11: 温度传感器参考源
-	bit7-5	R/W	-
HS_EN	bit 4	R/W -	ADC 高速时钟模式使能位 0: 禁止 1: 使能
CLKS	bit3	R/W	A/D 时钟源选择位 0: PCLK 1: RCCLK (内部 RC 时钟)
CLKDIV<2:0>	bit2-0	R/W	A/D 时钟预分频选择位 000: 1:2 001: 1:4 010: 1:8

			011: 1:16 100: 1:32 101: 1:64 110: 1:128 111: 1:256
--	--	--	---

- 注 1: ADC_CON1.IREF_EN=1, GPIO_DIR[5]=1, GPIO_MOD5.INE=0, ADC_CON0.EN=1: GPIO5 端口为内部参考电流输出, 其数字输入功能被禁止。
- 注 2: ADC_CON1.VREFP=1, GPIO_DIR[6]=1, GPIO_MOD6.INE=0, ADC_CON0.EN=1: GPIO6 端口为 ADC 外部正向参考电压输入, 其数字输入功能被禁止。
- 注 3: ADC_CON1.VREFN=1, GPIO_DIR[7]=1, GPIO_MOD7.INE=0, ADC_CON0.EN=1: GPIO7 端口为 ADC 外部负向参考电压输入, 其数字输入功能被禁止。

ADC 通道选择寄存器 (ADC_CHS)

偏移地址: 0C_H

复位值: 00000000_01000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留												CHS<3:0>			

—	bit31-4	—	保留位 禁止用户写操作, 否则可能会导致 ADC 工作异常
CHS<3:0>	bit3-0	R/W	ADC 模拟通道选择位 0000: 通道 0 (AIN0) 0001: 通道 1 (AIN1) 0010: 通道 2 (AIN2) 0011: 通道 3 (AIN3) 0100: 通道 4 (AIN4) 0101: 通道 5 (AIN5) 0110: 通道 6 (AIN6) 0111: 通道 7 (AIN7) 1000: 通道 8 (AIN8) 1001: 通道 9 (AIN9) 1010: 通道 10 (AIN10) 其它: 保留

- 注 1: GPIO_DIR[2]=1, CHS=0010, GPIO_MOD2.INE=0, ADC_CON0.EN=1: GPIO2 端口为 ADC 模拟输入通道 2, 其数字输入功能被禁止。
- 注 2: GPIO_DIR[3]=1, CHS=0011, GPIO_MOD 3.INE=0, ADC_CON0.EN=1: GPIO3 端口为 ADC 模拟输入通道 3, 其数字输入功能被禁止。
- 注 3: GPIO_DIR[4]=1, CHS=0100, GPIO_MOD 4.INE=0, ADC_CON0.EN=1: GPIO4 端口为 ADC 模拟输入通道 4, 其数字输入功能被禁止。

- 注 4: ADC_CON1.IREF_EN=0, GPIO_DIR[5]=1, CHS=0101, GPIO_MOD 5.INE=0, ADC_CON0.EN=1: GPIO5 端口为 ADC 模拟输入通道 5, 其数字输入功能被禁止。
- 注 5: ADC_CON1.VREFP=0, GPIODIR[6]=1, CHS=0110, GPIO_MOD 6.INE=0, ADC_CON0.EN=1: GPIO6 端口为 ADC 模拟输入通道 6, 其数字输入功能被禁止。
- 注 6: ADC_CON1.VREFN=0, GPIODIR[7]=1, CHS=0111, GPIO_MOD 7.INE=0, ADC_CON0.EN=1: GPIO7 端口为 ADC 模拟输入通道 7, 其数字输入功能被禁止。
- 注 7: GPIO_DIR[8]=1, CHS=1000, GPIO_MOD 8.INE=0, ADC_CON0.EN=1: GPIO8 端口为 ADC 模拟输入通道 8, 其数字输入功能被禁止。
- 注 8: GPIO_DIR[9]=1, CHS=1001, GPIO_MOD 9.INE=0, ADC_CON0.EN=1: GPIO9 端口为 ADC 模拟输入通道 9, 其数字输入功能被禁止。
- 注 9: GPIO_DIR[10]=1, CHS=1010, GPIO_MOD 10.INE=0, ADC_CON0.EN=1: GPIO10 端口为 ADC 模拟输入通道 10, 其数字输入功能被禁止。
- 注 10: GPIO_DIR[11]=1, CHS=1011, GPIO_MOD 11.INE=0, ADC_CON0.EN=1: GPIO11 端口为 ADC 模拟输入通道 11, 其数字输入功能被禁止。
- 注 11: GPIO 端口复用, ADC_CON1.IREF_EN/ ADC_CON1.VREFP/ ADC_CON1.VREFN 设置为 1, 优先级比 CHS 的设置高, 即参考源设置比 ADC 模拟输入通道设置的优先级高, GPIO 端口优先复用为参考源输入或输出。

ADC 中断寄存器 (ADC_INT)

偏移地址: 10H

复位值: 00000000_01000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留														IE	IF

—	bit31-2	—	—
IE	bit1	R/W	ADC 中断使能位 0: 禁止 1: 使能
IF	bit0	R/W	ADC 中断标志位 0: 正在进行转换 1: A/D 转换完成 (由硬件置 1, 软件写 0 清除, 软件写 1 无效)

注: ADC 中断禁止时, 如果满足条件仍会置起对应的中断标志位, 只是不会产生中断请求。

5.3.7 ADC应用说明

无特别说明。

5.4 电能计量模块 (EM)

5.4.1 概述

ESEM16 是一款内部集成高精度电能计量模块的 MCU，主要针对于电能计量的应用。

ESEM16 的计量模块包含了两个 Σ - Δ 型 ADC，一个参考电压源，和一个有功能量计量的专用 DSP 核。ESEM16 能计量有功电能，测量电压/电流有效值，计算平均有功功率，并支持启动/潜动、小电流加速较表等其他功能。

ESEM16 提供有功增益校准及失调补偿、相位角差校准和有效值增益校准及失调补偿。

在 25℃，1000:1 的动态范围内，有功电能计量误差小于 0.1%；

在 25℃，500:1 的动态范围内，电压和电流有效值测量误差小于 1%；

ESEM16 内部的参考电压源为 1.3V，温度系数为 30ppm/℃。

5.4.2 结构框图

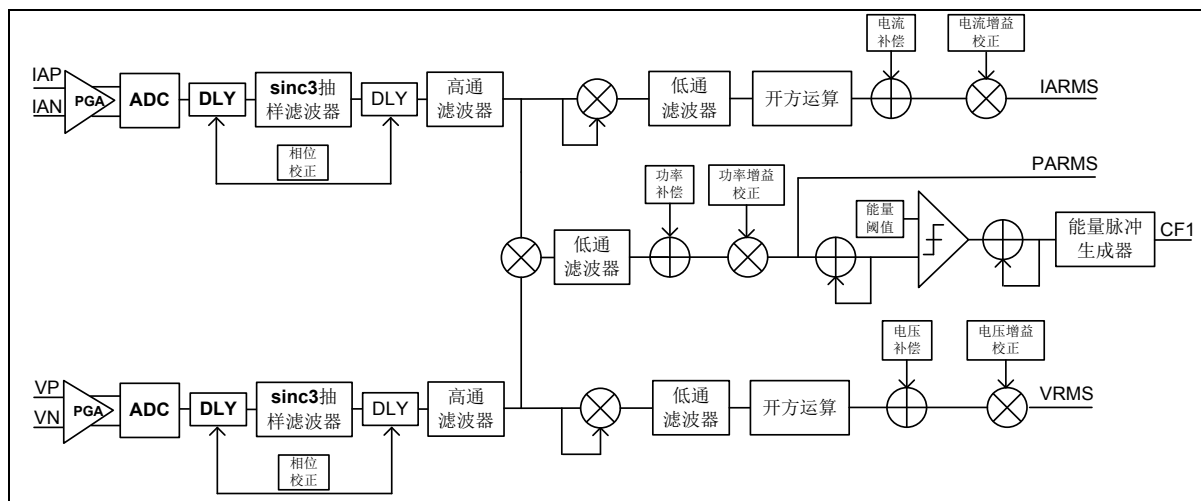


图 5-19 计量模块电路结构框图

5.4.3 模拟前端 (AFE)

5.4.3.1 结构图

该芯片的模拟前端包含了两个 24 位 Σ - Δ 型 ADC，同时在 ADC 的前级放置了两个可编程增益放大器。

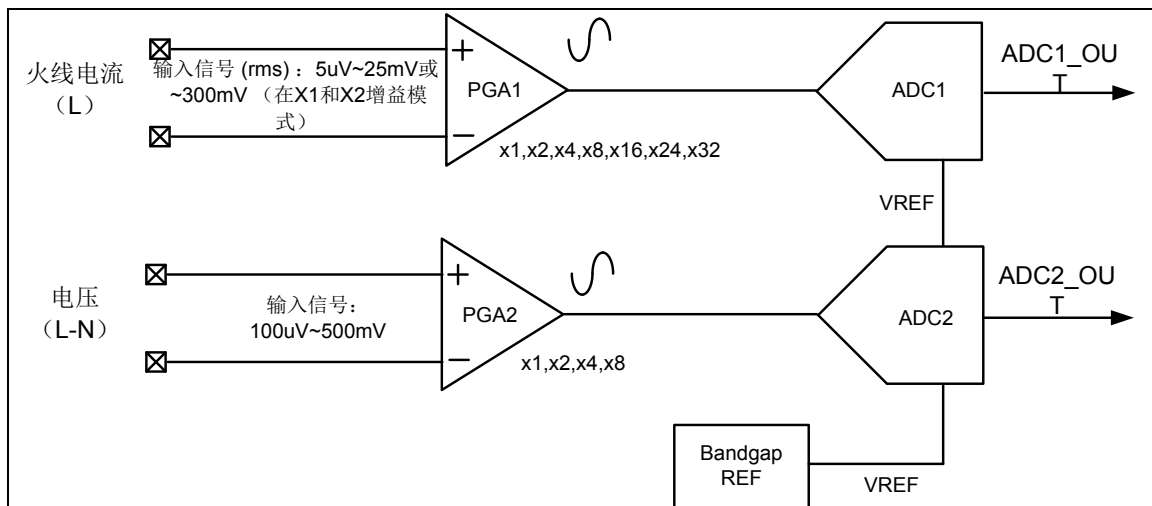


图 5-20 模拟前端电路结构框图

5.4.3.2 可编程增益放大器 (PGA)

两个模拟输入通道各配置有一个可编程增益放大器 PGA。电流通道的 PGA1 放大倍数可配置为 1、2、4、8、16、24、32 倍，电压通道的 PGA2 放大倍数可配置为 1、2、4、8 倍。

5.4.3.3 模数转换器 (ADC)

芯片内模数转换由两个二阶 Σ - Δ 调制器实现。在模数转换器的前面有抗混叠滤波器。 Σ - Δ 调制器以采样时钟决定的速率将输入信号转换为连续的 1 和 0 串行数据流。芯片的采样时钟频率为 2MHz。反馈环路中的 1 位 ADC 由串行数据流驱动，从输入信号中减去 ADC 输出。如果环路增益足够高，ADC 输出的平均值就会接近输入信号电平的平均值。对于一个采样间隔内的任意给定输入值，1 位 ADC 的输出数据几乎毫无意义。只有对大量样本进行平均，才能获得有意义的结果。通过对调制器输出的大量位取平均，低通滤波器产生与输入信号电平成比例的 24 位数据。

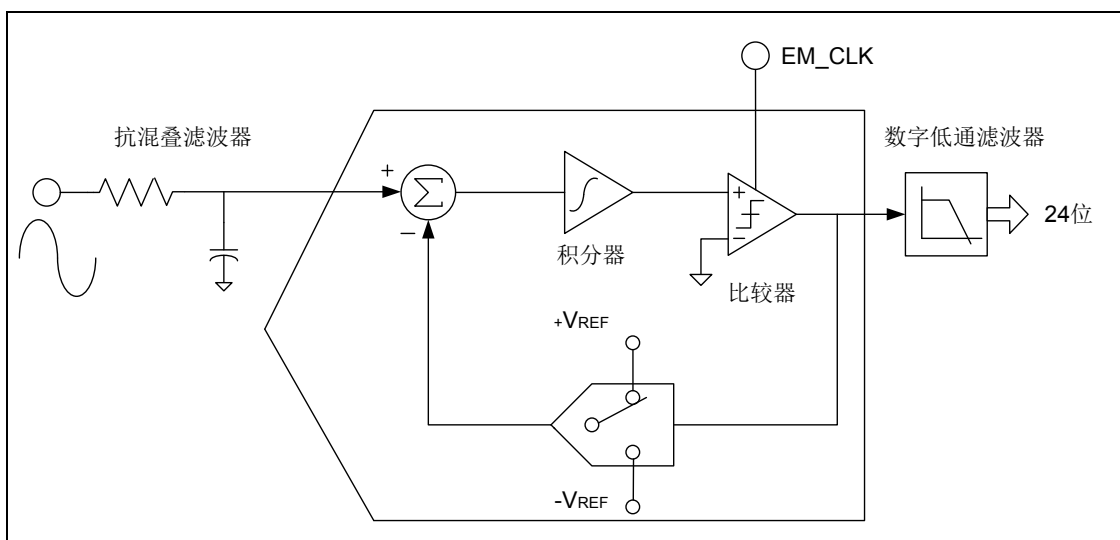


图 5-21 模数转换器电路结构框图

5.4.4 数据采样

5.4.4.1 电流采样通道

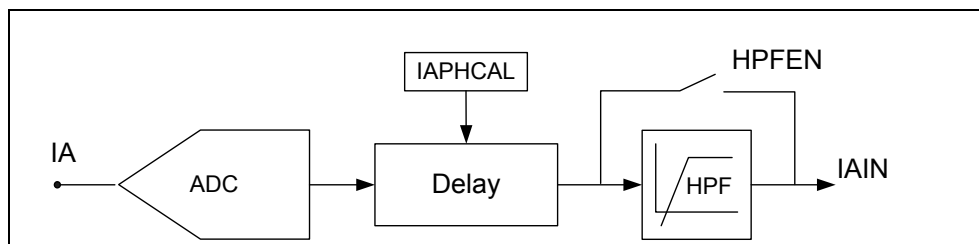


图 5-22 电流采样通道电路结构框图

如上图所示，A 线电流信号通道经过 ADC 采样后，可以 7.8125ksps 速率向 DSP 输出 24 位二进制补码数据。数据经过延迟器、高通滤波器后，得到电流通道的信号 IAIN。A 线结构与 B 线结构完全一致。数字延迟器可用做角差校准，补偿由外围器件（例如互感器）引入的角差。高通滤波器用来滤除 ADC 采样引入的直流偏置，可用 HPFEN 来使能或屏蔽此高通滤波器，具体可参考控制寄存器的说明。

5.4.4.2 电压采样通道

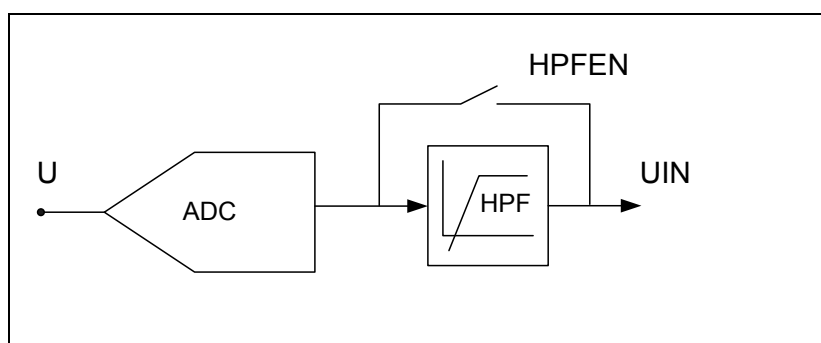


图 5-23 电压采样通道电路结构框图

如上图所示，电压通道信号经过 ADC 采样后，可以 7.8125ksps 速率向 DSP 输出 24 位二进制补码数据。数据经过延迟器，高通滤波器后，得到电压通道的信号 UIN。高通滤波器用来滤除 ADC 采样引入的直流偏置，可用 HPFEN 来使能或屏蔽此高通滤波器，具体可参考控制寄存器的说明。

5.4.5 有效值测量

5.4.5.1 电流有效值

EMEM16 芯片支持电流有效值的测量，其原理如下图所示。

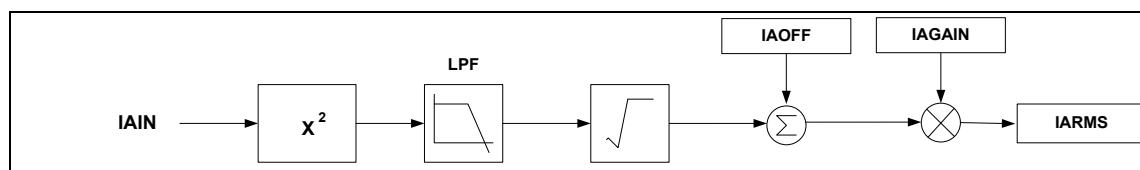


图 5-24 电流有效值计算电路结构框图

电流有效值测量采用均方根计算，保存在电流有效值寄存器 (EM_IARMS) 中，每 320ms 刷新一次数据。电流有效值增益寄存器 (EM_IAGAIN) 用做电流有效值校准。电流有效值失调补偿寄存器 (EM_IAOFF) 用做电流有效值的失调补偿。具体操作可参考 5.4.13.4 有效值校准章节。

电流有效值寄存器有效位数为 24，为一个 24 位无符号数，其满幅值表示电流采样值为 1A。计算公式如下：

$$I = \frac{DATA \times Vref}{R \times Gi \times 2^{24}} \quad (\text{单位: A})$$

其中 DATA 为读取的相应的电流有效值寄存器值的十进制数值，R 为锰铜分流器的阻值 (单位为 Ω)，Gi 为电流通道 PGA 增益 (可参见模拟前端控制寄存器 EM_AFEC 的相关配置位)，Vref 为 ADC 参考电压 (Vref=1.3V)。

例如：

如果电流有效值寄存器数据为 1D000H (十进制数值为 118784)，电流通道采用的锰铜分流器的电阻

$$R = 250 \times 10^{-6} \Omega, \text{ 电流通道增益 } Gi = 32, \text{ 则此时实际电流值 } I = \frac{118784 \times 1.2}{250 \times 10^{-6} \times 32 \times 2^{24}} = 1.06(A)$$

5.4.5.2 电压有效值

EMEM16 芯片支持电压有效值的测量，其原理如下图所示。

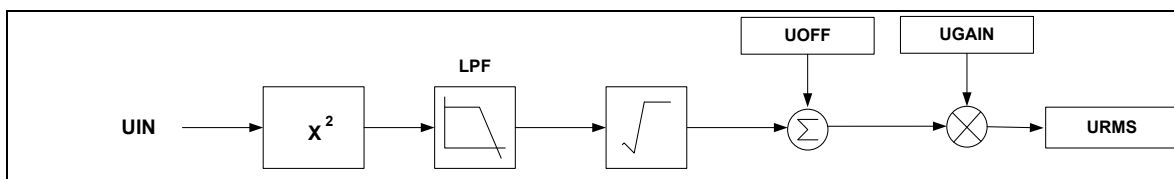


图 5-25 电压有效值计算电流结构框图

电压有效值测量也采用均方根计算，保存在电压有效值寄存器 (EM_URMS) 中，每 320ms 刷新一次数据。电压有效值增益寄存器 (EM_UGAIN) 用做电压有效值校准。电压有效值失调补偿寄存器 (EM_UOFF) 用做电压有效值的失调补偿。具体操作可参考 5.4.13.4 有效值校准章节。

电压有效值寄存器有效位数为 24，为一个 24 位无符号数，其满幅值表示电压采样值为 1A。计算公式如下：

$$U = \frac{DATA \times k \times Vref}{Gu \times 2^{24}} \quad (\text{单位: V})$$

其中 DATA 为读取的相应的电压有效值寄存器值的十进制数值，k 为电压通道的分压比 ($k > 1$)，Gu 为电压通道 PGA 增益 (可参见模拟前端控制寄存器 EM_AFEC 的相关配置位)，Vref 为 ADC 参考电压 (Vref=1.3V)。

例如：

如果电压有效值寄存器数据为 1D0000H（十进制数值为 1900544），电压通道的分压比为 $k = 1000/1$ ，电

$$U = \frac{1900544 \times 1000 \times 1.2}{1 \times 2^{24}} = 135.94V$$

压通道增益 $Gu = 1$ ，则此时实际电压值。

5.4.6 电压和电流过零检测

ESEM16 芯片支持电压的过零检测和电压电流信号状态标志位的输出。

电压过零支持正向过零、反向过零、全过零。过零方式的选择通过电压过零方式选择位（ZXSEL）进行选择，同时若选择了相应的过零方式时，可产生相应的过零中断。当电压过零方式选择位（ZXSEL）设为 00_B 时，不输出过零信号，同时也不会产生过零中断。例如，当输入的电压信号频率为 50Hz 时，若设置为正向过零或反向过零，ZX 输出为 25Hz 的方波，过零中断的响应频率为 50Hz；若设置为全过零，ZX 输出为 50Hz 的方波，过零中断的响应频率为 100Hz。

电压和电流信号状态标志位可在计量状态寄存器（EM_ESR）的电压信号状态位（ZXUS）和电流信号状态位（ZXIAS）读出，读出 0 表示当前信号值为正。读出 1 表示当前信号值为负。

由于硬件算法电路时钟的消耗和电路器件本身的响应延时，实际电压过零响应和电压电流信号状态标志位的变化要滞后于实际信号。电压过零响应比实际信号滞后约 9.5ms，电压电流信号状态标志位的变化比实际信号滞后约 3ms。以上延时信息为估算值，实际由于外部滤波电路的影响，会有略微的偏差。

5.4.7 电压频率测量

ESEM16 芯片支持对输入电压信号频率的测量，测量值保存在电压频率寄存器（EM_FRQ）中。寄存器值为一个 16 位无符号数，刷新频率同输入电压信号的频率。计算公式如下：

$$f = \frac{DATA}{2^8} \text{ (单位: Hz)}$$

其中 DATA 为读取的相应的电压频率寄存器值的十进制数值。

例如：

如果电压频率寄存器数据为 3232H（十进制数值为 12850），则此时实际电压频率值

$$f = \frac{12850}{2^8} = 50.195Hz$$

5.4.8 电流电压相角测量

ESEM16 芯片支持对输入电流和电压信号间相角的测量，测量值保存在电流电压相角寄存器（EM_APHASE）中。寄存器值为一个 16 位无符号数，刷新频率同输入电压电流信号的频率。计算公式如下：

$$APHASE = \frac{DATA}{2^7} \quad (\text{单位: } ^\circ)$$

其中 DATA 为读取的相应的电流电压相角寄存器值的十进制数值。

例如:

如果电流电压相角寄存器数据为 4040H (十进制数值为 16448), 则此时实际电流电压相角值

$$APHASE = \frac{16448}{2^7} = 128.5^\circ$$

5.4.9 功率测量

5.4.9.1 有功功率

EMEM16 芯片支持有功功率测量。

电功率是指源端流到负载的能量速率, 可以通过电压乘以电流得到。乘积也称之为瞬时功率, 功率的单位是瓦特。如一个交流系统中, 有电压 $v(t)$ 和电流 $i(t)$, 同时电压和电流都具有谐波。瞬时电压和电流的表达式则有:

$$v(t) = \sum_{k=1}^{\infty} V_k \sqrt{2} \sin(k\omega t + \varphi_k)$$

$$i(t) = \sum_{k=1}^{\infty} I_k \sqrt{2} \sin(k\omega t + \gamma_k)$$

V_k 和 I_k 是指每个谐波的电压和电流有效值, 在一个交流系统中, 瞬时功率为:

$$\begin{aligned} P(t) &= v(t) \cdot i(t) \\ &= \sum_{k=1}^{\infty} V_k I_k \cos(\varphi_k - \gamma_k) - \sum_{k=1}^{\infty} V_k I_k \cos(k\omega t + \varphi_k - \gamma_k) \\ &\quad + \sum_{\substack{k,m=1 \\ k \neq m}}^{\infty} V_k I_k \{ \cos[(k-m)\omega t + \varphi_k - \gamma_k] - \cos[(k+m)\omega t + \varphi_k + \gamma_k] \} \end{aligned}$$

平均功率大于线周期的积分数:

$$P = \frac{1}{nT} \int_0^{nT} p(t) dt = \sum_{k=1}^{\infty} V_k I_k \cos(\varphi_k - \gamma_k)$$

T 为线周期, P 表示总有功功率。注意总有功功率等于 P 中瞬时功率信号的直流分量。

下图表示 ESEM16 是如何计算 A 线总有功功率。

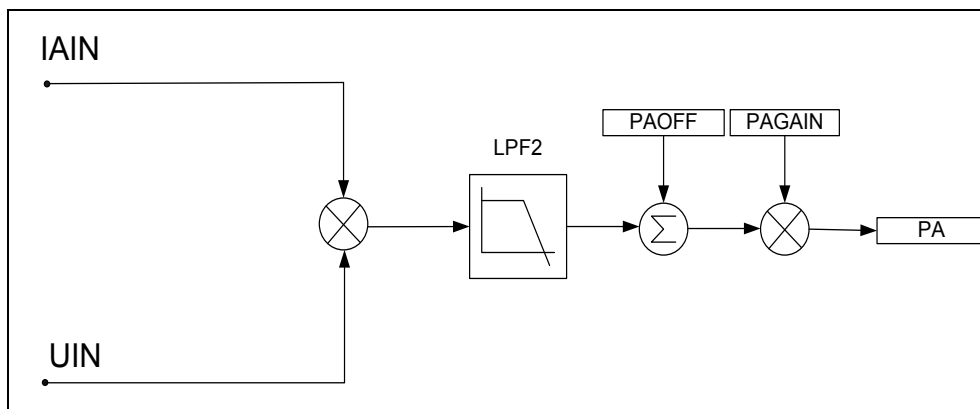


图 5-26 有功功率测量电路结构框图

从 HPF 输出得到的电流 IAIN 和电压 UIN, 经过 DSP 计算处理后得到 A 线平均有功功率, 保存在有功功率寄存器 (EM_PA) 中。有功功率增益寄存器 (EM_PAGAIN) 用做计量校准。有功功率失调补偿寄存器 (EM_PAOFF) 用做有功功率的失调补偿。具体操作可参考 5.4.13.2 有功功率校准章节。

有功功率寄存器 (EM_PA) 为一个 32 位有符号数, 以二进制补码形式表示, 负数代表实际的电能方向为负向, 每 320ms 刷新一次数据。计算公式如下:

$$PA = \frac{DATA \times k \times Vref^2}{R \times Gi \times Gu \times 2^{31}} \quad (\text{单位: W})$$

其中 DATA 为读取的相应的有功功率寄存器值的十进制数值, R 为锰铜分流器的阻值 (单位为 Ω), k 为电压通道的分压比 ($k > 1$), Gi 和 Gu 为电流和电压通道 PGA 增益 (可参见模拟前端控制寄存器 EM_AFEC 的相关配置位), Vref 为 ADC 参考电压 ($Vref = 1.3V$)。

例如:

如果有功功率寄存器数据为 1000000H (十进制数值为 16777216), 电流通道采用的锰铜分流器的电阻

$$R = 250 \times 10^{-6} \Omega, \text{ 电压通道的分压比为 } k = \frac{1000}{1}, \text{ 电流通道增益 } Gi = 32, \text{ 电压通道增益 } Gu = 1,$$

$$P = \frac{16777216 \times 1000}{250 \times 10^{-6} \times 32 \times 1 \times 2^{29}} = 3906.25W$$

则此时实际有功功率值

如果有功功率寄存器数据为 FF000000H (十进制数值为 -16777216), 电流通道采用的锰铜分流器的电阻

$$R = 250 \times 10^{-6} \Omega, \text{ 电压通道的分压比为 } k = \frac{1000}{1}, \text{ 电流通道增益 } Gi = 32, \text{ 电压通道增益 } Gu = 1,$$

$$PA = \frac{-16777216 \times 1000}{250 \times 10^{-6} \times 32 \times 1 \times 2^{29}} = -3906.25W$$

则此时实际电流值

5.4.9.2 视在功率

EMEM16 芯片支持视在功率测量。电流有效值和电压有效值经过乘法运算后得到视在功率, 其值保存在视在功率寄存器 (EM_SA) 中。经过有效值校准后视在功率无需再进行额外的校准。

视在功率寄存器 (EM_SA) 值为一个 32 位无符号数，每 320ms 刷新一次数据。计算公式如下：

$$SA = \frac{DATA \times k \times Vref^2}{R \times Gi \times Gu \times 2^{31}} \quad (\text{单位: VA})$$

其中 DATA 为读取的相应的视在功率寄存器值的十进制数值，R 为锰铜分流器的阻值 (单位为 Ω)，k 为电压通道的分压比 ($k > 1$)，Gi 和 Gu 为电流和电压通道 PGA 增益 (可参见模拟前端控制寄存器 EM_AFEC 的相关配置位)，Vref 为 ADC 参考电压 ($Vref = 1.3V$)。

例如：

如果视在功率寄存器数据为 1000000H (十进制数值为 16777216)，电流通道采用的锰铜分流器的电阻

$$R = 250 \times 10^{-6} \Omega, \text{ 电压通道的分压比为 } k = \frac{1000}{1}, \text{ 电流通道增益 } Gi = 32, \text{ 电压通道增益 } Gu = 1,$$

$$SA = \frac{16777216 \times 1000}{250 \times 10^{-6} \times 32 \times 1 \times 2^{29}} = 3906.25VA$$

则此时实际视在功率值

5.4.10 功率因数测量

EMEM16 芯片支持功率因数测量。有功功率和视在功率经过除法运算后得到功率因数，其值保存在功率因数寄存器 (EM_AFAC) 中。功率因数寄存器 (EM_AFAC) 值为一个 16 位有符号数，以二进制补码形式表示，负数代表实际的电能方向为负向，每 320ms 刷新一次数据。计算公式如下：

$$AFAC = \frac{DATA}{2^{15}}$$

其中 DATA 为读取的相应的功率因数寄存器值的十进制数值。

例如：

如果功率因数寄存器数据为 4000H (十进制数值为 16384)，则此时实际功率因数

$$AFAC = \frac{16384}{2^{15}} = 0.5。$$

如果功率因数寄存器数据为 C000H (十进制数值为 -16384)，则此时实际功率因数

$$AFAC = \frac{-16384}{2^{15}} = -0.5。$$

5.4.11 能量计量

5.4.11.1 能量频率转换

ESEM16 芯片有功功率经过能量-频率转换后，通过 CF1 脉冲输出。

当 CF1 输出的脉冲周期大于 160ms 时，CF1 输出脉冲宽度 (高电平) 为 80ms；当周期小于 160ms 时，输出占空比为 50% 的方波。

5.4.11.2 潜动/启动功率

ESEM16 芯片可限定有功潜动/启动功率。当瞬时有功功率大于启动门限值时，芯片正常启动计量，当瞬时有功功率小于启动门限值时，芯片处于潜动状态，无能量脉冲输出。

有功启动功率寄存器（PSATRT）有效位数为 16，为一无符号数。其满幅值表示启动功

率为 $\frac{k \times V_{ref}^2}{2^8 \times R \times G_i \times G_u}$ ，单位：W。

其中，R 为锰铜分流器的阻值（单位为 Ω ），k 为电压通道的分压比（ $k > 1$ ）， G_i 、 G_u 分别为电流和电压通道增益（可参见模拟前端控制寄存器 EM_AFEC 的相关配置位）， V_{ref} 为 ADC 参考电压（ $V_{ref} = 1.3V$ ）。

由于瞬时功率存在交流分量，故为确保在启动功率时能正常启动，可略微降低启动门限值，推荐将寄存器设定为临界值的 90% 或更低。

5.4.11.3 电能累计寄存器

ESEM16 芯片提供了有功电能脉冲输出 CF1。在电能表的系统应用中，电能的累计可采用 CF1 脉冲数累加的形式。通过计量启动寄存器（EM_START）的 CF1 模式选择位（CF1MOD）可选择 CF1 输出脉冲表示何种电能。

同时，芯片内部也具有电能寄存器，用户也可对电能寄存器进行操作，完成电能的计量工作。芯片提供有功正向、反向电能及绝对值电能的寄存器。电能寄存器的精度为 0.1 个电能脉冲。例如对于电表常数为 1600imp/kWh 的实际电表系统，0.1 个电能计量脉冲代表 1/16000kWh，如果正向有功电能寄存器的值为 0004_H，则表示正向有功电量为 1/4000kWh。

电能绝对值计量功能可通过计量启动寄存器（EM_START）的绝对值计量使能位（EAEN）来选择是否使能。

5.4.11.4 校表参数自校验

ESEM16 芯片支持校表参数的自校验功能。其中，CRC1 校验的寄存器分别为 EM_PFSET、EM_PAGAIN、EM_APHCAL、EM_PSTART、EM_AFEC，CRC2 校验的寄存器分别为 EM_UGAIN、EM_IAGAIN、EM_UOFF、EM_IAOFF、EM_PAOFF。

CRC1 和 CRC2 的校验方式均为异或校验。当 CRC1 校验区域内的所有寄存器异或计算值与 CRC1 校验码寄存器（EM_CRC1）相等时校验正确，不相等时校验错误。当 CRC2 校验区域内的所有寄存器异或计算值与 CRC2 校验码寄存器（EM_CRC2）相等时校验正确，不相等时校验错误。

CRC1 和 CRC2 校验均有相应的使能位，校验出错支持产生相应的中断。

当 CRC1 校验使能时，若校验出错，则停止电能计量模块的所有功能，待 CRC1 校验正确或 CRC1 校验功能被禁止后，电能计量模块的所有功能才可恢复。

5.4.12 计量校准

5.4.12.1 校准流程

ESEM16 芯片校准分为计量校准和测量校准，校准的流程如下图所示。

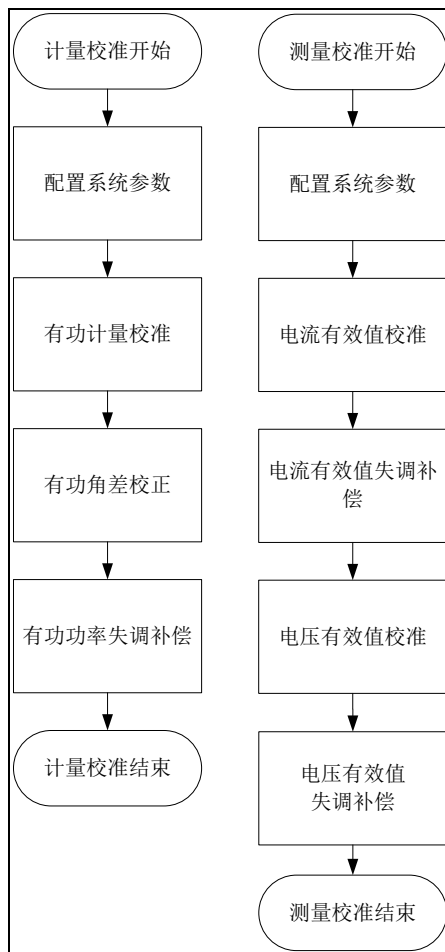


图 5-27 校准流程图

5.4.12.2 有功功率校准

计量校准先在功率因数为 1.0 时对有功电能计量校准，然后再在功率因数为 0.5 时对角差校准；

计量校准前，首先打开计量使能位，关闭 CRC1 自校验功能，然后设置高频脉冲常数寄存器 PFSET。PFSET 的计算公式如下：

$$PFSET = INT\left(C \times \frac{G_{IA} \cdot V_{IA} \cdot G_U \cdot V_U}{Mc \cdot I_b \cdot U_n \cdot V_{ref}^2}\right)$$

注：INT 表示为将括号内的计算值取整数，下同。

其中 C 为常数，值为 2.359296×10^{15} ，Mc 为电表常数（单位为 imp/kWh），Un 为相线电压（单位为 V，一般为 220V），V_U 为电压回路 Un 的采样电压（单位为 V），I_b 为电表基本电流（单位为 A），V_{IA} 为 A 线电流 I_b 的采样电压（单位为 V），G_{IA} 为 A 线电流通道增益，G_U 为电压通道增益，V_{ref} 为 ADC 参考电压（V_{ref}=1.3V）。

将 PFSET 的数值转化为 32 位的 16 进制数值后写入寄存器中，然后开始在功率因数为 1.0 时 A 线有功电能计量校准。

假设校表台中显示的误差为 ε (可调校范围 $-0.5 < \varepsilon < 1$)，则需要调校的增益值 $G = \frac{1}{1 + \varepsilon}$ 。

A 线调校增益 PAGAIN 为 $(G - 1) \cdot 2^{15}$ 的补码形式，即

$$PAGAIN = \begin{cases} INT[(G - 1) \cdot 2^{15}] & (G \geq 1) \\ INT[(G + 1) \cdot 2^{15}] & (G < 1) \end{cases}$$

将 PAGAIN 的数值转化为 16 位的 16 进制数值后写入寄存器中，则完成 A 线计量校准。

注：若系统采用功率校准的方式，则通过计算得出误差 ε 。

5.4.12.3 角差校正

角差校正时需功率因数为 0.5L 时进行。

假设校表台中显示的误差为 ε ，则偏移的角差量 $\theta = (\alpha\varepsilon)^\circ$ ，其中 α 为常数，值为 -33.08。

角差校正值为 $\Delta = \frac{\beta\varepsilon}{f}$ ，其中 β 为常数，值为 1.837762985×10^5 ， f 为电压频率值。

其中角差校正寄存器值 APHCAL 为 Δ 的补码形式，即

$$APHCAL = \begin{cases} INT[\frac{\beta\varepsilon}{f}] & (\varepsilon \geq 0) \\ INT[2^8 + \frac{\beta\varepsilon}{f}] & (\varepsilon < 0) \end{cases}$$

将 APHCAL 的数值转化为 8 位的 16 进制数值后写入寄存器中，则完成角差校正。

相角校正的精度为 $(1.8 \times 10^{-4} \times f)^\circ$ ，校正范围为 $-0.02304f^\circ \sim +0.02286f^\circ$ 。

若电压频率 f 为 50Hz 时，相角校正的精度为 0.009° ，校正范围为 $-1.152^\circ \sim +1.143^\circ$ ，换算到实际的可调校误差 ε 范围为 $-0.0345 < \varepsilon < 0.0348$ 。

注：若系统采用功率校准的方式，则通过计算得出误差 ε 。

5.4.12.4 有功功率失调补偿

ESEM16 可对有功功率进行失调补偿。补偿流程如下：

- 1) 首先通过配置计量启动寄存器 (EM_START) 的 POFF_MOD 位，使能有功功率失调补偿模式。配置 PFSET 寄存器，关闭 CRC1 校验使能位，打开计量使能位；

- 2) 配置校表台，设置电压 $U=U_n$ ，设置电流 $I=0$ ；
- 3) 读取平均有功功率寄存器的数值，相邻两次读取间隔时间需大于 320ms；
- 4) 共取十一次寄存器的数值，除去第一次的数值，计算出后十次数值的平均值 $PA_average$ ；
- 5) 将 $PA_average$ 的值取反加一写入 PAOFF 寄存器中，则完成有功功率失调补偿。

5.4.12.5 有效值校准

ESEM16 可对电压电流有效值进行校准。

- 1) 电压有效值校准流程如下：
- 2) 首先配置寄存器 EM_START，关闭 CRC2 校验使能位，打开计量使能位，打开有效值测量使能位；
- 3) 配置校表台，设置电压 $U=U_n$ ；
- 4) 读取电压有效值寄存器的数值，相邻两次读取间隔时间需大于 320ms；
- 5) 取两次寄存器的数值，除去第一次的数值，取第二次的数值为 $UA_average$ ；
- 6) 将第二次读取到的电压有效值并转化为十进制数值 $U_{A_average}$ ，若电压通道的分压比为

$$k, \text{ 电压通道增益为 } Gu, \text{ 则此时电压需要调校的增益为 } G = \frac{2^{15} \times Gu \times U_n}{U_{A_average} \times k}。$$

电压增益 UAGAIN 为 $(G-1) \cdot 2^{15}$ 的补码形式，即

$$UAGAIN = \begin{cases} INT[(G-1) \cdot 2^{15}] & (G \geq 1) \\ INT[(G+1) \cdot 2^{15}] & (G < 1) \end{cases}$$

A 线电流有效值校准流程：

- 1) 首先配置寄存器 EM_START，关闭 CRC2 校验使能位，打开计量使能位，打开有效值功能使能位；
- 2) 配置校表台，设置电流 $I=I_b$ ；
- 3) 读取电流有效值寄存器的数值，相邻两次读取间隔时间需大于 320ms；
- 4) 取两次寄存器的数值，除去第一次的数值，取第二次的数值为 $IA_average$ ；
- 5) 将第二次读取到的电压有效值并转化为十进制数值 $I_{A_average}$ ，若电流通道采用的锰铜

分流器的电阻 R （单位为 Ω ），A 线电流通道增益 $Gi = 32$ ，则此时电流需要调校的增

$$\text{益为 } G = \frac{2^{15} \times R \times Gi \times I_b}{I_{A_average}}。$$

电流增益 IAGAIN 为 $(G-1) \cdot 2^{15}$ 的补码形式，即

$$IAGAIN = \begin{cases} INT[(G-1) \cdot 2^{15}] & (G \geq 1) \\ INT[(G+1) \cdot 2^{15}] & (G < 1) \end{cases}$$

5.4.12.6 有效值失调补偿

ESEM16 可对电压和电流有效值进行失调补偿。

电压失调补偿流程如下：

- 1) 首先配置寄存器 EM_START，关闭 CRC2 校验使能位，打开计量使能位，打开有效值测量使能位；
- 2) 配置校表台，设置电流 $I=I_b$ ，设置电压 $U=0$ ；
- 3) 读取电压有效值寄存器的数值，相邻两次读取间隔时间需大于 320ms；
- 4) 共取十一次寄存器的数值，除去第一次的数值，计算出后十次数值的平均值 $U_average$ ；
- 5) 将 $U_average/2$ 的值取反加一写入 UOFF 寄存器中，则完成电压有效值失调补偿。

电流失调补偿流程如下：

- 1) 首先配置寄存器 EM_START，关闭 CRC2 校验使能位，打开计量使能位，打开有效值测量使能位；
- 2) 配置校表台，设置电压 $U=U_n$ ，设置电流 $I=0$ ；
- 3) 读取电流有效值寄存器的数值，相邻两次读取间隔时间需大于 320ms；
- 4) 共取十一次寄存器的数值，除去第一次的数值，计算出后十次数值的平均值 $IA_average$ ；
- 5) 将 $IA_average/2$ 的值取反加一写入 IAOFF 寄存器中，则完成电流有效值的失调补偿。

5.4.13 小电流加速校表

EMSM16 芯片支持小电流加速校表功能。在电流信号较小时，CF1 脉冲输出频率较慢。为了节省校表时间，可通过放大高频脉冲常数寄存器 (EM_PFSET) 来加快 CF1 脉冲的输出速度，从而可提高小电流时的校表效率。再校表完成后，再将高频脉冲常数寄存器 (EM_PFSET) 重新写入原先值。

例如，电表常数 M_c 为 800imp/kWh，高频脉冲常数寄存器 (EM_PFSET) 实际应写入值为 100000_H，为了加快 CF1 脉冲的输出速度，在小信号调校时，将高频脉冲常数寄存器 (EM_PFSET) 值设为 800000_H，电表常数则相应的调整为 6400imp/kWh，待校表完成后，高频脉冲常数寄存器 (EM_PFSET) 重新写入值 100000_H。

5.4.14 特殊功能寄存器

计量配置保护寄存器 (EM_PROT)

偏移地址: 00_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留															PROT

—	bit31-1	W	写 0x78879669 时, 位 PROT 为 0; 写其它值时位 PROT 为 1
PROT	bit0	R	EM 写保护位 0: 写保护关闭 1: 写保护使能

注 1: 只有以字方式对 EM_PROT 寄存器写入 0x78879669 才能关闭写保护, 其他任何对 EM_PROT 寄存器的写操作都将使能写保护功能。

注 2: EM_PROT 保护的寄存器电能计量模块所有支持写入的寄存器。

计量状态寄存器 (EM_ESR)

偏移地址: 08_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留														ZXIAS	ZXUS
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留												NO_LOAD	PREV	CRC2S	CRC1S

—	bit 31-18	—	—
ZXIAS	bit 17	R	A线电流信号状态位 0: 当前 A 线电流信号为正 1: 当前 A 线电流信号为负
ZXUS	bit 16	R	电压信号状态位 0: 当前电压信号为正 1: 当前电压信号为负
—	bit 15-4	—	—
NO_LOAD	bit 3	R	启动潜动状态位 0: 当前为非潜动 1: 当前为潜动
PREV	bit 2	R	上一个 CF1 脉冲计量电能方向状态位 0: 上一个 CF1 脉冲计量电能方向为正向 1: 上一个 CF1 脉冲计量电能方向为负向

CRC2S	bit 1	R	CRC2自动校验状态位 0: CRC2自动校验正确 1: CRC2自动校验正错误
CRC1S	bit 0	R	CRC1自动校验状态位 0: CRC1自动校验正确 1: CRC1自动校验正错误

计量启动寄存器 (EM_START)

偏移地址: 0CH

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留									POF F_M OD	ZXSEL<1:0>		保留	CF1 MOD	CF1SEL<1:0> >	
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留						CRC 2_E N	CRC 1_E N	ERC LR	FP_ EN	ZX_ EN	APP F_E N	EA_ EN	CF_ EN	RMS _EN	EM_ EN

—	bit 31-23	—	—
POFF_MOD	bit 22	R/W	功率失调模式使能位 0: 禁止功率失调模式 1: 使能功率失调模式
ZXSEL<1:0>	bit 21-20	R/W	电压过零方式选择位 00: 禁止 ZX 输出 01: ZX 输出正向过零信号 10: ZX 输出负向过零信号 11: ZX 输出全过零信号
-	bit 19	-	-
CF1MOD	bit 18	R/W	CF1 模式选择位 0: 输出有功绝对值能量脉冲 1: 输出正向或负向能量脉冲
CF1SEL<1:0>	bit 17-16	R/W	CF1 输出选择位 0x: 禁止 CF1 输出 10: CF1 输出正脉冲 11: CF1 输出负脉冲
—	bit 15-10	—	—
CRC2_EN	bit 9	R/W	CRC2自动校验使能位 0: 禁止 1: 使能
CRC1_EN	bit 8	R/W	CRC1自动校验使能位 0: 禁止

			1: 使能
ERCLR	bit 7	R/W	能量寄存器清零选择位 0: 禁止读取后清零 1: 使能读取后清零
FP_EN	bit 6	R/W	相角和电压频率测量使能位 (仅在 ZX_EN 使能时有效) 0: 禁止 1: 使能
ZX_EN	bit 5	R/W	过零功能使能位 0: 禁止 1: 使能
APPF_EN	bit 4	R/W	视在功率测量使能位 (仅在 RMS_EN 和 CF_EN 使能时有效) 0: 禁止 1: 使能
EA_EN	bit 3	R/W	绝对值计量使能位 (仅在 CF_EN 使能时有效) 0: 禁止 1: 使能
CF_EN	bit 2	R/W	能量计量使能位 0: 禁止 1: 使能
RMS_EN	bit 1	R/W	有效值测量使能位 0: 禁止 1: 使能
EM_EN	bit 0	R/W	计量总使能位 0: 禁止 1: 使能

计量中断寄存器 (EM_INT)

偏移地址: 10_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留							CF1	UZXI	AER	NER	PER	NOL	EDC	CRC	CRC
保留							E	E	OIE	OIE	OIE	DIE	HIE	2IE	1IE
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留							CF1I	UZXI	AER	NER	PER	NOL	EDC	CRC	CRC
保留							F	F	OIF	OIF	OIF	DIF	HIF	2IF	1IF

—	bit 31-25	—	—
CF1E	bit 24	R/W	CF1 中断使能位 0: 禁止 1: 使能

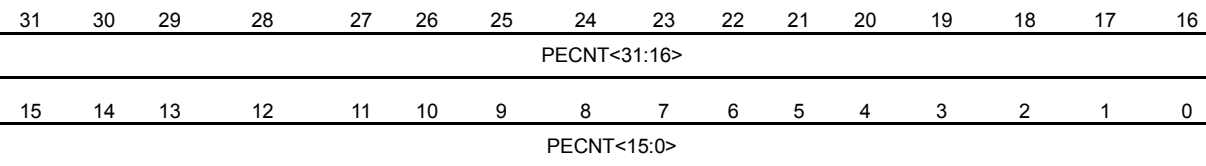
UZXIE	bit 23	R/W	电压过零中断使能位 0: 禁止 1: 使能
AEROIE	bit 22	R/W	绝对值电能寄存器溢出中断使能位 0: 禁止 1: 使能
NEROIE	bit 21	R/W	负向电能寄存器溢出中断使能位 0: 禁止 1: 使能
PEROIE	bit 20	R/W	正向电能寄存器溢出中断使能位 0: 禁止 1: 使能
NOLDIE	bit 19	R/W	启动潜动状态改变中断使能位 0: 禁止 1: 使能
EDCHIE	bit 18	R/W	有功电能方向改变中断使能位 0: 禁止 1: 使能
CRC2IE	bit 17	R/W	CRC2 自动校验中断使能位 0: 禁止 1: 使能
CRC1IE	bit 16	R/W	CRC1 自动校验中断使能位 0: 禁止 1: 使能
—	bit 15-9	—	—
CF1IF	bit 8	R/W	CF1 中断标志位 0: 未有 CF1 脉冲 1: 有 CF1 脉冲（硬件自动置 1，软件写 0 清除）
UZXIF	bit 7	R/W	电压过零中断标志位 0: 未发生电压过零 1: 发生电压过零（硬件自动置 1，软件写 0 清除）
AEROIF	bit 6	R/W	绝对值电能寄存器溢出中断标志位 0: 绝对值电能寄存器未发生溢出 1: 绝对值电能寄存器发生溢出（硬件自动置1，软件写0清除）
NEROIF	bit 5	R/W	负向电能寄存器溢出中断标志位 0: 负向电能寄存器未发生溢出 1: 负向电能寄存器发生溢出（硬件自动置1，软件写0清除）
PEROIF	bit 4	R/W	正向电能寄存器溢出中断标志位 0: 正向电能寄存器未发生溢出 1: 正向电能寄存器发生溢出（硬件自动置 1，软件写 0 清除）

NOLDIF	bit 3	RW	启动潜动状态改变中断标志位 0: 启动潜动状态未发生改变 1: 启动潜动状态发生改变（硬件自动置 1，软件写 0 清除）
EDCHIF	bit 2	RW	有功电能方向改变中断标志位 0: 有功电能方向未发生改变 1: 有功电能方向发生改变（硬件自动置 1，软件写 0 清除）
CRC2IF	bit 1	RW	CRC2自动校验中断标志位 0: 未发生CRC2校验错误 1: 发生CRC2校验错误（硬件自动置1，软件写0清除）
CRC1IF	bit 0	RW	CRC1自动校验中断标志位 0: 未发生CRC1校验错误 1: 发生 CRC1 校验错误（硬件自动置 1，软件写 0 清除）

正向有功电能寄存器 (EM_PE)

偏移地址: 20_H

复位值: 00000000_00000000_00000000_00000000_B

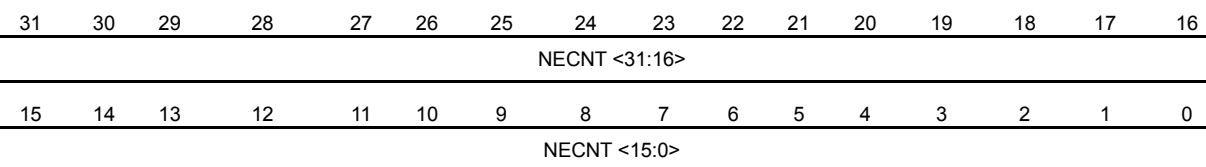


PECNT<31:0>	bit 31-0	R	正向有功电能累加值
-------------	----------	---	-----------

负向有功电能寄存器 (EM_NE)

偏移地址: 24_H

复位值: 00000000_00000000_00000000_00000000_B



NECNT <31:0>	bit 31-0	R	负向有功电能累加值
--------------	----------	---	-----------

绝对值有功电能寄存器 (EM_AE)

偏移地址: 28_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
AECNT <31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
AECNT <15:0>															

AECNT <31:0>	bit 31-0	R	负向有功电能累加值
--------------	----------	---	-----------

高频脉冲常数寄存器 (EM_PFSET)

偏移地址: 30_H

复位值: 00000000_10000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PFSET <31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PFSET <15:0>															

PFSET<31:0>	bit 31-0	R/W	高频脉冲常数值
-------------	----------	-----	---------

有功功率增益寄存器 (EM_PAGAIN)

偏移地址: 34_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PAGAIN <15:0>															

—	bit 31-16	—	—
PAGAIN<15:0>	bit 15-0	R/W	有功功率增益值

角差校正寄存器 (EM_APHCAL)

偏移地址: 38_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留										PAGAIN <7:0>					

—	bit 31-8	—	—
APHCAL<7:0>	bit 7-0	R/W	角差校正值

启动功率门限寄存器 (EM_PSTART)

偏移地址: 3C_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PSTART <15:0>															

—	bit 31-16	—	—
PSTART<15:0>	bit 15-0	R/W	启动功率门限值

模拟前端控制寄存器 (EM_AFEC)

偏移地址: 40_H

复位值: 00000000_00000000_00010000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															HPF_EN
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留	CHOP2_PD	CHOP1_PD	BGR_EN	保留	ADC2_EN	ADC1_EN	保留	PGA2C<2:0>	保留	PGA1C<2:0>					

—	bit 31-17	—	—
HPF_EN	bit 16	R/W	HPF使能位 0: 禁止 1: 使能
—	bit 15	—	—
CHOP2_PD	bit 14	R/W	CHOP2 CLOCK使能位 0: 禁止 1: 使能
CHOP1_PD	bit 13	R/W	CHOP1 CLOCK使能位 0: 禁止 1: 使能
BGR_EN	bit 12	R/W	VREF使能位 0: 禁止 1: 使能
—	bit 11-10	—	—
ADC2_EN	bit 9	R/W	ADC2使能位

			0: 禁止 1: 使能
ADC1_EN	bit 8	R/W	ADC1使能位 0: 禁止 1: 使能
—	bit 7	—	—
PGA2C<2:0>	bit 6-4	R/W	PGA2控制位 000: 关闭 001: 1倍增益 100: 2倍增益 011: 4倍增益 1xx: 8倍增益
—	bit 3	—	—
PGA1C<2:0>	bit 2-0	R/W	PGA1控制位 000: 关闭 001: 1倍增益 010: 2倍增益 011: 4倍增益 100: 8倍增益 101: 16倍增益 110: 24倍增益 111: 32倍增益

CRC1 校验码寄存器(EM_CRC1)

偏移地址: 44_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
CRC1<31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CRC1<15:0>															

—	bit 31-16	—	—
CRC1<31:0>	bit 15-0	R/W	CRC1校验码值 (自动校验 4000_A030 _H ~4000_A040 _H 中的值)

电流有效值寄存器 (EM_IARMS)

偏移地址: 50_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留								IARMS <23:16>							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
IARMS <15:0>															

—	bit 31-24	—	—
IARMS<23:0>	bit 23-0	R	电流有效值

电压有效值寄存器 (EM_URMS)

偏移地址: 54_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留								URMS <23:16>							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
URMS <15:0>															

—	bit 31-24	—	—
URMS<23:0>	bit 23-0	R	电压有效值

平均有功功率寄存器 (EM_PA)

偏移地址: 58_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PA <31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PA<15:0>															

PA<31:0>	bit 31-0	R	平均有功功率值
----------	----------	---	---------

电流电压相角寄存器 (EM_APHASE)

偏移地址: 5C_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
APHASE<15:0>															

—	bit 31-16	—	—
APHASE<15:0>	bit 15-0	R	电流电压相角值

电压频率寄存器 (EM_FRQ)

偏移地址: 60_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
FRQ<15:0>															

—	bit 31-16	—	—
FRQ<15:0>	bit 15-0	R	电压频率值

视在功率寄存器 (EM_SA)

偏移地址: 64_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
SA<31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SA<15:0>															

SA<31:0>	bit 31-0	R	视在功率值
----------	----------	---	-------

功率因数寄存器 (EM_AFAC)

偏移地址: 68_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
AFAC<15:0>															

—	bit 31-16	—	—
AFAC<15:0>	bit 15-0	R	功率因数

电压有效值增益寄存器 (EM_UGAIN)

偏移地址: 70_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
UGAIN<15:0>															

—	bit 31-16	—	—
UGAIN<15:0>	bit 15-0	R/W	电压有效值增益

电流有效值增益寄存器 (EM_IAGAIN)

偏移地址: 74_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
IAGAIN<15:0>															

—	bit 31-16	—	—
IAGAIN<15:0>	bit 15-0	R/W	电流有效值增益

电压有效值失调补偿寄存器 (EM_UOFF)

偏移地址: 78_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
UOFF<15:0>															

—	bit 31-16	—	—
UOFF<15:0>	bit 15-0	R/W	电压有效值失调补偿值

电流有效值失调补偿寄存器 (EM_IAOFF)

偏移地址: 7C_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
IAOFF<15:0>															

—	bit 31-16	—	—
IAOFF<15:0>	bit 15-0	R/W	电流有效值失调补偿值

有功功率失调补偿寄存器 (EM_PAOFF)

偏移地址: 80_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PAOFF<15:0>															

—	bit 31-16	—	—
PAOFF<15:0>	bit 15-0	R/W	有功功率失调补偿值

CRC2 校验码寄存器 (EM_CRC2)

偏移地址: 84_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CRC2<15:0>															

—	bit 31-16	—	—
CRC2<15:0>	bit 15-0	R/W	CRC2校验码值 (自动校验 4000_A070 _H ~4000_A080 _H 中的值)

计量测试模式控制寄存器 (EM_TESTMOD)

偏移地址: 200_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留												TMOD_EN	TMOD_SEL<2:0>		

—	bit 31-4	—	—
TMOD_EN	bit 3	R/W	测试模式使能位 0: 禁止 1: 使能
TMOD_SEL<2:0>	bit 2-0	R/W	测试模式选择位 000: 未用 001: PGA1测试信号从测试管脚输出 010: PGA2测试信号从测试管脚输出 011: 未用 100: ADC1测试信号从测试管脚输入 101: ADC2测试信号从测试管脚输入 110: 未用 111: VREF测试信号从测试管脚输出

参考源校准寄存器 (EM_VREFCAL)

偏移地址: 204_H

复位值: 00000000_00000000_00001000_10000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留				VREF_CAL2<3:0>				VREF_CAL1<7:0>							

—	bit 31-12	—	—
VREF_CAL2<3:0>	bit 11-8	R/W	温度系数校准值2 1000: 默认值
VREF_CAL1<7:0>	bit 7-0	R/W	温度系数校准值1 1000_0000: 默认值

电压过零滤波控制寄存器 (EM_ZXFLT)

偏移地址: 20C_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
VTHRHD<7:0>								保留	GLITCHS<1:0>			保留	UZFMOD		

—	bit 31-16	—	—
VTHRHD<7:0>	bit 15-8	R/W	电压滤波幅值 (仅在UFMOD=1时有效) 0000_0000: 不滤波 0000_0001~1111_1111: 滤波幅值
—	bit 7-6	—	—
GLITCHS<1:0>	bit 5-4	R/W	电压毛刺滤波时间选择位 (仅在UFMOD=0时有效) 00: 不滤波 01: $\frac{3}{256 \times 10^3} \text{ s}$ 10: $\frac{4}{256 \times 10^3} \text{ s}$ 11: $\frac{6}{256 \times 10^3} \text{ s}$
—	bit 3-1	—	—
UZFMOD	bit 0	R/W	电压过零滤波方式选择位 0: 毛刺滤波 1: 幅值滤波

电流路 ADC 数据寄存器 (EM_IADATA)

偏移地址: 210_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留								IA_DATA<23:16>							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
IA_DATA<15:0>															

—	bit 31-24	—	—
IA_DATA<23:0>	bit 23-0	R	电流路 ADC 输出数值

电压路 ADC 数据寄存器 (EM_UDATA)

偏移地址: 214_H

复位值: 00000000_00000000_00000000_00000000_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留								U_DATA<23:16>							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
U_DATA<15:0>															

—	bit 31-24	—	—
U_DATA<23:0>	bit 23-0	R	电压路 ADC 输出数值

5.4.15 EM应用说明

无特别说明。

5.5 看门狗定时器 (WDT)

5.5.1 概述

WDT 模块支持一个 32 位递减计数器，配置 WDT_CON.CLKS，可以选择计数时钟源；配置 WDT_LOAD 寄存器，可设置计数初值；读取 WDT_VALUE，可得到 WDT 当前计数值。

写入装载值寄存器 WDT_LOAD 时，计数器当前值寄存器被清 0。

配置 WDT_CON.EN=1，WDT 计数器载入 WDT_LOAD 寄存器值，开始递减计数，当计数到 0 时，WDT 产生中断标志，并在下一个计数时钟到来时，计数器再次载入 WDT_LOAD 寄存器值，并继续递减计数。当计数器再次计数到 0 时，如果 WDT 中断标志仍没有被软件清零，则 WDT 模块将产生复位信号。

WDT 模块支持寄存器写保护，配置寄存器 WDT_LOCK=0x1ACCE551，可去除 WDT 寄存器的写保护状态，进行被保护寄存器的写操作，否则无法对被保护寄存器写入。

5.5.2 特殊功能寄存器

WDT 计数器装载值寄存器 (WDT_LOAD)

偏移地址: 00_H

复位值: 11111111_11111111_11111111_11111111_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
LOAD<31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LOAD<15:0>															

LOAD<31:0>	bit31-0	R/W	WDT 计数器重载值 计数范围0x0000_0001~0xFFFF_FFFF。如果为0，WDT不计数。
------------	---------	-----	---

WDT 计数器当前值寄存器 (WDT_VALUE)

偏移地址: 04_H

复位值: 11111111_11111111_11111111_11111111_B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
VALUE <31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
VALUE <15:0>															

VALUE<31:0>	bit31-0	R	WDT 计数器当前值 读取时返回WDT计数器的当前计数值
-------------	---------	---	--

WDT 控制寄存器 (WDT_CON)															
偏移地址: 08 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
												CLK	RST	IE	EN
												S	EN		

-	bit31-4	-	-
CLKS	bit3	R/W	WDT 计数时钟选择位 0: PCLK 1: WDT时钟 (约32KHz)
RSTEN	bit2	R/W	WDT 复位使能位 0: 禁止 1: 使能, WDT计数到0时, 产生复位信号, 将芯片复位
IE	bit1	R/W	WDT 中断使能位 0: 禁止 1: 使能, WDT计数到0时, 产生中断标志
EN	bit0	R/W	WDT 模块使能位 0: 禁止 1: 使能

WDT 中断标志清除寄存器 (WDT_INTCLR)															
偏移地址: 0C _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
INTCLR<31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
INTCLR<15:0>															

INTCLR<31:0>	bit31-0	W	WDT 中断标志清 0 位 对WDT_INTCLR寄存器进行任意写操作, WDT中断标志位均被清零, 计数器重载 WDT_LOAD寄存器值, 继续递减计数。
--------------	---------	---	---

WDT 中断标志寄存器 (WDT_RIS)

偏移地址: 10 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留															IF

-	bit31-1	-	-
IF	bit0	R	WDT 中断标志位 0: 未产生中断 1: WDT 计数器计数到 0, 产生中断

WDT 访问使能寄存器 (WDT_LOCK)

偏移地址: 100 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留															LOC K

-	bit31-1	-	-
LOCK	bit0	R/W	WDT 寄存器保护状态位 0: WDT 寄存器处于未保护状态 1: WDT 寄存器处于保护状态 对 WDT_LOCK 寄存器写入 0x1ACCE551, 被保护的寄存器处于未保护状态; 写入其它值, 处于保护状态

注 1: WDT_LOCK 寄存器为只写 32 位寄存器, 其中仅 WDT_LOCK 位可读, 该寄存器必须使用字操作访问方式。
 注 2: WDT_LOCK 保护的寄存器为 WDT_LOAD, WDT_CON, WDT_INTCLR。

WDT 测试控制寄存器 (WDT_TSCON)

偏移地址: 100 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留															TST EN

-	bit31-1	-	-
TSTEN	bit0	R/W	WDT 测试模式使能位 0: 禁止 1: 使能, 开启 WDT 测试模式

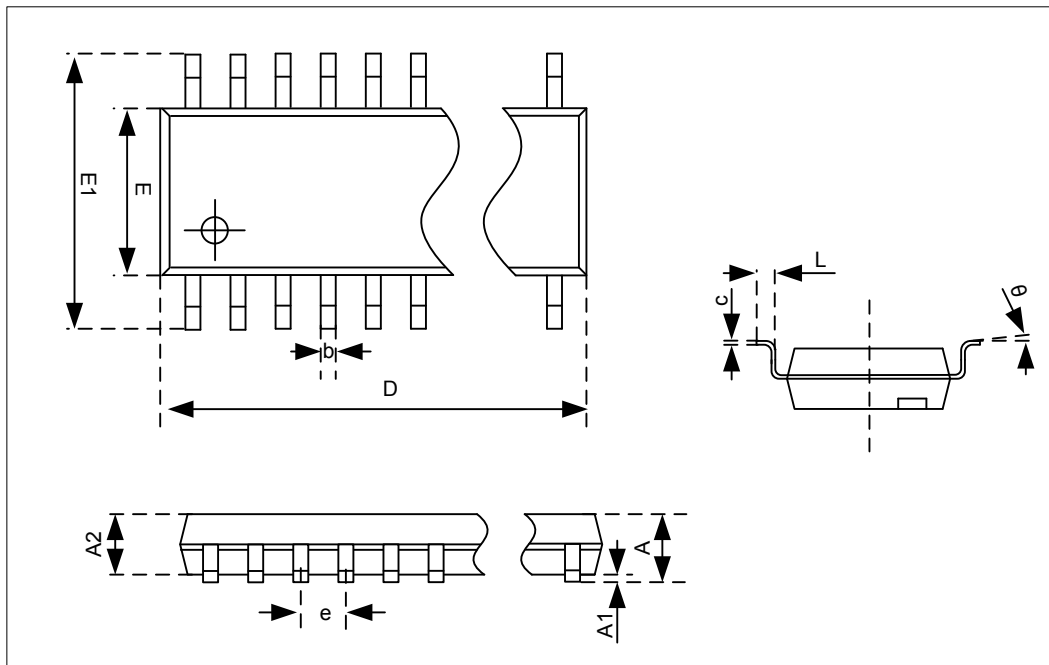
WDT 测试结果输出寄存器 (WDT_TSOP)															
偏移地址: 100 _H															
复位值: 00000000_00000000_00000000_00000000 _B															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留														TSTI NT	TST RES

-	bit31-2	-	-
TSTINT	bit1	W	WDT 中断请求信号位 0: 无中断请求 1: 产生测试模式下的 WDT 中断请求
TSTRES	bit0	W	WDT 复位信号位 0: 无复位信号 1: 产生测试模式下的 WDT 复位信号

注: WDT_TSOP 寄存器为只写寄存器, 配置 WDT_TSCON.TSTEN=1, 使能 WDT 模块测试模式, 写 WDT_TSCON.TSTRES 位产生 WDT 复位信号输出, 写 WDT_TSCON.TSTINT 位产生 WDT 中断请求信号输出。

第6章 芯片封装图

6.1 SSOP24 封装尺寸图



Symbol	mm			inch		
	MIN	NOM	MAX	MIN	NOM	MAX
A	-	-	1.73	-	-	0.068
A1	0.05	-	0.23	0.002	-	0.009
A2	1.40	-	1.60	0.055	-	0.063
b	0.22	-	0.38	0.009	-	0.015
c	0.09	-	0.25	0.004	-	0.010
D	8.00	-	8.40	0.315	-	0.331
E	5.10	-	5.50	0.201	-	0.217
E1	7.60	-	8.00	0.299	-	0.315
e	0.65(BSC)			0.026(BSC)		
theta	0°	-	8°	0°	-	8°

图 6-1 SSOP24 封装尺寸图

附录1 Cortex-M0 内核描述

附录1.1 Cortex-M0 指令集

Cortex-M0 指令集，基本指令共 56 条，其中 50 条指令为 16 位，6 条指令为 32 位，并由多条指令可以进行助记符扩展，完成不同功能，如指令运行结果是否影响条件标志位等。

32 位指令是：BL, DSB, DMB, ISB, MRS 和 MSR。

指令中的符号说明：

1) 方括号<>，表示括号内的任一种格式的操作数，均可作为指令操作数。

如<Rm | #imm>表示操作数可以是寄存器 Rm，或者立即数#imm。

2) 大括号{}，表示括号内的操作数或符号可选。

如：MOV{S}，表示指令助记符可以是 MOV 或 MOV_S，区分该指令是否影响条件标志位。

{Rd,}，表示指令中的目标操作数 Rd 可有可没有，没有时根据不同指令直接确定。

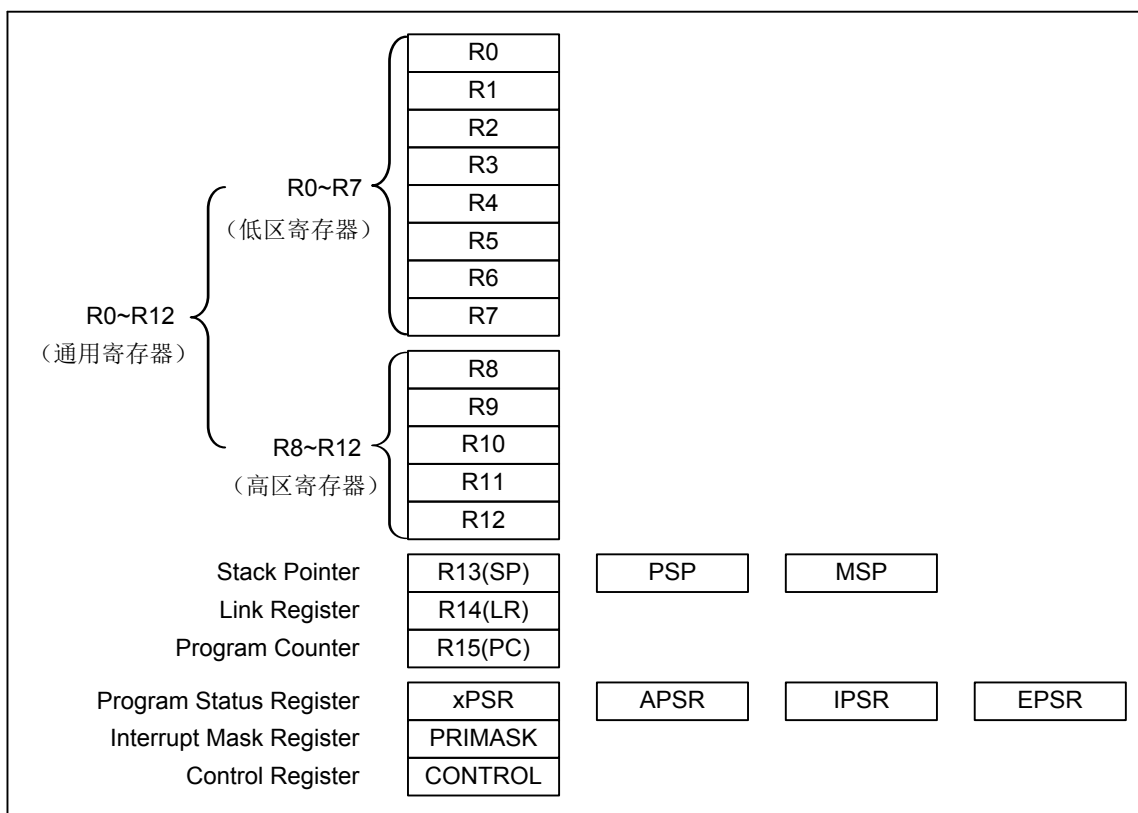
助记符	操作数	描述	影响标志位
ADR	Rd,Label	取 Label 地址到寄存器	-
LDR	Rt,Label	按字读 memory 到 Rt，立即数寻址	-
LDR	Rt,[Rn,<Rm #imm>]	按字读 memory 到 Rt，带地址偏移寻址	-
LDRB	Rt,[Rn,<Rm #imm>]	按字节读 memory 到 Rt，0 扩展为 32 位	-
LDRH	Rt,[Rn,<Rm #imm>]	按半字读 memory 到 Rt，0 扩展为 32 位	-
LDRSB	Rt,[Rn,Rm]	按字节读 memory 到 Rt，符号位扩展	-
LDRSH	Rt,[Rn,Rm]	按半字读 memory 到 Rt，符号位扩展	-
LDM	Rn{!},reglist	批量读 memory 到 reglist，Rn 递增	-
STR	Rt,[Rn,<Rm #imm>]	按字写 memory，带地址偏移寻址	-
STRB	Rt,[Rn,<Rm #imm>]	按字节写 memory，0 扩展为 32 位	-
STRH	Rt,[Rn,<Rm #imm>]	按半字写 memory，0 扩展为 32 位	-
STM	Rn!,reglist	批量写 memory，Rn 递增	-
PUSH	Reglist	寄存器压栈	-
POP	Reglist	寄存器出栈	-
MOV{S}	Rd, <Rm #imm>	数据传送 Rd= <Rm #imm>	N,Z 或-
MVNS	Rd,Rm	Rm 按位求反之后传送到 Rd	N,Z
MRS	Rd,spec_reg	读特殊功能寄存器，Rd=spec_reg	-
MSR	Spec_reg,Rm	写特殊功能寄存器，spec_reg=Rm	N,Z,C,V 或-
ADCS	{Rd,}Rn,Rm	带进位加法	N,Z,C,V
ADD{S}	{Rd,}Rn,<Rm #imm>	加法	N,Z,C,V 或-
RSBS	{Rd,}Rn,#0	算术取反，Rd = 0-Rn	N,Z,C,V
SBCS	{Rd,}Rn,Rm	带借位减法，Rd = Rn-Rm-C	N,Z,C,V
SUB{S}	{Rt,}Rn,<Rm #imm>	不带借位减法	N,Z,C,V 或-
ANDS	{Rd,}Rn,Rm	按位逻辑与，Rd = Rn&Rm	N,Z
ORRS	{Rd,}Rn,Rm	按位逻辑或，Rd = Rn Rm	N,Z

助记符	操作数	描述	影响标志位
EORS	{Rd,}Rn,Rm	按位逻辑异或, $Rd = Rn \wedge Rm$	N,Z
BICS	{Rd,}Rn,Rm	位清除, Rm 为掩码	N,Z
ASRS	{Rd,}Rn,<Rm #imm>	算术右移	N,Z,C
LSSL	{Rd,}Rn,<Rm #imm>	逻辑左移	N,Z,C
LSRS	{Rd,}Rn,<Rm #imm>	逻辑右移	N,Z,C
RORS	{Rd,}Rn,Rm	循环右移	N,Z,C
CMP	{Rn,}<Rm #imm>	比较	N,Z,C,V
CMN	Rn,Rm	负比较, 先将 Rm 取反, 再比较	N,Z,C,V
MULS	Rd,Rn,Rm	乘法, 结果为 32 位	N,Z
REV	Rd,Rm	按字节反转 (32 位大小端数据转换)	-
REV16	Rd,Rm	按半字反转 (2 个 16 位大小端数据转换)	-
REVSH	Rd,Rm	低半字反转, 按有符号数扩展为 32 位	-
SXTB	Rd,Rm	低字节, 按有符号数扩展到 32 位	-
SXTH	Rd,Rm	低半字, 按有符号数扩展到 32 位	-
UXTB	Rd,Rm	低字节, 零扩展到 32 位	-
UXTH	Rd,Rm	低半字, 零扩展到 32 位	-
TST	Rd,Rm	位测试	N,Z
B{cond}	Label	(条件) 分支短跳转到 Label 所指处	-
BL	Label	带链接的分支跳转, 跳转到 Label 所指处	-
BX	Rm	分支长跳转	-
BLX	Rm	带链接分支长跳转, 跳转到 Rm 所指处	-
CPSID	i	屏蔽中断响应, PRIMASK.PM=1	-
CPSIE	i	允许中断响应, PRIMASK.PM=0	-
SVC	#imm	管理调用, 产生 SVC 异常	-
DMB	-	数据存储器访问隔离	-
DSB	-	数据同步隔离	-
ISB	-	指令同步隔离	-
SEV	-	触发事件	-
WFE	-	等待事件	-
WFI	-	等待中断	-
BKPT	#imm	断点	-
NOP	-	空操作	-

注: 指令 CPSID 和 CPSIE, 分别用于禁止和允许中断请求, 指令操作码相同, 只是操作数不同, 实际为一条指令。

附录1.2 Cortex-M0 内核寄存器

Cortex-M0 内核寄存器如下图所示：



附录1.2.1 通用寄存器R0~R12

R0~R12 为 32 位通用寄存器，用于数据操作。

附录1.2.2 堆栈指针寄存器SP (R13)

Cortex-M0 内核有两个堆栈指针 MSP 和 PSP，但两者不能同时使用，具体使用的堆栈指针与进程模式有关。在线程模式下，配置 CONTROL 寄存器的 SPSEL 位，可选择当前使用的堆栈指针。编写指令时，两个堆栈指针均可通过 R13 或 SP 调用，访问当前正在使用的堆栈指针，也可通过 MRS/MSR 指令访问指定的堆栈指针。

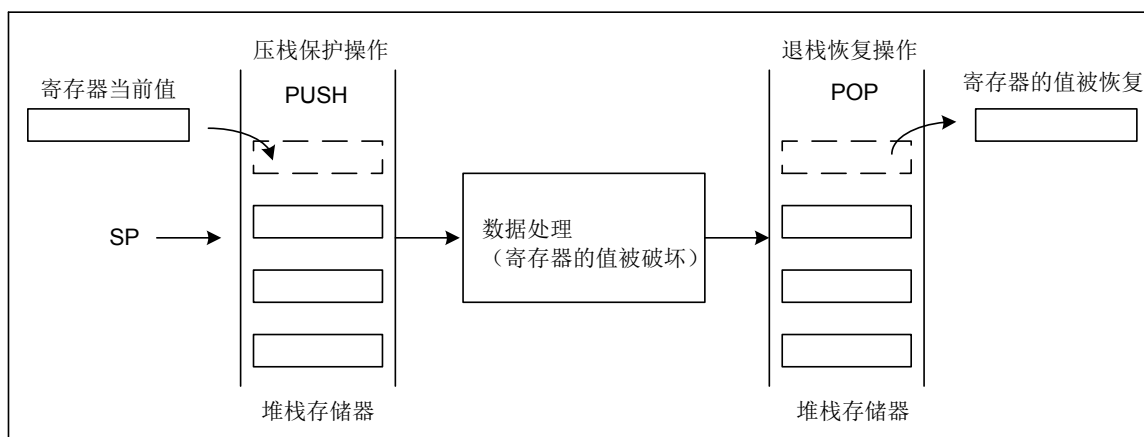
主堆栈指针 (MSP)：或写作 SP_main，主要由操作系统内核，异常/中断服务程序，以及其它被授权访问的应用程序来使用，芯片复位后缺省使用主堆栈指针。

进程堆栈指针 (PSP)：或写作 SP_process，在线程模式下，用户可选用进程堆栈指针；但在异常/中断服务程序中不能选用进程堆栈指针。

堆栈指针的最低两位始终是 0，即堆栈总是字（4 个字节）对齐的。

对应用程序，通常只需使用主堆栈指针 MSP，并且 PUSH 和 POP 指令也默认使用 MSP。

堆栈由一块地址连续的存储器空间，和一个栈顶指针组成，实现“先进后出”操作的缓冲区，常用于在异常/中断处理前后，保存和恢复一些关键寄存器的值。堆栈操作示意图如下：



附录1.2.3 链接寄存器LR (R14)

链接寄存器 LR，也称为寄存器 R14，用于在调用子程序时存储返回地址。例如，当执行 BL 指令时，硬件电路会自动将下一条指令的地址保存到寄存器 LR。

附录1.2.4 程序计数器PC (R15)

程序计数器 PC，也称为寄存器 R15。Cortex-M0 内核使用了指令流水线，所以读 PC 时，得到的值是当前指令的地址加 4。

如果对 PC 进行写操作，会产生程序跳转（但不更新 LR 寄存器），新写入的值即为程序跳转目的地址。Cortex-M0 中的指令至少是半字对齐的，所以 PC 的 LSB 位始终读取为 0。但无论是直接写 PC 还是使用跳转指令，都必须保证加载到 PC 的值 LSB 位为 1，用于表示这是在 Thumb 模式下执行指令，否则会被视为企图转入 ARM 模式，Cortex-M0 内核将产生一个 Fault 异常。

附录1.2.5 程序状态寄存器xPSR

程序状态寄存器 xPSR，根据其各个状态位的功能，又划分为三个子状态寄存器：应用程序状态寄存器 APSR，中断服务程序状态寄存器 IPSR，执行程序状态寄存器 EPSR。

通过 MRS/MSR 指令，可对 3 个子状态寄存器进行单独访问，也可以同时访问其中 2 个或 3 个子状态寄存器。寄存器名称 IAPSR 表示同时访问 IPSR 和 APSR；寄存器名称 EAPSR 表示同时访问 EPSR 和 APSR；寄存器名称 IEPSR 表示同时访问 IPSR 和 EPSR；寄存器名称 XPSR 表示同时访问 3 个子状态寄存器。

程序状态寄存器 xPSR 及其 3 个子状态寄存器的状态位划分如下表所示：

	31	30	29	28	27:25	24	23:6	5:0	
xPSR	N	Z	C	V	Reserved	T	Reserved	Exception Number	
APSR	N	Z	C	V	Reserved				
IPSR	Reserved							Exception Number	
EPSR	Reserved					T	Reserved		

应用程序状态寄存器 APSR 中的各个状态位,用于说明指令执行结果,各状态位描述如下:

- N:** 负数标志。指令执行结果为负数时,标志位 **N=1**, 否则 **N=0**。
- Z:** 零标志。指令执行结果为零时,标志位 **Z=1**, 否则 **Z=0**。对比较指令, 如果被比较的两个数相等, 则 **Z=1**。
- C:** 进位或借位标志。
对加法指令, 如果执行结果有进位 (结果 $\geq 2^{32}$), 则 **C=1**, 否则 **C=0**;
对减法指令, 如果执行结果无借位 (结果 ≥ 0), 则 **C=1**, 否则 **C=0**;
对移位循环指令, 取决于移位到 **C** 标志的数据位。
- V:** 溢出标志。
两个负数相加, 结果为正数 (bit<31>=0) 时溢出, 则 **V=1**, 否则 **V=0**;
两个正数相加, 结果为负数 (bit<31>=1) 时溢出, 则 **V=1**, 否则 **V=0**;
负数减去正数, 结果为正数 (bit<31>=0) 时溢出, 则 **V=1**, 否则 **V=0**;
正数减去负数, 结果为负数 (bit<31>=1) 时溢出, 则 **V=1**, 否则 **V=0**。

中断服务程序状态寄存器 IPSR 中的状态位, 用于表示正在处理的异常/中断号, 目前正在执行异常/中断服务程序; 如果 **IPSR<5:0>=0**, 则表示目前是线程模式, 未进行异常/中断处理。

执行程序状态寄存器 ESPR 中的 T 状态位, 用于表示处理器是否处于 Thumb 模式。由于 Cortex-M0 处理器只支持 Thumb 模式, T 状态位应该始终为 1, 如果将 T 位写为 0, 会产生 HardFault 异常。使用 MRS 指令读取寄存器 EPSR 时, 返回值为 0; 如果使用 MSR 指令向 EPSR 写数据, 写操作会被忽略。

附录1.2.6 异常/中断屏蔽寄存器PRIMASK

异常/中断屏蔽寄存器 PRIMASK, 可用于处理器屏蔽所有的异常/中断处理。

	31:1	0
PRIMASK	Reserved	PM

当屏蔽位 **PM=1** 时, 禁止处理器响应所有可屏蔽异常/中断, 不可屏蔽中断 **NMI** 除外。当 **PM=0** 时, 不影响处理器对异常/中断的正常响应。

可以使用 MRS 和 MSR 指令访问 PRIMASK 寄存器, 还可以使用专用的 CPSID 和 CPSIE 指令来设置寄存器中的 PM 位。

附录1.2.7 控制寄存器CONTROL

控制寄存器 CONTROL, 可用于在线程模式下, 选择所使用的堆栈指针。

	31:2	1	0
CONTROL	Reserved	SPSEL	Reserved

当堆栈指针选择位 **SPSEL=0** 时, 选择 **MSP (SP_main)** 作为当前堆栈指针; 当 **SPSEL=1** 时, 选择 **PSP (SP_process)** 作为当前堆栈指针。

在异常/中断处理模式下，总是使用 MSP 作为堆栈指针，SPSEL=0，且只读，不可写；处理器硬件电路会在异常/中断处理程序入口和返回时，对 SPSEL 位进行更新，确保进入异常/中断处理程序后，使用 MSP 作为堆栈指针，并在返回时恢复线程模式下的选择。在线程模式下，可配置 SPSEL，选择当前使用的堆栈指针。

通过 MRS/MSR 指令可访问两个的堆栈指针。在修改 SPSEL 位的指令后，需立即执行 ISB（指令同步隔离）指令，确保在 SPSEL 位修改完成，新的堆栈指针生效后，才会执行后续其它指令。

附录2 电气特性

◆ 最大标称值 (VSS = 0V):

参数	符号	条件	标称值	单位
数字电源电压	VDD	—	-0.3 ~ 4.0	V
模拟电源电压	AVDD	—	-0.3 ~ 4.0	V
输入电压	VIN	—	-0.3 ~ VDD + 0.3	V
输出电压	VOUT	—	-0.3 ~ VDD + 0.3	V
存储温度	TSTG	—	-55 ~ 125	°C
操作温度	TOPR	VDD: 3.0~ 3.6V	-40 ~ 85	°C

◆ 芯片功耗特性参数表:

芯片工作温度范围: -40°C ~ 85°C						
参数	符号	最小值	典型值	最大值	单位	工作条件
数字供电电压	VDD	3.0	—	3.6	V	全 VDD 范围
模拟供电电压	AVDD	3.0	—	3.6	V	全 VDD 范围
芯片静态电流	I _{DD}	—	200	250	μA	上电复位, VDD = 3.3V, WDT 不使能。
典型休眠模式下芯片电流	I _{PD}	—	—	15	μA	VDD _{BAT} = 3.6V, 进入深度休眠模式, WDT 使能。
正常运行模式芯片电流	I _{OP}	—	5	—	mA	VDD = 3V, 正常运行模式, 系统时钟 20MHz, 输出 I/O 端口不接负载。WDT 不使能。
VDD 管脚最大输入电流	I _{MAXVDD}	—	80	100	mA	25°C, VDD = 3.3V
VSS 管脚最大输出电流	I _{MAXVSS}	—	120	—	mA	25°C, VDD = 3.3V

◆ 芯片输入端口特性表:

芯片工作温度范围: -40℃ ~ 85℃						
参数	符号	最小值	典型值	最大值	单位	测试条件
I/O 端口 输入高电平 (有施密特输入特性)	V _{IH}	2.0	—	VDD	V	3.0V ≤ VDD ≤ 3.6V
主复位信号, 输入高电平 (有施密特输入特性)		2.0	—	VDD	V	
I/O 端口 输入低电平	V _{IL}	VSS	—	1.0	V	
主复位信号, 输入低电平		VSS	—	1.0	V	
I/O 端口 输入漏电流	I _{IL}	—	—	1	μA	3.0V ≤ VDD ≤ 3.6V (端口处于高阻状态)
主复位信号漏电流		—	—	3	μA	VSS ≤ VPIN ≤ VDD
IO 输入 弱上拉电流	I _{PU}	15	45	70	μA	3.0V ≤ VDD ≤ 3.6V VPIN = VSS

◆ 芯片输出端口参数表:

芯片工作温度范围: -40℃ ~ 85℃						
参数	符号	最小值	典型值	最大值	单位	测试条件
I/O 端口 输出高电平	V _{OH}	VDD-0.7	—	—	V	3.0V ≤ VDD ≤ 3.6V I _{OH} = -3.0mA
I/O 端口 输出低电平	V _{OL}	—	—	0.6	V	3.0V ≤ VDD ≤ 3.6V I _{OL} = -8.5mA
A 类型 I/O 端口 最大灌电流	I _{MAXOL}	—	—	30	mA	25℃, VDD = 3.3V
A 类型 I/O 端口 最大拉电流	I _{MAXOH}	—	—	30	mA	25℃, VDD = 3.3V
B 类型 I/O 端口 最大灌电流	I _{MAXOL}	—	—	50	mA	25℃, VDD = 3.3V
B 类型 I/O 端口 最大拉电流	I _{MAXOH}	—	—	30	mA	25℃, VDD = 3.3V

附录3 编程调试接口

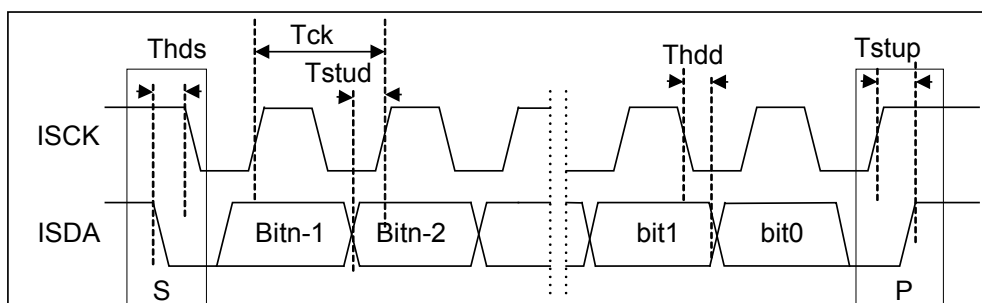
附录3.1 概述

为方便应用程序及实际系统调试，芯片内部集成 ISP 在线编程接口和 SWD 串行调试接口，通过专用的 ISP 编程器、SWD 调试器可实现芯片在线编程、仿真调试功能。

芯片 ISP 和 SWD 功能模块共用 5 线接口配置，即电源线 VDD、地线 VSS、复位线 MRSTN、时钟线 ISCK 和数据线 ISDA。

附录3.2 ISP编程接口

ISP 接口协议采用两线制半双工通信协议，每个信息块包含 n 个数据信息位，以及起始位和停止位。烧录器为主控设备，ISCK 时钟由烧录器发送；芯片为受控设备。如下图示：



注：ISCK为高电平时ISDA的下降沿为起始位

ISCK为高电平时ISDA的上升沿为停止位

Thds: 起始位sck保持时间

Tck: 串行时钟周期

Tstud: 串行数据建立时间

Thdd: 串行数据保持时间

Tstup: 停止位sck建立时间

parameter	max	type	min
Thds			20ns
Tck			100ns
Tstud			20ns
Thdd			20ns
Tstup			20ns

附录3.3 SWD调试接口

附录3.3.1 概述

SWD 是 Cortex-M0 内核自带的串行调试接口，与 ARM 的 CoreSight 调试技术兼容。

芯片通过 SWD 调试器完成调试程序（需通过配置字控制位 DEBUG，使能调试模式）下载，然后重新上电，芯片的 SWDIO（复用为 ISDA）和 SWCLK（复用为 ISCK）端口功能可用。

- ◇ SWCLK: 串行时钟输入端口，提供 SWD 串行通讯时钟。
- ◇ SWDIO: 串行数据输入/输出端口。

附录3.3.2 SWD特性

SWD 调试功能可分为侵入式调试和非侵入式调试两部分。

侵入式调试

- ◇ 停机
- ◇ 单步执行
- ◇ 硬件断点（支持 4 个硬件断点）
- ◇ 软件断点（支持 BKPT 指令）
- ◇ 修改程序指针 PC 值
- ◇ 数据观察点 DWT
（Data Watchpoint and Trace，只支持 Watchpoint 功能，不支持 Trace 功能）
- ◇ 内部寄存器和 RAM 存储器的读写访问操作
- ◇ 矢量捕捉（包括 Reset 和 HardFault 异常的捕捉）

非侵入式调试

- ◇ 程序指针 PC 值采样